

ЦИФРОВАЯ ОБРАБОТКА СИГНАЛОВ

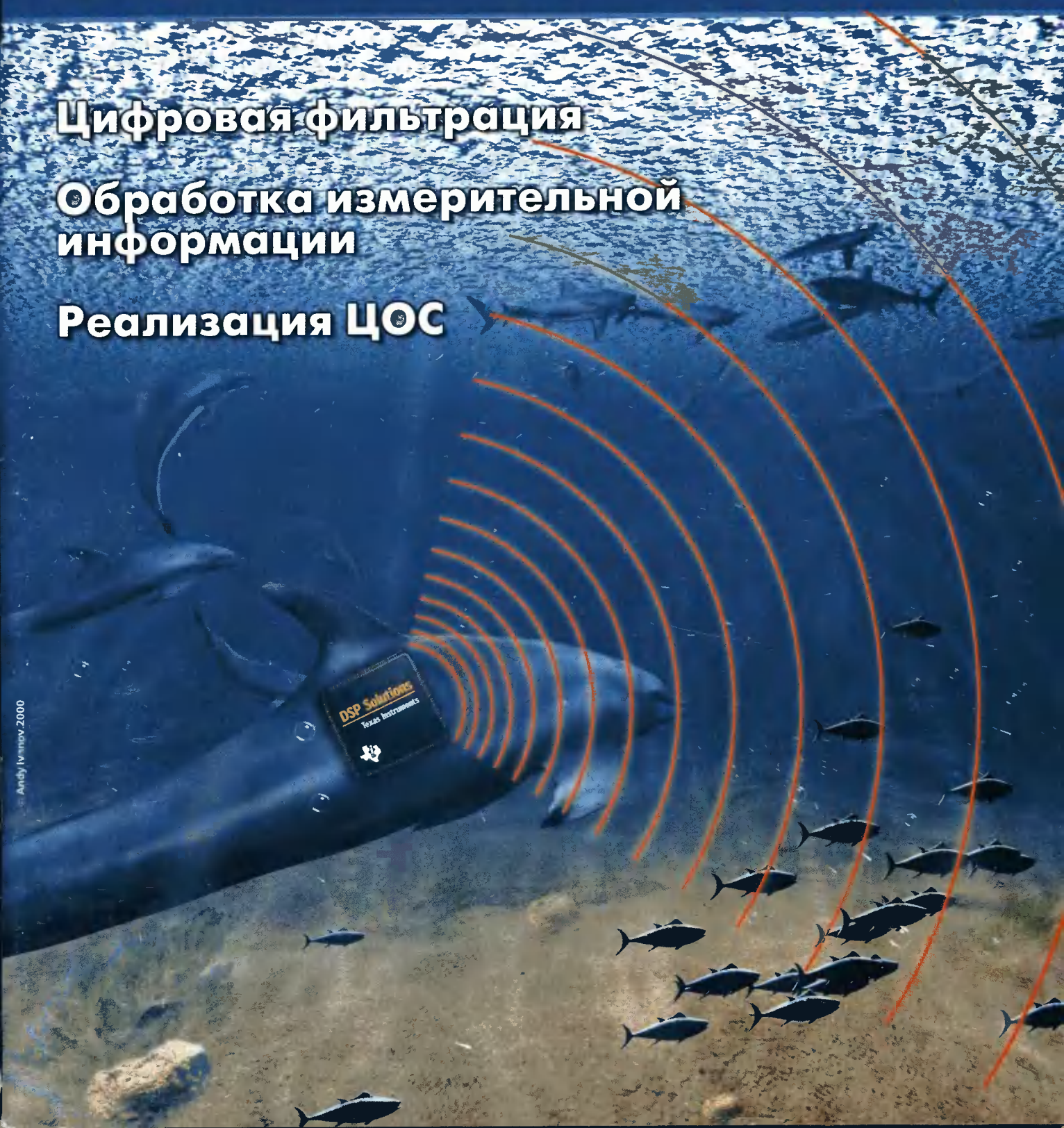
1/2000

НАУЧНО - ТЕХНИЧЕСКИЙ ЖУРНАЛ

Цифровая фильтрация

Обработка измерительной информации

Реализация ЦОС



© Andy Kutov, 2000

ЦИФРОВАЯ ОБРАБОТКА СИГНАЛОВ

№ 1/2000

ГЛАВНЫЙ РЕДАКТОР

Ю.Б. ЗУБАРЕВ

ЗАМЕСТИТЕЛИ

ГЛАВНОГО РЕДАКТОРА:

В.В. ВИТЯЗЕВ, В.П. ДВОРКОВИЧ

ОТВЕТСТВЕННЫЙ СЕКРЕТАРЬ

В.Н. ВЯЛЬЦЕВ

РЕДАКЦИОННАЯ КОЛЛЕГИЯ:

П.А. Арутюнов, Б.А. Бабаян,
С.А. Грибачев, Г.Н. Егоров, Г.В. Зайцев,
Е.П. Зелевич, Р.В. Зубарев,
М.И. Кривошеев, Н.А. Кузнецов,
М.С. Куприянов, А.А. Ланнэ,
С.Л. Мишенков, А.А. Петровский,
Ю.Н. Прохоров, Ю.Г. Сосулин,
Н.Г. Харатишвили, В.В. Шахильдян,
Ю.С. Шинаков

Адрес редакции:

103064, Москва, ул. Казакова, 16
Тел/факс (095) 267-3484, 267-0662
E-mail: niircom@ccs.ru

Учредители:

НИИ Радио, АО "Инструментальные
системы" при участии Отделения
информатики, вычислительной техники
и автоматизации РАН

Цифровая обработка сигналов

№ 1/2000, с. 1— 56

Редактор В.Н. Вяльцев

Дизайн обложки А.П. Иванова

Верстка Т.Я. Корницкая

Корректор Л.В. Куракина

ИД № 00006 от 23.09.99

Подп. в печать 17.04.2000 Формат 60x84/8
Бумага офсетная № 1 Гарнитура "Прагматика"
Печать офсетная Печ. л. 7,0 Заказ № 33
АО "ЭКОС"

Издание зарегистрировано
в Министерстве Российской Федерации
по делам печати, телерадиовещания
и средств массовых коммуникаций
Свидетельство о регистрации
ПИ № 77-1488 от 14.01.00

В НОМЕРЕ:

Ю.Б. Зубарев

КОЛОНКА РЕДАКТОРА
Y.B. Zoubarev. EDITORIAL

2

В.М. Зинчук, Ю.Г. Сосулин, А.Е. Лимарев, Н.П. Мухин

**Адаптивная цифровая фильтрация
шумоподобных сигналов в радиотехнических
системах**

V.M. Zinchuk, U.G. Sosulin, A.E. Limarev, N.P. Mukhin
**Adaptive digital filtering of noiselike signals in
radio systems**

4

М.А. Щербаков, В.Б. Стешенко, Д.А. Губанов

**Цифровая полиномиальная фильтрация в ре-
альном масштабе времени: алгоритмы и пути
реализации на современной элементной базе**

M.A. Sherbakov, V.B. Steshenko, D.A. Gubanov
**Real time digital polynomial filtering: algorithms
and ways of realization on modern components**

19

С.Н. Кириллов, М.В. Степанов

**Оптимизация устройств цифровой обработки
сигналов по комбинированному критерию
среднего квадрата ошибки**

S.N. Kirillov, M.V. Stepanov
**Optimization of DSP devices using the combined
mean squared error criterion**

27

П.А. Арутюнов, И.Н. Красивский

**Формирование новой парадигмы цифровой
обработки измерительной информации**

P.A. Arutinov, I.N. Krasivsky
**New paradigm formulation for digital proces-
sing of measured information**

33

С.А. Дорохин

**Программные средства многопроцессорных
систем цифровой обработки сигналов**

S.A. Dorokhin
Software tools of multi-processor DSP systems

39

А.В. Гусаров

**Цифровые сигнальные процессоры. Концепция
трех платформ компании Texas Instruments.
Платформа TMS320C5000**

A.A. Gusarov
**Digital signal processors. The concept of three
platforms of Texas Instruments. The TMS320C5000
platform**

44

А.Н. Соловьев

**Цифровые процессоры обработки сигналов
фирмы Analog Devices**

A.N. Solovjev
Digital Processors of Analog Devices

49

ИНФОРМАЦИЯ

53



Одним из ярких и значимых событий для отечественных ученых и специалистов в области обработки сигналов, широкой аудитории разработчиков современных средств и систем на базе новых информационных технологий реального времени, а также преподавателей вузов, аспирантов и студентов стала организация и проведение 2-й Международной научно-технической конференции и выставки "Цифровая обработка сигналов и ее применение — DSPA'99" (21–24 сентября 1999 г., Москва). В работе конференции и выставки приняли участие представители из 8 зарубежных стран и 19 городов России. Основная цель конференции — объединение научного потенциала российских ученых на пути сохранения и формирования отечественной школы специалистов по цифровой обработке сигналов (ЦОС) — одного из фундаментальных направлений развития передовых информационных технологий XXI века.

Работа конференции проходила в восьми секциях, охвативших весь спектр теории и практики обработки цифровых сигналов, включая анализ-синтез сигналов, кодирование-декодирование, цифровую фильтрацию, адаптивную обработку, спектральный анализ, обработку речевых, звуковых сигналов и изображений, обработку сигналов в радиотехнических системах, радиовещании и телевидении, проектирование и техническую реализацию систем ЦОС. Было заслушано 117 докладов, в обсуждении которых приняли участие от 20 до 40 человек по каждой из секций.

В дни работы конференции прошла выставка и презентация новых технологий и инструментальных средств ЦОС при участии ряда ведущих в этой области отечественных фирм и организаций. Вместе с тем, как было отмечено на заключительном заседании Оргкомитета, ограниченные финансовые возможности, недостаточная эффективность рекламной работы, удаленность места проведения конференции и выставки не позволили собрать всех заинтересованных участников и в первую очередь представителей промышленного сектора и фирм — производителей наукоемких технологий. Представляется целесообразным расширение масштабов выставки за счет участия в ее работе не только фирм — поставщиков современной элементной базы, программных и инструментальных средств, но и отечественных предприятий и фирм, использующих в своих разработках и изделиях технику и технологии ЦОС в таких областях, как связь и системы управления, радиотехника и электроника, акустика и сейсмология, радиовещание и телевидение, измерительная техника и приборостроение.

Журнал "Цифровая обработка сигналов", отвечая целям и задачам, сформулированным в первом выпуске, начинает публикацию наиболее содержательных работ по материалам прошедших 1-й и 2-й конференций.

В теоретическом разделе выпуска журнала представлены три обзорные статьи, посвященные адаптивной, оптимальной и нелинейной фильтрации. В статье В.М. Зинчука, Ю.Г. Сосулина, А.Е. Лимарева, Н.М. Мухина "Адаптивная цифровая фильтрация шумоподобных сигналов в радиотехнических системах" рассмотрены алгоритмы адаптивного подавления узкополосных помех в системах связи с шумоподобными сигналами. Режекция узкополосных помех с априорно неизвестной структурой и параметрами основана на идее адаптивного линейного предсказания коррелированных выборок и их вычитания из входного сигнала. Проведены сравнительный анализ и оценка затрат на реализацию различных структур адаптивных фильтров, включая метод наименьших квадратов, рекурсивный алгоритм наименьших квадратов, решетчатую структуру фильтра.

Практически безграничные возможности, которые предоставляет современная СВИС-технология обработки сигналов, вызвали повышенный



интерес к разработке и реализации в реальном времени методов и алгоритмов оптимальной и нелинейной фильтрации. К числу подобных алгоритмов обработки относятся полиномиальные фильтры, определяемые дискретными рядами Вольтерра. В статье М.А. Шербакова, В.Б. Стешенко, Д.А. Губанова "Цифровая полиномиальная фильтрация в реальном времени: алгоритмы и пути реализации на современной элементной базе" обсуждены свойства и перспективы применения таких алгоритмов для обработки сигналов и изображений. Подчеркнута тесная взаимосвязь между многомерной линейной и полиномиальной фильтрацией, что позволяет обобщить многие понятия линейной фильтрации на нелинейный случай. Рассмотрены реализации систолических структур полиномиальных фильтров на ПЛИС фирмы Altera.

Синтез оптимальных и адаптивных фильтров применительно к широкому классу задач радиотехники, связи и управления, как правило, ориентируется на использование критерия минимума среднего квадрата ошибки (СКО), отвечающего, с одной стороны, требованиям практики, а с другой стороны, возможности относительно простого достижения оптимального решения и эффективной реализации в реальном времени. Однако в ряде случаев, связанных с фильтрацией высокочастотных процессов, оптимальные только по критерию минимума СКО решения могут привести к значительным, "неконтролируемым" отклонениям мгновенных значений ошибки. В статье С.Н. Кириллова, М.В. Степанова "Оптимизация устройств цифровой обработки сигналов по комбинированному критерию среднего квадрата ошибки" дан обзор работ, приведенных авторами в направлении поиска и исследования эффективности новых критериев синтеза оптимальных и адаптивных фильтров. Для уменьшения максимального отклонения ошибки на выходе фильтра предлагается использовать комбинированный критерий минимума СКО, учитывающий влияние обоих факторов одновременно. Получены эффективные решения задачи синтеза оптимальных и адаптивных фильтров по комбинированному критерию. Показаны преимущества нового подхода.

Раздел практических предложений теории и техники ЦОС открывает статья П.А. Арутюнова, И.Н. Красивского "Формирование новой парадигмы цифровой обработки измерительной информации", в которой авторы излагают свое видение современных направлений обработки измерительной информации, рассматривая обработку сигналов как метрологическую задачу.

Построение многопроцессорных систем обработки сигналов требует использования при их проектировании операционных систем реального времени. Краткому обзору и сравнительному анализу подобных систем посвящена статья С.А. Дорохина "Программные средства многопроцессорных систем цифровой обработки сигналов". Статья А.В. Гусарова "Цифровые сигнальные процессоры. Концепция трех платформ компании Texas Instruments: платформа TMS320C5000" продолжает знакомить читателей журнала с последними достижениями фирмы Texas Instruments (США) в области разработки процессоров новых поколений, а в статье А.Н. Соловьева "Цифровые процессоры обработки сигналов фирмы Analog Devices" дан краткий обзор по сигнальным процессорам устройств ADSP218X, ADS219X и ADSP2106X (SHARC) фирмы Analog Devices. Редакционная коллегия благодарит всех авторов, принявших участие в формировании выпуска журнала, и надеется на дальнейшее сотрудничество.

С пожеланиями успехов и плодотворного сотрудничества!

Главный редактор, член-корр. РАН
Ю.Б. Зубарев

АДАПТИВНАЯ ЦИФРОВАЯ ФИЛЬТРАЦИЯ ШУМОПОДОБНЫХ СИГНАЛОВ В РАДИОТЕХНИЧЕСКИХ СИСТЕМАХ

Обзор посвящен применению адаптивных цифровых фильтров (АЦФ) в радиотехнических системах. Особенное внимание уделено подавлению узкополосных помех в системах связи с шумоподобными сигналами (ШПС). Рассмотрены алгоритмы адаптации и возможные архитектуры их аппаратурной реализации на микропроцессорах цифровой обработки сигналов. Проведен анализ эффективности применения АЦФ в приемных устройствах.

Адаптивные цифровые фильтры наиболее эффективны в тех областях обработки сигналов, для которых параметры принимаемых сигналов и характеристики помех априори неизвестны или меняются в процессе обработки. Широкому применению АЦФ в радиотехнических системах способствует развитие быстрых алгоритмов адаптации и совершенствование микропроцессорной технологии, позволившей реализовать в аппаратуре данные алгоритмы при обработке сигналов в реальном масштабе времени. Адаптивные цифровые фильтры стали неотъемлемой частью адаптивных устройств подавления узкополосных помех (УП) в системах связи с ШПС [1–4], адаптивных усилителей [5], адаптивных корректоров [6, 7] и др. Систематизированное изложение алгоритмов адаптации и примеры их разнообразного применения для решения радиотехнических задач представлены в [8–15]. Несмотря на то, что конкретные приложения вносят свои особенности, архитектура АЦФ и алгоритмы обработки в большинстве случаев остаются универсальными.

Так как в [8–15] вопрос подавления узкополосных помех в системах связи с ШПС затронут лишь частично, в дальнейшем рассмотрим более детально адаптивную цифровую фильтрацию ШПС в условиях воздействия узкополосных помех и флуктуационного шума. Режекция узкополосных помех в системах связи с ШПС может быть осуществлена различными устройствами [1, 2], например, аналоговыми режекторными фильтрами,



**Зинчук Вячеслав
Максимович**

Область научных интересов: обработка сигналов в условиях априорной неопределенности, теория последовательных решающих процедур, поиск и обнаружение сигналов в радиотехнических системах, адаптивная цифровая фильтрация сигналов с расширенным спектром.
ГП Воронежский НИИ связи
Тел. (0732) 52-58-22

устройствами, осуществляющими режекцию в спектральной области с применением прямого и обратного преобразований Фурье, адаптивными цифровыми фильтрами.

Большинство методов адаптивной цифровой фильтрации ШПС основаны на идее предсказания узкополосных помех по входному процессу, состоящему из аддитивной смеси полезного шумоподобного сигнала, узкополосных помех и флуктуационного шума. Учитывая, что интервал корреляции ШПС много меньше интервала корреляции УП, можно подобрать такую частоту отсчетов входного процесса, при которой выборки сигнала будут некоррелированы, а выборки помехи — коррелированы. Указанное различие ШПС и УП позволяет прогнозировать узкополосные помехи, а затем вычестить их из входного процесса, после чего смесь сигнала с шумом подвергается дальнейшей обработке (рис. 1). Впервые данный подход был применен в [16–18].

Модели сигналов и помех

Сигнал для k -го информационного бита представим в виде

$$b_k(t) = \sum_{j=1}^L p_{kj} q(t - j\tau_c), \quad (1)$$

где $\{p_{kj}\}$ — выходная последовательность генератора псевдослучайного кода для k -го информационного бита

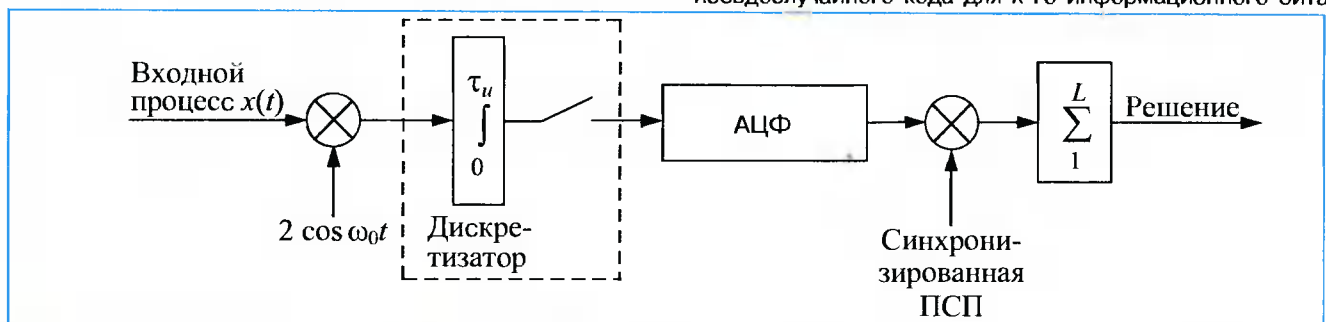


Рис. 1



**Сосулин
Юрий Георгиевич**

д.т.н., профессор МАИ,
лауреат Государственной
премии СССР, член IEEE.

Область научных интере-
сов: обработка сигналов,
сетевые системы, радио-
локация и радионавигация.

Тел. (095) 158-6800
Факс (095) 158-2977
E-mail: sosulin@mail.ru

[19,20]; $q(t)$ – прямоугольный импульс длительности τ_u ; $T_B = L\tau_u$ – длительность передачи одного информационного бита; L – длина периода кодовой последовательности.

Полезный передаваемый сигнал $s(t)$ можно представить в виде суммы

$$s(t) = \sum_{k=1}^{\infty} l_k b_k(t - kT_B), \quad (2)$$

где $\{l_k\}$ – двоичная информационная последовательность.

На сигнал в канале накладывается аддитивный гауссовский шум $n(t)$ и узкополосная помеха $J(t)$. В итоге принимаемый процесс имеет вид

$$x(t) = s(t) + n(t) + J(t), \quad (3)$$

где $\{n(t), J(t)\}$ – предположительно независимые стационарные случайные процессы с корреляционными функциями $\rho_n(t), \rho_J(t)$ соответственно.

На вход АЦФ поступают отсчеты смеси сигнала и помехи (см. рис.1) со скоростью передачи импульса ШПС, которую для определенности полагают равной единице. В результате чего

$$x(k) = s(k) + n(k) + J(k). \quad (4)$$

В рассматриваемых задачах наиболее просто УП описываются либо совокупностью независимых гармонических колебаний с различными амплитудами, частотами и фазами, либо авторегрессионным процессом (АР) M -го порядка. В первом случае помеха

$$J(t) = \sum_{m=1}^M A_m \sin(2\pi f_m t + \theta_m), \quad (5)$$

где f_m – частоты расположения помех; θ_m – равномерно распределенные на $[0, 2\pi]$ фазы.

Корреляционная функция имеет вид

$$\rho_J(t) = \sum_{m=1}^M \frac{A_m^2}{2} \cos(2\pi f_m t). \quad (6)$$

Дискретный процесс авторегрессии M -го порядка задается стохастическим разностным уравнением [21]

$$y(n) = \sum_{k=1}^M b_k y(n-k) + v(n), \quad (7)$$

где $y(n)$ – наблюдаемое значение АР-процесса; b_k – па-

раметры АР-процесса; $v(n)$ – независимые величины с нулевым средним и дисперсией σ_v^2 .

Для того, чтобы процесс был стационарным, коэффициенты b_k должны удовлетворять критерию Рауса-Гурвица [21]. Спектральная плотность мощности АР-процесса определяется выражением

$$G_J(\omega) = \sigma_v^2 / |1 - \sum_{k=1}^M b_k e^{-j\omega k}|^2, \quad -\pi \leq \omega \leq \pi. \quad (8)$$

Как следует из выражения (8), $G_J(\omega)$ может иметь ярко выраженные пики, число которых не превышает M . В частности, для анализа эффективности адаптивной цифровой обработки сигналов в [22, 23] в качестве модели УП использовался авторегрессионный процесс второго порядка с корреляционной последовательностью

$$\rho_J(k) = \sigma_J^2 \alpha^{|k|}, \quad 0 < \alpha < 1, \quad (9)$$

и спектральной плотностью мощности

$$G_J(\omega) = \sigma_J^2 (1 - \alpha^2) / |1 - \alpha e^{j\omega}|^2, \quad -\pi \leq \omega \leq \pi. \quad (10)$$

Процесс, состоящий из полезного широкополосного сигнала, узкополосных помех и флуктуационного шума, после прохождения через АЦФ подвергается корреляционной обработке (см. рис.1).

Структуры адаптивных цифровых фильтров

В общем случае АЦФ состоит из программируемого фильтра и алгоритма адаптации (рис. 2). Следует выделить три базовых типа программируемых фильтров: нерекурсивные, рекурсивные и фильтры решетчатой структуры. Любой из указанных типов можно ввести в схему, изображенную на рис.2, в качестве программируемого фильтра.

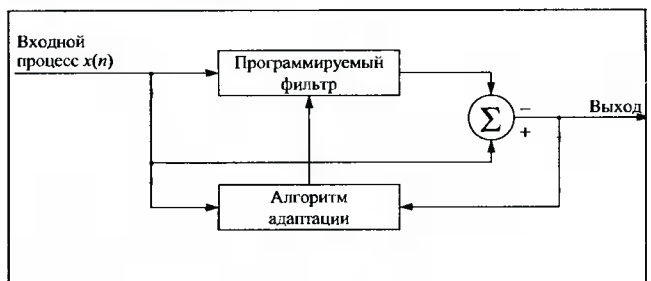


Рис. 2

Наиболее просты нерекурсивные фильтры с конечной импульсной характеристикой (КИХ), реализованные на линии задержки с отводами (рис. 3,а,б). Такой фильтр содержит элементы задержки, выходы которых последовательно умножаются на весовые коэффициенты, формирующиеся в процессе адаптации, после чего полученные произведения суммируются. Если односторонний фильтр (рис. 3,а) прогнозирует текущее значение узкополосных помех по прошлым отсчетам входного процесса, то фильтр с двусторонними отводами (рис.3,б) как прогнозирует по прошлым, так и интерполирует по будущим (относительно центрального отвода) значениям входного процесса. Двусторонние фильтры при симметрии или антисимметрии

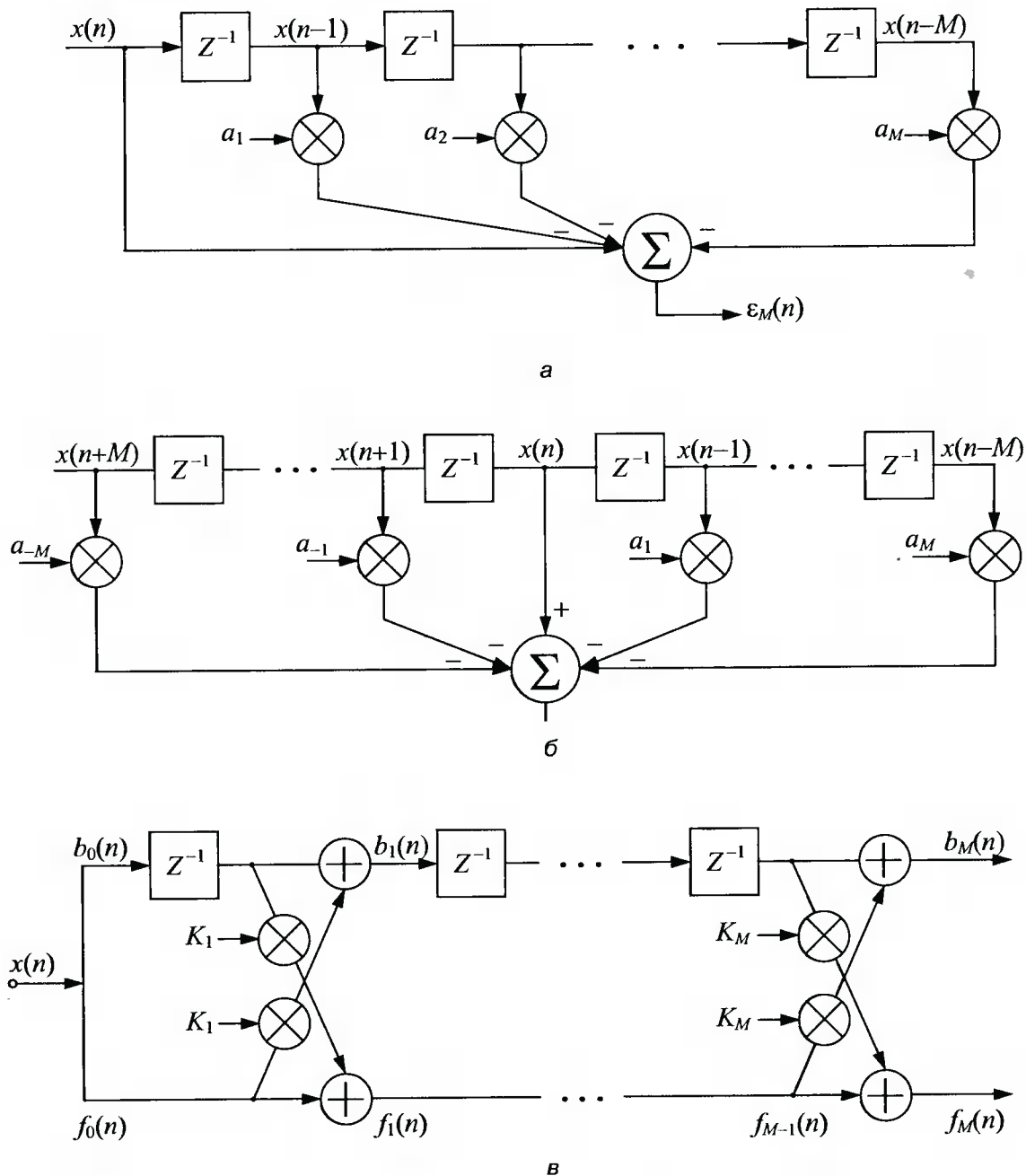


Рис. 3

коэффициентов обеспечивают линейность фазо-частотной характеристики (ФЧХ) фильтра [24]. Адаптивные фильтры с бесконечной импульсной характеристикой не обладают гарантированной устойчивостью. Процесс адаптации в этом случае следует проводить при дополнительных ограничениях [25], гарантирующих устойчивость рекурсивных фильтров. Однако данные алгоритмы сложно реализовать и поэтому они широкого распространения не получили. Для подавления УП в системах связи с ШПС целесообразно применять КИХ-фильтры или фильтры решетчатой структуры (рис. 3,в).

Коэффициенты фильтров определяются исходя из критерия наилучшего прогноза или интерполяции. Качество прогноза или интерполяции

определяется средним квадратом ошибки (СКО) прогнозирования или интерполяции УП [26]. Минимальные значения СКО прогнозирования или интерполяции фильтрами с бесконечным числом отводов могут быть получены по формулам Колмогорова [26,27]

$$e^2 = 2\pi \exp \left\{ \frac{1}{2\pi} \int_{-\pi}^{\pi} \ln G(\omega) d\omega \right\} \quad (11)$$

и Сеге-Колмогорова

$$e^2 = (2\pi)^2 / \int_{-\pi}^{\pi} \frac{d\omega}{G(\omega)}, \quad (12)$$

где $G(\omega) = G_L(\omega) + G_n(\omega) + G_s(\omega)$ — спектральная плотность мощности входного процесса.

Формулы (11) и (12) устанавливают нижние границы СКО, определяя тем самым потенциальные возможности от применения КИХ-фильтров.

Альтернативным подходом к реализации предсказывающего КИХ-фильтра является фильтр решетчатой структуры (см. рис. 3,в). Параметры фильтров решетчатой структуры K_i называются коэффициентами отражения или парциальными коэффициентами корреляции. Первое название основано на физической интерпретации фильтров решетчатой структуры при обработке речи, а второе — на статистической интерпретации параметров. Ошибки предсказания на m -м временном шаге в m -м каскаде прямой (f) и обратной (b) ветвей решетчатой структуры определяются через ошибки на предыдущем каскаде рекуррентным образом

$$f_0(n) = b_0(n) = x(n); \quad (13)$$

$$f_m(n) = f_{m-1}(n) + K_m b_{m-1}(n-1), \quad 1 \leq m \leq M; \quad (14)$$

$$b_m(n) = K_m f_{m-1}(n) + b_{m-1}(n-1), \quad 1 \leq m \leq M, \quad (15)$$

где $x(n)$ — входной процесс; $f_m(n)$ и $b_m(n)$ — ошибки предсказания прямой и обратной ветви решетчатой структуры (см. рис. 3,в).

Между рассмотренной формой предсказывающего фильтра (см. рис. 3,а) и фильтром решетчатой структуры, описываемых системой рекуррентных уравнений (14), (15), существует взаимно однозначное соответствие: КИХ-фильтру соответствует фильтр решетчатой структуры и наоборот [28].

Предположим, что задан фильтр решетчатой структуры с коэффициентами отражения K_1, K_2, \dots, K_M , тогда прямой ветви этого фильтра соответствует предсказывающий фильтр с коэффициентами, определяемыми рекуррентным образом

$$a_m^{(m-1)} = -K_m, \quad m = 1, 2, \dots, M, \quad (16)$$

$$a_j^{(m)} = a_j^{(m-1)} + K_j a_{m-j}^{(m-1)}, \quad 1 \leq j \leq m-1, \quad (17)$$

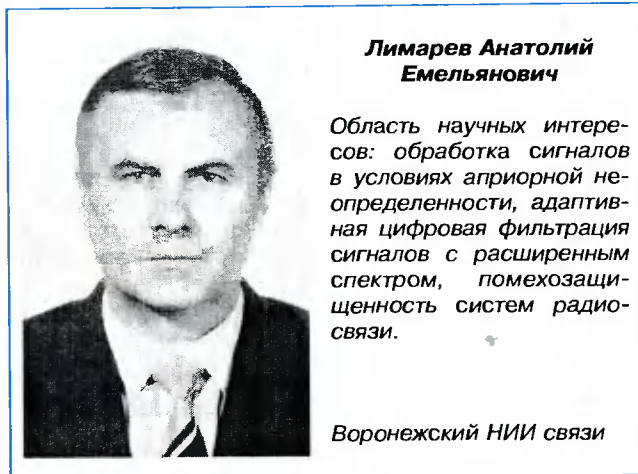
где верхний индекс означает порядок фильтра.

Пусть задан предсказывающий фильтр с коэффициентами $a_j^{(m)}, \dots, a_j^{(m)}$ тогда коэффициенты отражения фильтра решетчатой структуры можно определить следующим образом:

$$K_m = -a_m^{(m)}, \quad m = M, M-1, \dots, 1, \quad (18)$$

$$a_j^{(m-1)} = (a_j^{(m)} - K_m a_{m-j}^{(m)}) / (1 - K_m^2), \quad 1 \leq j \leq m-1. \quad (19)$$

Совокупность выражений (16)–(19) устанавливает взаимно однозначное соответствие между предсказывающим фильтром и фильтром решетчатой структуры. Несмотря на математическую эквивалентность, решетчатый фильтр (РФ) имеет более сложную структуру и требует большее количество арифметических операций. Однако эта повышенная сложность компенсируется некоторыми преимуществами при аппаратной реализации, например, такими как более высокая устойчивость к ошибкам округления коэффициентов отражения, простота реализации на матричных процессорах и др. Наиболее полное



**Лимарев Анатолий
Емельянович**

Область научных интересов: обработка сигналов в условиях априорной неопределенности, адаптивная цифровая фильтрация сигналов с расширенным спектром, помехозащитность систем радиосвязи.

Воронежский НИИ связи

описание решетчатых фильтров для адаптивной обработки данных приведено в [29].

Выбор порядка фильтра. Наилучшее значение порядка фильтра, как правило, заранее неизвестно и зависит от многих факторов, в том числе и от количества УП. Если порядок фильтра выбран слишком малым, УП не будут полностью подавлены, если слишком большим, то могут возникнуть дополнительные искажения сигнала за счет появления ложных провалов в передаточной функции фильтра [15]. Кроме того, вычислительная сложность алгоритмов, а следовательно, время обработки и частота дискретизации фильтра также зависят от его порядка. Таким образом, выбор порядка фильтра эквивалентен компромиссу между величиной ошибки прогноза и временем выполнения алгоритма. Последний фактор немаловажен, так как фильтр должен обрабатывать сигнал в реальном времени.

Эмпирическое правило для выбора порядка фильтра можно проиллюстрировать на примере квазигармонических помех. Предположим, что УП представляет собой полигармонические колебания на частотах f_1, \dots, f_L . В процессе адаптации формируется частотная характеристика фильтра, имеющая L нулей, расположенных на данных частотах. Из анализа числа нулей передаточной функции цифрового КИХ-фильтра следует, что порядок фильтра по крайней мере в 2 раза должен превосходить число помех. Более подробно проблема автоматического выбора порядка фильтра освещена в [15], а для помех с гауссовской корреляционной функцией — в [30].

Алгоритмы адаптации

Синтез АЦФ в большинстве приложений основан на минимизации СКО прогнозирования или его статистических оценок. Наряду с СКО используются и другие критерии оптимальности, например, при адаптивной коррекции межсимвольных помех минимизируется вероятность ошибки [7]. При воздействии как гауссовских, так и негауссовских помех применяются комбинированные алгоритмы, минимизирующие средний квадрат и четвертую степень ошибки [31, 32]. Комбинация данных алгоритмов устойчиво работает как при гауссовских, так и при негауссовских помехах.

Алгоритмы адаптации осуществляют либо прямую минимизацию СКО одним из методов оптимизации, либо находят решение необходимых условий минимума. По способам обработки данных их условно можно разделить на группы:

алгоритмы для обработки блоков данных, алгоритмы последовательной обработки данных и комбинированные алгоритмы. Алгоритмы первой группы применяются к фиксированным блокам отсчетов входного процесса, и рекуррентным образом пересчитываются коэффициенты АЦФ более высокого порядка по коэффициентам фильтра более низкого порядка. В алгоритмах последовательной обработки фиксируется порядок фильтра и рекуррентно по времени осуществляется корректировка весовых коэффициентов. В алгоритмах третьей группы осуществляется рекурсия как по времени, так и по размерности фильтра.

Алгоритмы адаптации для трансверсальных фильтров

Используя различие корреляционных свойств УП и ШПС, можно получить статистическую оценку УП по прошлым значениям входного процесса $x(n-1)$, $x(n-2)$, ..., $x(n-M)$

$$\hat{J}(n) = \sum_{i=1}^M a_i x(n-i), \quad (20)$$

где $\{a_i\}$ — коэффициенты предсказывающего фильтра. Средний квадрат ошибки прогноза в текущий момент

$$e_M^2 = E\{x(n) - \hat{J}(n)\}^2 = \rho(0) - 2 \sum_{i=0}^M a_i \rho(i) + \sum_{i=0}^M \sum_{j=0}^M a_i a_j \rho(i-j), \quad (21)$$

где $E\{\cdot\}$ — операция осреднения случайной величины; $\rho(i-j) = E\{x(n-i)x(n-j)\}$ — корреляционная последовательность входного процесса.

Необходимые условия минимума (21), а с учетом положительной полуопределенности корреляционной матрицы и достаточные, приводят к системе уравнений относительно неизвестных коэффициентов для предсказывающего фильтра:

$$\sum_{i=1}^M a_i \rho(i-j) = \rho(j), \quad 1 \leq j \leq M, \quad (22)$$

$$e_M^2 = \rho(0) - \sum_{i=1}^M a_i \rho(i).$$

Аналогичные уравнения имеют место и для интерполирующего фильтра

$$\sum_{\substack{i=-M \\ i \neq 0}}^M a_i \rho(i-j) = \rho(j), \quad j = -M, \dots, -1, 1, \dots, M, \quad (23)$$

$$e_M^2 = \rho(0) - \sum_{\substack{i=-M \\ i \neq 0}}^M a_i \rho(i).$$

Системы уравнений (22), (23) называются системами нормальных уравнений Юла-Уолкера и для их решения можно применять универсальные алгоритмы типа Гаусса-Жордана, LU-разложения и др. Однако эти алгоритмы требуют порядка M^3 арифметических операций, большого объема памяти для хранения исходной матрицы и вспомогательных переменных. Особая теплицева структура системы уравнений (22) позволяет для ее решения использовать быстрые алгоритмы [33], которые обладают низкой (порядка M^2) вычислительной сложностью и технологичностью в программировании. Основой быстрых алгоритмов является вычислительная процедура,

которая позволяет рекуррентным образом определять коэффициенты фильтра при возрастании его порядка. Первый такой алгоритм был разработан Левинсоном [34], а затем переткрыт Дурбиным [35].

Алгоритм Левинсона-Дурбина. Задаются начальные данные $e_0^2 = \rho(0)$.

Для $1 \leq m \leq M$ рекуррентно вычисляются

$$K_m = [\rho(m) - \sum_{j=1}^{m-1} a_j^{(m-1)} \rho(m-j)] / e_{m-1}^2, \quad (24)$$

$$a_m^{(m)} = K_m. \quad (25)$$

Для $1 \leq j \leq m-1$ пересчитываются

$$a_j^{(m)} = a_j^{(m-1)} - K_m a_{m-j}^{(m-1)}, \quad (26)$$

$$e_m^2 = (1 - K_m^2) e_{m-1}^2. \quad (27)$$

Вычисления заканчиваются при $m = M$ и оптимальные коэффициенты предсказывающего фильтра

$$a_j^* = a_j^{(M)}, \quad 1 \leq j \leq M.$$

Если корреляционная функция неизвестна, то в алгоритме Левинсона-Дурбина можно использовать стохастическую оценку, полученную по N отсчетам входного процесса

$$\rho(m) = \frac{1}{N-m} \sum_{n=0}^{N-m-1} x(n)x(n-m). \quad (28)$$

Вычислительная сложность алгоритма при известной корреляционной последовательности $\{\rho(i)\}$ составляет $M^2 + M$ умножений, M^2 сложений и M делений. При неизвестной корреляционной последовательности в силу (28) добавляется $(2N-M)(M+1)/2$ операций сложения и умножения. В [36–38] приведены модификации алгоритма Левинсона-Дурбина, позволяющие повысить его вычислительную эффективность в несколько раз и расширить область использования.

Алгоритм наименьших средних квадратов (НСК). Как уже отмечалось ранее, СКО может быть минимизирован непосредственно любым из итеративных методов оптимизации [39]. Наиболее простыми являются алгоритмы, основанные на вычислении градиента целевой функции. Однако при вычислении градиента должны быть известны статистические характеристики входного сигнала. В противном случае применяются статистические оценки градиента. В алгоритме НСК для статистической оценки градиента используется одна реализация и корректировка весовых коэффициентов осуществляется следующим образом:

$$a_i(n+1) = a_i(n) + 2\mu \epsilon(n) x(n-i), \quad 1 \leq i \leq M, \quad (29)$$

где ошибка предсказания

$$\varepsilon(n) = x(n) - \sum_{k=1}^M a_k(n)x(n-k); \quad (30)$$

μ — шаг адаптации, который может быть постоянным или переменным. Постоянный шаг выбирается из условия сходимости в среднем $0 < \mu < 1/\lambda_{\max}$, где λ_{\max} — максимальное собственное значение корреляционной матрицы входного процесса. Если оценка λ_{\max} отсутствует, то шаг адаптации может выбираться следующим образом [9–12]:

$$\mu = \alpha / (M\sigma^2(n)), \quad 0 < \alpha < 1,$$

$\sigma^2(n)$ — оценка мощности входного процесса, которую можно получить рекуррентно

$$\sigma^2(n) = (1-\alpha)\sigma^2(n-1) + \alpha x^2(n). \quad (31)$$

Скорость сходимости алгоритма можно оценить с помощью постоянной времени адаптации $\tau_i = 1/(2\mu\lambda_i)$. Из условий сходимости следует, что

$$\tau_{\max} \geq \text{cond}(R), \quad (32)$$

где $\text{cond}(R) = \lambda_{\max}/\lambda_{\min}$ — число обусловленности корреляционной матрицы R .

Таким образом, чем хуже обусловленность корреляционной матрицы, тем больше итераций требуется для сходимости алгоритма.

Заметим, что при увеличении шага адаптации увеличивается и скорость сходимости алгоритма, но при этом, как показано в [12], возрастает дисперсия коэффициентов фильтра, что приводит к увеличению остаточной ошибки предсказания. Выходом из данной ситуации является введение переменного шага [40]

$$\mu(n) = \hat{\mu} \{1 - \exp(-\beta \|\varepsilon(n)X(n)\|^2)\}, \quad (33)$$

где $X(n) = \{x(n-1), x(n-2), \dots, x(n-M)\}^T$; $\|\cdot\|$ — евклидова векторная норма; параметр $\beta > 0$ определяет режим изменения шага адаптации, $\hat{\mu} = 1/(M\sigma_0^2)$. При $\beta = \infty$ получается постоянный шаг, удовлетворяющий условию быстрой сходимости $\mu(n) = \hat{\mu}$.

Алгоритм с переменным шагом сочетает быструю сходимость с малой величиной остаточной ошибки. Такой выбор шага соответствует градиентному алгоритму для модифицированного критерия, когда к квадрату ошибки добавляется экспонента.

Вычислительная сложность алгоритма НСК с постоянным шагом составляет $2M+1$ операций сложения и умножения. Главным достоинством алгоритма является его простота и малая вычислительная сложность. Существенным недостатком является зависимость скорости сходимости от обусловленности корреляционной матрицы входного процесса.

Рекуррентный алгоритм наименьших квадратов (РНК). Классический алгоритм РНК минимизирует сумму экспоненциально взвешенных квадратов ошибок по всем предшествующим данным до момента времени n [9, 12, 15]

$$e^2(n) = \sum_{i=1}^n \lambda^{n-i} \varepsilon^2(i), \quad (34)$$

где $0 < \lambda < 1$, $\varepsilon(i)$ — ошибка предсказания на i -м шаге. Параметр λ позволяет придать более значительный вес текущим ошибкам и уменьшить влияние «старых» ошибок.



**Мухин
Николай Павлович**

нач. лаборатории отдела перспективных исследований по обработке сигналов, Федеральный центр, ГП Воронежский НИИ связи.

Область научных интересов: помехозащищенность и информационная безопасность систем радиосвязи с расширенным спектром сигналов, адаптивная цифровая фильтрация сигналов с расширенным спектром.

Приведем описание алгоритма [9, 15]:

Инициализация

$$a_M(0) = 0, \quad X_M = 0, \quad C_{MM}(0) = \delta I_{MM} \quad (\delta \gg 1). \quad (35)$$

Ввод $x(n)$, $X_M(n) = \{x(n-1), \dots, x(n-M)\}^T$.

Вычисление ошибки предсказания

$$\varepsilon(n-1) = x(n) - X_M^T(n)a_M(n-1). \quad (36)$$

Вычисление скаляра $\mu(n)$ и вектора $g_M(n)$

$$\begin{aligned} \mu(n) &= X_M^T(n)C_{MM}(n-1)X_M(n), \\ g_M(n) &= \{C_{MM}(n-1)X_M(n)\} / (\lambda + \mu(n)). \end{aligned} \quad (37)$$

Корректировка вектора весовых коэффициентов фильтра

$$a_M(n) = a_M(n-1) + g_M(n)\varepsilon(n-1). \quad (38)$$

Вычисление матрицы, обратной к корреляционной, для следующей временной итерации

$$C_{MM}(n) = \frac{1}{\lambda} [C_{MM}(n-1) - g_M(n)X_M^T(n)C_{MM}(n-1)]. \quad (39)$$

Переход на 1.

Обратим внимание на сходство формул корректировки весовых коэффициентов в алгоритме НСК, представленном в векторной форме

$$a_M(n) = a_M(n-1) + 2\mu\varepsilon(n-1)X_M(n), \quad (40)$$

и в алгоритме РНК (38). Эти выражения идентичны и различаются лишь множителем, соответствующим коэффициентам усиления. В алгоритме НСК этот множитель равен μ и является скалярной величиной, а в РНК — коэффициент усиления K представляет собой изменяющуюся во времени матрицу

$$K = C_{MM}(n-1)/(\lambda + \mu(n)). \quad (41)$$

Вычислительная сложность. На одной временной итерации выполняется $4M^2+4M$ операций умножения-деления и $3M^2+M-1$ операций сложения-вычитания [9].

Заметим, что в классическом алгоритме не в полной мере использовалась структура корреляционной матрицы. Если учесть дополнительные возможности, то вычислительную сложность можно уменьшить. Проблема построения «быстрых»

рекуррентных алгоритмов посвящен ряд публикаций (например [8–13, 15, 41, 43]). При применении рекуррентных по времени и порядку соотношений быстрый рекуррентный алгоритм на каждой временной итерации требует порядка $5M$ операций умножения-деления и $5M$ операций сложения-вычитания [15], что на порядок меньше, чем в классическом РНК-алгоритме. Следовательно, быстрый РНК — алгоритм по своей вычислительной сложности сравним с алгоритмом НСК.

Алгоритмы адаптации для фильтров решетчатой структуры

Для фильтров решетчатой структуры наиболее популярным является алгоритм Берга [15, 43, 44] (метод максимальной энтропии), эквивалентный минимизации арифметического среднего средне-квадратических ошибок прямого и обратного предсказаний фильтра решетчатой структуры, вычисляемых по отсчетам входного процесса $x(0), x(1), \dots, x(N-1)$

$$e_i^2 = \frac{1}{2} \sum_{n=i}^{N-1} [f_i^2(n) + b_i^2(n)]. \quad (42)$$

Коэффициенты K_i находятся из необходимых условий минимума e_i^2

$$K_i = -2 \sum_{n=i}^{N-1} f_i(n) b_{i-1}(n-1) / \sum_{n=i}^{N-1} [f_{i-1}^2(n) + b_{i-1}^2(n-1)] \quad (43)$$

Далее по коэффициентам отражения в соответствии с формулами (16), (17) могут быть определены весовые коэффициенты преобразующего фильтра.

Вычислительная сложность алгоритма (с учетом только членов второго порядка) [15] составляет $6MN-M$ операций сложения и умножения и M операций деления. Её можно уменьшить, если воспользоваться рекуррентным выражением для пересчета знаменателя в (43) [45]

$$DEN_i = (1 - K_{i-1}^2) DEN_{i-1} - f_{i-1}^2(i) - b_{i-1}^2(N), \quad (44)$$

где

$$DEN_i = \sum_{n=i}^{N-1} [f_{i-1}^2(n) + b_{i-1}^2(n-1)]. \quad (45)$$

Алгоритм с рекуррентным пересчетом знаменателя требует $3MN-M$ операций сложения и умножения и M операций деления, т.е. объем вычислений в этом случае сокращается примерно в 2 раза.

Градиентный алгоритм для решетчатых структур (ГАРС) первоначально был получен для постоянного шага адаптации, затем был модифицирован, в результате чего шаг адаптации стал выбираться обратно пропорционально дисперсии ошибки предсказания [12]. В качестве критерия оптимальности выбирается сумма ошибок прямого и обратного предсказаний на выходе i -го звена РФ

$$\varepsilon_i^2(n) = f_i^2(n) + b_i^2(n), \quad (46)$$

Корректировка во времени каждого коэффициента отражения K_i осуществляется градиентным алгоритмом, который с учетом вида критерия и рекуррентных формул пересчета ошибок прямого и обратного предсказаний приводится к виду:

$$K_i(n) = K_i(n-1) - 2\mu_i [f_i(n-1)b_{i-1}(n-2) + b_i(n-1)f_{i-1}(n-1)]. \quad (47)$$

Параметр μ выбирается из условия сходимости и зависит от мощности входного процесса. Ошибки прямого и обратного предсказаний пересчитываются в соответствии с (13)–(15).

Сходимость алгоритма можно гарантировать, если ввести параметр $0 < \alpha < 1$, и шаг адаптации вычислять по формуле [12]:

$$\mu_i(n) = \alpha / \sigma_i^2(n-1), \quad (48)$$

где

$$\sigma_i^2(n) = (1 - \alpha) \sigma_i^2(n-1) + \alpha [f_i^2(n-1) + b_i^2(n-2)]. \quad (49)$$

Сходимость ГАРС быстрее, чем НСК. Это объясняется тем, что фильтр решетчатой структуры приводит к ортоголизации входного сигнала, и оценки коэффициентов отражения становятся статистически независимыми. Поэтому в отличие от НСК сходимость ГАРС практически не зависит от обусловленности корреляционной матрицы входного процесса [8, 46].

Вычислительная сложность. Алгоритм с постоянным шагом на каждой временной итерации требует $4M$ операций сложения, $5M$ операций умножения. Модифицированный алгоритм с нормализацией требует $6M$ операций сложения, $7M$ операций умножения и M операций деления.

Алгоритм наименьших квадратов для решетчатых структур (НКРС). Поскольку фильтр решетчатой структуры и фильтр на линии задержки с отводами с математической точки зрения эквивалентны, то рекуррентный алгоритм для фильтров на линии задержки может быть переформулирован в рекуррентный алгоритм и для фильтра решетчатой структуры. Рекуррентный алгоритм для фильтров решетчатой структуры требует больше арифметических операций, чем РНК-алгоритм, однако он имеет меньшую чувствительность к шумам окружения и ошибкам квантования, что может оказаться полезным при его аппаратной реализации.

Алгоритм состоит в следующем [12, 15].

Задаются начальные данные

$$f_0(0) = b_0(0) = x(0); \sigma_0^f(0) = \sigma_0^b(0) = x^2(0).$$

Для каждого каскада фильтра решетчатой структуры $1 \leq i \leq M$ осуществляется рекуррентный пересчет переменных

$$\Delta_{i+1}(n) = \Delta_{i+1}(n-1) + b_i(n-1)f_i(n) / \gamma_{i-1}(n-1), \quad (50)$$

$$\gamma_{i+1}(n-1) = \gamma_i(n-1) - b_i^2(n-1)f_i(n) / \sigma_i^b(n-1), \quad (51)$$

$$K_{i+1}^f(n) = \Delta_{i+1}(n) / \sigma_i^f(n), \quad K_{i+1}^b(n) = \Delta_{i+1}(n) / \sigma_i^b(n-1), \quad (52)$$

$$f_{i+1}(n) = f_i(n) + K_{i+1}^b(n)b_i(n-1), \quad (53)$$

$$b_{i+1}(n) = b_i(n-1) + K_{i+1}^f(n)f_i(n), \quad (54)$$

$$\sigma_{i+1}^f(n) = \sigma_i^f(n) - K_{i+1}^b(n)\Delta_{i+1}(n), \quad (55)$$

$$\sigma_{i+1}^b(n) = \sigma_i^b(n-1) - K_{i+1}^f(n)\Delta_{i+1}(n), \quad (56)$$

где $\Delta_i(n)$ — коэффициенты частной корреляции; $\gamma_i(n)$ — коэффициенты правдоподобия; $\sigma_i^f(n), \sigma_i^b(n)$ — дисперсии ошибок прямого и обратного предсказания; $K_i^f(n), K_i^b(n)$ — коэффициенты отражения прямой и обратной ветвей решетчатой структуры.

Приведенные соотношения (50)–(56) описывают рекуррентную как по времени, так и по порядку вычислительную процедуру корректировки параметров фильтра решетчатой структуры. Переменную $\gamma_i(n)$ ($0 \leq \gamma_i(n) < 1$) для гауссовского входного процесса можно рассматривать как критерий изменения статистических свойств процесса. Значения, близкие к единице, указывают на то, что последние M выборок хорошо согласуются с предшествующими выборками. Малое значение указывает на то, что данные поступают из другого гауссовского процесса или содержат негауссовскую компоненту.

Вычислительная сложность составляет $6M$ операций умножения и сложения, $4M$ операции деления.

Алгоритмы адаптации для фильтров с линейной фазочастотной характеристикой. Линейность ФЧХ является существенным условием при приеме ШПС, так как при этом уменьшается межсимвольная интерференция и деформация автокорреляционной функции сигнала [20]. В общем случае задачу синтеза коэффициентов линейно-фазового адаптивного КИХ-фильтра в системах связи с ШПС можно рассматривать как задачу условной оптимизации при линейных ограничениях на коэффициенты. Однако данные ограничения можно учесть при формировании целевой функции и свести к задаче безусловной оптимизации.

В [47] предложен блочный алгоритм, минимизирующий сумму квадратов ошибок, для фильтра нечетного порядка. Необходимые условия минимума в этом случае приводят к системе линейных алгебраических уравнений относительно весовых коэффициентов фильтра. Эффективность применения в системах связи с ШПС синтезированного таким образом фильтра на 3...5 дБ выше, чем эффективность фильтра, полученного в [17] путем каскадного соединения предсказывающего фильтра и фильтра с комплексно сопряженной частотной характеристикой.

При последовательной обработке с применением прямого и обратного методов наименьших квадратов [48] в [49] предложен быстро сходящийся алгоритм для линейно-фазового КИХ-фильтра.

Фильтры решетчатой структуры в общем случае имеют нелинейную ФЧХ. Однако с помощью гибридных схем удается построить линейно-фазовый фильтр [50].

Архитектуры аппаратной реализации адаптивных цифровых фильтров

Особенности конкретных приложений предъявляют различные требования к частотному диапазону, аппаратным затратам, габаритам и стоимости. Это в свою очередь приводит к применению различных алгоритмов адаптации и архитектур аппаратной реализации АЦФ. Намечились следующие подходы: реализация на основе однокристальных микропроцессоров, на основе множества процессоров и на основе систолической матрицы процессоров.

Однопроцессорная реализация. Различные варианты микропроцессорной реализации могут быть сведены к некоторой типовой схеме, основной частью которой является микропроцессор цифровой обработки сигналов (ЦОС), объединенный со вспомогательными устройствами аналого-цифрового и цифроаналогового интерфейсов и снабженный ассемблеровскими программами алгоритмов адаптации.

Для ЦОС применяются микропроцессоры различных фирм [51], например, кристаллы семейства TMS320 фирмы Texas Instrument [52], кристаллы фирмы Motorola [53], микропроцессоры фирмы Analog Devices [54] и др. Большинство процессоров выполнено по КМОП-технологии, обеспечивающей высокую степень интеграции и небольшую потребляемую мощность (менее 1 Вт). Для всех сигнальных процессоров характерно наличие на кристалле быстродействующего умножителя, АЛУ, нескольких формирователей адреса, блоков ОЗУ, ПЗУ, а также шин для связи с внешней памятью. Среди процессоров ЦОС широкое распространение получили процессоры семейства TMS320, архитектура и основные характеристики которых приведены в [55–57].

Система команд ассемблера TMS320 ориентирована на эффективное программирование операций, выполняемых цифровым фильтром. Так, в процессорах первого поколения операции перемещения данных, умножения и суммирования, выполняемые одним отводом трансверсального фильтра, могут быть выполнены за четыре командных цикла командами LT, DMOV, MPY, APAC или последовательно командами LTD и MPY, где команда LTD позволяет выполнить команды LT, DMOV, APAC за один командный цикл. В устройствах второго поколения (TMS32020, TMS32025) реализованы еще более специализированные команды RPT и MACD. Команда MACD выполняет умножение, суммирование и перемещение данных за один командный цикл. С помощью команд RPT и RPTK эту операцию можно повторить для всех отводов фильтра. Так, операция фильтрации для КИХ-фильтра 128-го порядка может быть запрограммирована с помощью двух команд

```
RPTK 127
MACD *,-COEFFD,
```

где COEFFD — адрес коэффициентов фильтра в памяти данных.

Корректировка одного весового коэффициента алгоритмом НСК для процессоров первого поколения требует пяти команд, а для процессоров второго поколения число команд может быть уменьшено до трех. В общем случае число команд, выполняемых микропроцессором, превосходит теоретическое и может быть оценено с помощью формулы

$$L = SU + (DT + BK + Math + I/O) \times N, \quad (57)$$

где SU (Set Up) — число команд подготовки к работе; DT (Data Transfer) — число команд пересылки данных; BK (Bookuping) — число команд, обслуживающих память; $Math$ — число арифметических операций; I/O (Input/Output) — число команд ввода-вывода; N — число отсчетов.

В [58] проводится оценка реальной вычислительной сложности алгоритмов: НСК с теоретической вычислительной сложностью $2M+1$ операций умножения и сложения; стохастического градиентного алгоритма решетчатых структур (СГАРС) — $13M+5$ операций умножения, $9M+3$ операций сложения и $2M$ операций деления; модифицированного алгоритма наименьших квадратов для решетчатой структуры (МНКРС) — $15M+5$ операций умножения, $9M+3$ операций сложения и $3M+1$ операций деления. Данные алгоритмы были запрограммированы на языке ассемблера TMS32020. Например, для $M = 10, 20, 30$ процент превышения фактического числа операций над теоретическим соответственно: НСК — 140, 110, 98; СГАРС — 58, 57, 56; МНКРС — 77, 84, 88, из чего можно заключить, что фактическое число команд по крайней мере в 1,5 раза превосходит теоретическое.

К достоинствам однопроцессорной реализации следует отнести универсальность и гибкость, наличие программной поддержки в виде программно-аппаратного отладочного комплекса. Недостатком является зависимость производительности АЦФ от его порядка, из-за чего однопроцессорная реализация неприемлема в тех случаях, когда требуется широкая полоса частот и высокий порядок фильтра.

Мультипроцессорная архитектура. Более высокую, чем при однопроцессорной реализации, производительность АЦФ можно получить, используя мультипроцессорную архитектуру. Быстродействие в этом случае увеличивается за счет применения параллельной или конвейерной обработки [51]. Принципиальная возможность мультипроцессорной реализации алгоритма НСК для КИХ-фильтров показана в [59], где также отмечено, что для корректировки весовых коэффициентов требуется вводить через ветвь обратной связи ошибку предсказания $\epsilon(n)$. Наличие обратной связи приводит к ожиданию и синхронизации процессоров. В [60] предлагается применить для решения указанной задачи SIMD (Singl Instruction Multiple Data) архитектуру, состоящую из L процессоров, объединенных в кольцо. Конвейерная обработка обеспечивается с помощью мультиплексора, включенного между первым и последним процессором (рис.4). По общей шине поступают команды из памяти программ, по каналу $d = 1$ каждый процессор связан с ближайшим процессором, а по каналу $d = 2$ связаны процессоры, отстоящие друг от друга на две позиции. Все процессоры работают под управлением одной программы. Для SIMD-архитектуры выход фильтра $y(n)$ и сигнал ошибки $\epsilon(n)$ вычисляются каждым процессором одновременно.

Заметим, что частота дискретизации при такой архитектуре не пропорциональна числу процессоров. Так, применение четырех процессоров TMS32010 позволяет для фильтра 32-го порядка получить частоту дискретизации 40 кГц, что только в 2 раза выше, чем при однопроцессорной реализации алгоритма НСК.

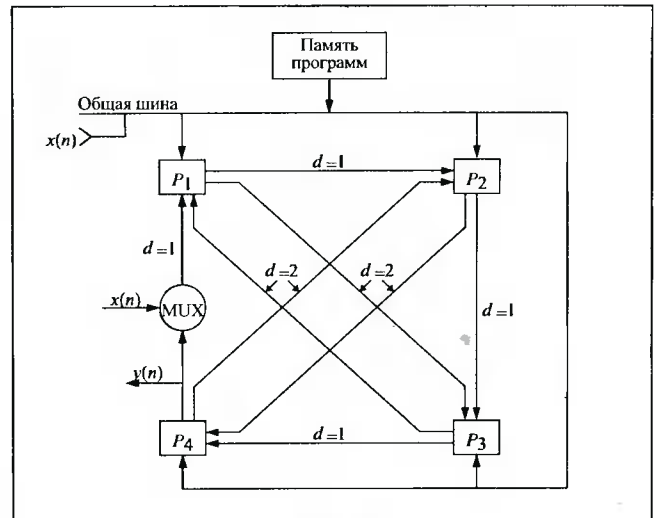


Рис. 4

Мультипроцессорная реализация фильтров решетчатой структуры. Фильтры решетчатой структуры являются более удобными для мультипроцессорной реализации, чем трансверсальные фильтры. Это объясняется тем, что в фильтрах решетчатой структуры коэффициенты отражения вычисляются независимо внутри каждой секции, поэтому можно организовать конвейерное вычисление, не прибегая к обратной связи. В [61] рассмотрены три мультипроцессорных архитектуры реализации фильтров решетчатой структуры: ПК (M — последовательный конвейер), ЛСДК ($2M$ — лестнично-связанный дуальный конвейер), ВКК ($(M \times L)$ — векторный круговой конвейер). Каждая архитектура оценивается с точки зрения двух алгоритмов адаптации: ГАРС и НКРС. Характеристикой эффективности служит величина $s = \tau/T$, где τ — время обработки алгоритма на одном процессоре, T — время обработки при мультипроцессорной архитектуре. Пусть M — порядок фильтра, N — число обрабатываемых отсчетов сигнала, t_a, t_m, t_d, t_c — время, требуемое одним процессором для выполнения сложения, умножения, деления и чтения-записи соответственно. Обозначим через S_A^B выигрыш архитектуры B относительно однопроцессорной архитектуры при использовании алгоритма A . Тогда величина выигрыша для последовательного конвейера

$$S_{\text{ГАРС}}^{\text{ПК}} = \frac{NM(4t_a + 5t_m)}{(N + M - 1)(4t_a + 5t_m + 4t_c)}, \quad (58)$$

$$S_{\text{НКРС}}^{\text{ПК}} = \frac{NM(6t_a + 6t_m + 4t_d)}{(N + M - 1)(6t_a + 6t_m + 4t_d + 10t_c)}. \quad (59)$$

Для лестнично-связанного дуального конвейера, где комбинируются суммирование и умножение, а на каждую секцию РФ используются два процессорных элемента (ПЭ), выигрыш составляет [61]:

$$S_{\text{ГАРС}}^{\text{ЛСДК}} = \frac{NM(4t_a + 5t_m)}{(N + M - 1)(4t_a + 5t_m + 4t_c)}, \quad (60)$$

$$S_{\text{НКРС}}^{\text{ЛСДК}} = \frac{NM(6t_a + 6t_m + 4t_d)}{(N + M - 1)(3t_a + 3t_m + 2t_d + 12t_c)}. \quad (61)$$

Аналогично для векторного кругового конвейера

$$S_{\text{ГАРС}}^{\text{ВКК}} = \frac{MNL(4t_a + 5t_m)}{(N + M - 1)\{(L + 3)t_a + 5t_m + (2L + 4)t_c\}}, \quad (62)$$

$$S_{\text{НКРС}}^{\text{ВКК}} = \frac{MNL(6t_a + 6t_m + 4t_d)}{(N + M - 1)\{(L + 5)t_a + 6t_m + 4t_d + 2(L + 10)t_c\}} \quad (63)$$

Реализация на матричных систолических процессорах. Наиболее хорошо приспособленными для реализации на СБИС являются систолические структуры. Систолическая структура — это сеть ПЭ, которые ритмично производят различные вычисления и передают данные по сети. Термин «систолический» впервые был использован для описания ритмически повторяющихся сокращений сердца и пульсации артерий, переносящих кровь по телу.

Синтез систолических структур основан на анализе алгоритмов обработки сигналов [62, 63]. Систолический массив, как правило, представляет собой отображение вычислений и потоков данных в массив процессоров. Наиболее удобными для реализации на систолических структурах являются рекуррентные алгоритмы адаптации фильтров решетчатой структуры.

В [64] рассмотрена реализация ГАРС на систолических процессорах. Идея распараллеливания вычислений алгоритма состоит в одновременном независимом вычислении отклика каждого звена фильтра и последовательном обмене информации между соседними звеньями. Вычислитель i -го звена РФ состоит из двух вычислительных ячеек: блока адаптации и звена РФ, а также набора регистров задержки. Каждое i -е звено РФ по входным значениям $f_i(n)$, $b_i(n)$ по формулам (14), (15) вычисляет $f_{i+1}(n)$ и $b_{i+1}(n)$, блок адаптации в соответствии с (47) вычисляет коэффициенты отражения.

Предлагаемая в [64] схема построена по конвейерному принципу организации вычислений, при котором такт конвейера — это время, в течение которого вычислительная ячейка заканчивает свой внутренний цикл работы. При этом величина затраты на вычисление коэффициентов отражения K_i и ошибок прямого и обратного предсказания $f_i(n)$ и $b_i(n)$ одинакова и равна суммарной длительности операций сложения и умножения.

При систолической реализации блочного алгоритма [65] коэффициенты отражения $K_i(n)$ определяются по блоку входных данных в соответствии с (43). Также используются: звено РФ, запимающее устройство FIFO (first-in, first-out), блок адаптации. Детальный анализ функционирования систолических процессоров, реализующих указанные алгоритмы приведен в [64, 65].

Заметим, что звено РФ на каждом временном такте выполняет две операции умножения и две сложения, а блок адаптации градиентного алгоритма — две операции сложения, три операции умножения. Более сложную структуру имеет блок адаптации для блочного алгоритма. Поэтому для полного распараллеливания вычислений в каждом звене РФ требуется по крайней мере пять умножителей, что затруднительно реализовать на одном кристалле в рамках существующей технологии.

Для преодоления указанных затруднений в [66] предлагается разрядно-последовательная архи-

тектура, в которой последовательно по битам вычисляются $f_i(n)$, $b_i(n)$ начиная с младшего бита. Все дальнейшие операции осуществляются конвейерным способом. В конвейерном режиме последовательный умножитель может начать следующую операцию до окончания предыдущей. Это позволяет начать операцию сложения до завершения операции умножения, что приводит к производительности, независимой от порядка фильтра. Микросхема [66] состоит из пяти 16-разрядных последовательных умножителей, четырех последовательных сумматоров, нескольких регистров сдвига для накопления данных и цепей синхронизации. Поскольку величина шага адаптации μ зависит от конкретных приложений, то она выбирается вне микросхемы.

Итак, секция систолической архитектуры содержит фильтрующие и адаптивные блоки, которые реализуются путем объединения в одном кристалле пяти разрядно-последовательных умножителей и четырех одноразрядных сумматоров. Микросхемы могут последовательно объединяться для получения фильтра M -го порядка. При тактовой частоте 8,5 МГц частота дискретизации данных составляет 500 кГц и не зависит от порядка фильтра.

Другие подходы к реализации АЦФ. В [67] предложена структура фильтра, ориентированная на подавление УП в системах связи с ШПС. Ядром такой структуры являются две линии задержки, в одну из которых записываются отсчеты входного сигнала, а в другую — весовые коэффициенты фильтра. Весовые коэффициенты корректируются в соответствии с алгоритмом НСК. При использовании двух линий задержки для корректировки весовых коэффициентов требуются только один сумматор и один умножитель. При реализации данной архитектуры на аппаратных умножителях для тактовой частоты внешнего синхронизатора 10 МГц частота дискретизации обрабатываемого сигнала для фильтра 16-го порядка составляет 177 кГц.

Обработка сигналов фильтрами решетчатой структуры может быть сведена к операции координатного вращения CORDIC (Coordinate Rotation Digital Computer). В [12, 68] приведена реализация на CORDIC процессорах модифицированного алгоритма наименьших квадратов для решетчатых структур.

Отметим, что каждый из рассмотренных подходов к реализации АЦФ имеет свои достоинства и недостатки. Основным преимуществом реализации на одном процессоре является программируемость микросхем, т.е. универсальность, наличие разработанной программной поддержки. Однако частота дискретизации обрабатываемого сигнала зависит от порядка фильтра.

Мультипроцессорная реализация может повысить производительность АЦФ, но при этом возникает проблема синхронизации и ожидания процессоров. В общем случае, как и для однопроцессорной реализации, частота дискретизации также зависит от порядка фильтра.

При реализации АЦФ решетчатой структуры на систолических процессорах можно получить частоту дискретизации практически независимую от порядка фильтра, но стоимость такой реализации может оказаться неприемлемой. Поэтому в конкретных приложениях следует выбирать ту архитектуру, которая лучше всего согласует требования к полосе частот с соответствующими аппаратными средствами.

Оценка влияния шумов квантования на качество фильтрации. Большинство процессоров ЦОС выполняют арифметические операции с фиксированной точкой, возникающие при этом ошибки округления влияют на скорость сходимости алгоритмов и качество фильтрации. Несмотря на то, что задаче оценки влияния шумов квантования давно уделяется внимание исследователей [69], она еще далека от своего окончательного решения. Во многих случаях она решается с помощью моделирующих программ [11]. Оценим шумы квантования для алгоритма НСК КИХ-фильтров. При отсутствии шумов квантования и шумов входного процесса в установившемся режиме вектор весовых коэффициентов фильтра принимал бы оптимальное значение, а СКО равнялся бы минимальному значению ξ_{\min} . Случайный характер входного процесса и шумы квантования приводят к дополнительному (по отношению к минимальному) значению СКО, математическое ожидание которого для алгоритма НСК в общем случае вычисляется по формуле [70]

$$E\{\Delta\xi(n)\} = (\xi_{\min} + \delta_s^2) \sum_{i=1}^M \frac{\mu\lambda_i}{1-\mu\lambda_i} + \delta_y^2 \left[1 + \sum_{i=1}^M \frac{\mu\lambda_i}{1-\mu\lambda_i} \right] + \delta_a^2 \left[\varphi(R) \sum_{i=1}^M \frac{\mu\lambda_i}{1-\mu\lambda_i} + \frac{1}{4\mu} \sum_{i=1}^M \frac{1}{1-\mu\lambda_i} \right], \quad (64)$$

где ξ_{\min} — минимальное значение СКО; λ_i — собственные значения корреляционной матрицы входного процесса; $R = \{r_{ij}\}$, $\varphi(R) = 3 \sum_{i=1}^M \sum_{j=1}^M r_{ij}$; μ — шаг адаптации; δ_s^2 , δ_y^2 , δ_a^2 — дисперсии ошибок квантования входного процесса, отклика фильтра и весовых коэффициентов соответственно.

Учитывая специфику корреляционной матрицы для синусоидальных помех в системах связи с ШПС, в [71] получено:

$$\begin{aligned} \lambda_1 &= \lambda_2 = \dots = \lambda_{M-2} = \rho; \\ \lambda_{M-1} &= \rho + J / \{M - \sin 2\pi f M / \sin 2\pi f\}; \\ \lambda_M &= \rho + J / \{M + \sin 2\pi f M / \sin 2\pi f\}, \end{aligned} \quad (65)$$

и

$$\xi_{\min} = \rho + 2\rho \frac{(M + 2\rho/J) - \sin 2\pi f M \cos 2\pi f (M + 1) / \sin 2\pi f}{(M + 2\rho/J)^2 - \sin^2 2\pi f M / \sin^2 2\pi f}, \quad (66)$$

где $\rho = \sigma_n^2 + s$; σ_n^2 и J — мощность дискретного белого шума и узкополосных помех; f — относительная частота расположения УП.

Выражение (64) совместно с (65), (66) позволяет получить оценки вклада шумов квантования в избыточный СКО в зависимости от частоты расположения УП, шага адаптации μ , J и σ_n^2 . Подробный анализ влияния данных параметров на вклад шумов квантования в избыточный СКО приведен в [71]. Следует отметить, что при одинаковой величине шага квантования переменных вклад шумов квантования весовых коэффициентов превосходит вклад шумов квантования других параметров и эта разница увеличивается с возрастанием мощности входного процесса. Кроме того, избыточный СКО

увеличивается с ухудшением обусловленности корреляционной матрицы [72].

Эффективность адаптивной цифровой фильтрации

Эффективность адаптивной цифровой фильтрации ШПС на фоне узкополосных помех и белого гауссовского шума может быть оценена по нескольким критериям. Наиболее распространенными критериями являются коэффициент выигрыша в отношении сигнал-помеха и вероятность ошибки на бит информации. Включенный в схему приемника АЦФ (см. рис.1) может иметь любую структуру, однако мы рассмотрим эффективность одно- и двусторонних фильтров на линии задержки с отводами, так как фильтры решетчатой структуры эквивалентны предсказывающим фильтрам и поэтому отдельно рассматриваться не будут.

Коэффициент выигрыша в отношении сигнал-помеха определяется следующим образом:

$$\eta_i = q_i^2 / q_0^2, \quad i = 1, 2, \quad (67)$$

где q_i^2/q_0^2 — отношение сигнал-помеха на входе решающего устройства приемника ШПС с применением одно- и двустороннего фильтров; q_0^2 — в отсутствие фильтров.

Другим показателем эффективности может служить вероятность ошибки на бит информации. В условиях идеальной фазовой и тактовой синхронизации при гауссовской модели помех вероятность ошибки на бит информации может быть вычислена по формуле [17]

$$P_{E_i} = \frac{1}{2} \{1 - \operatorname{erf}(\gamma_i)\}, \quad i = 0, 1, 2, \quad (68)$$

$$\text{где } \gamma_i^2 = q_i^2/2, \quad \operatorname{erf}(z) = \frac{2}{\sqrt{\pi}} \int_0^z \exp(-t^2) dt.$$

В случае воздействия одной тональной помехи на частоте f_0 в [18] аналитически получены значения оптимальных коэффициентов одно- и двустороннего КИХ-фильтров

$$a_1(k) = \frac{2A \cos kx - 2B \cos(M-k+1)x}{A^2 - B^2}, \quad k = 1, 2, \dots, M, \quad (69)$$

$$a_2(k) = \frac{2J \cos kx}{2(\sigma_n^2 + J) + JC}, \quad k = -M, \dots, -1, 1, \dots, M. \quad (70)$$

Коэффициенты выигрыша в отношении сигнал-помеха в этом случае имеют вид

$$\eta_1(M) = (J + \sigma_n^2) / \left\{ \sigma_n^2 + 2(\sigma_n^2 + S) \frac{A - B \cos(M+1)x}{A^2 - B^2} - S \sum_{k=1}^M a_1^2(k) \right\}, \quad (71)$$

$$\eta_2(M) = (J + \sigma_n^2) / \left\{ \frac{J}{1 + JC / (2\sigma_n^2 + S)} + \sigma_n^2 - S \sum_{k=0}^M a_2^2(k) \right\}, \quad (72)$$

где $A = \frac{2(\sigma_n^2 + S)}{J} + M$; $B = \frac{\sin Mx}{\sin x}$; $C = 2M - 1 + \frac{\sin(2M+1)x}{\sin x}$;

$x = \omega_0 \Delta t$, J — мощность УП; σ_n^2 — мощность дискретного белого гауссовского шума; \sqrt{S} — амплитуда идеального ШПС.

Выражения (69)–(72) позволяют рассчитать точные значения оптимальных коэффициентов фильтров и коэффициентов выигрыша в отношении сигнал-помеха. Хотя указанные выражения и не обладают всеобщностью, они могут служить эталоном при отладке программ, реализующих более сложные алгоритмы.

Аналогичные зависимости для оценки потенциальной эффективности удается получить и для N узкополосных помех с автокорреляционной функцией, представляющей собой линейную комбинацию затухающих гармонических колебаний [73].

В [74] получены более общие выражения для расчета коэффициентов выигрыша η_1, η_2 и вероятностей ошибок с учетом корреляционных свойств ШПС:

$$\eta_1(M) = \frac{\left[\sum_{i=0}^M h(i)R_s(i) \right]^2 \sum_{i=-L}^L R_s(i)R_n(i)}{\sum_{i=0}^M \sum_{j=0}^M h(i)h(j) \sum_{k=-L}^L R_s(k)R_n(k-i+j)}, \quad (73)$$

$$\eta_2(M) = \frac{\left[\sum_{i=-M}^M D(i)R_s(i) \right]^2 \sum_{i=-L}^L R_s(i)R_n(i)}{\sum_{i=-M}^M \sum_{j=-M}^M D(i)D(j) \sum_{k=-L}^L R_s(k)R_n(k-i+j)}, \quad (74)$$

где L — длина периода кодовой последовательности ШПС; $R_s(i)$, $R_n(i)$ — отсчеты автокорреляционных последовательностей полезного сигнала и помех; $h(0) = 1, h(i) = -a_i, D(0) = 1, D(i) = -a_i$ для коэффициентов двустороннего фильтра.

Выражения (73), (74) позволяют по коэффициентам фильтра, полученным конкретным алгоритмом адаптации, вычислить коэффициенты выигрыша и вероятность ошибки в зависимости от следующих факторов: расположения УП в спектре сигнала, отношения сигнал-шум, отношения сигнал-УП, ширины полосы помехи и др.

На рис. 5 [74] приведены зависимости вероятности ошибки на бит как функции отношения сигнал-УП при $L = 31, M = 6$ для тональной помехи с нормированной частотой $f = 0,04$. Кривые 1–3 соответствуют вероятностям ошибки в отсутствие АЦФ, кривые 4–6 и кривые 7–9 обозначают вероятности ошибки для односторонних и двусторонних фильтров при отношении сигнал-шум $E_b/N_0 = 6, 8, 10$ дБ соответственно, где E_b — энергия на бит, N_0 — односторонняя спектральная плотность шума.

На рис. 6 приведены вероятности ошибки в условиях воздействия узкополосных помех одинаковой мощности, но различной ширины полосы. В данном случае фиксированы центральная частота УП, база сигнала L , отношение сигнал-УП S/J , порядок фильтра. Кривая 1 — тональная помеха, кривые 2, 3, 4 — узкополосные помехи с равномерным спектром и шириной полосы, составляющей 5, 10, 20% от ширины полосы ШПС соответственно. Анализ кривых показывает, что с ростом ширины полосы помехи вероятность ошибки увеличивается, т.е. эффективность от применения АЦФ падает. Это объясняется тем, что с ростом ширины полосы УП в результате адаптивной цифровой фильтрации увеличивается также искажение и подавление полезного сигнала.

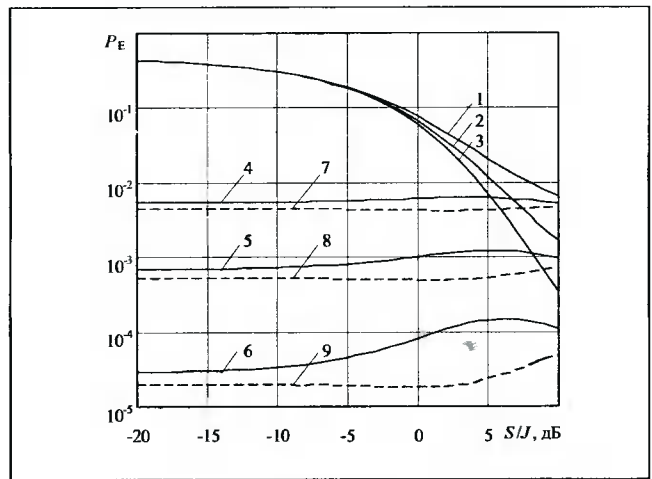


Рис. 5

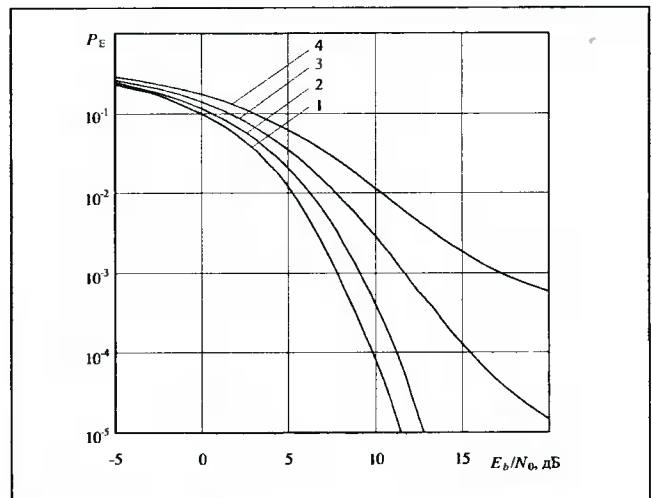


Рис. 6

Анализ эффективности, проведенный в [16–18, 73–76], позволяет сделать вывод об успешном подавлении узкополосных помех адаптивными цифровыми фильтрами.

Эффективность при наихудшей помехе. В [77] проводится синтез наихудшей формы спектральной плотности мощности помехи $\Phi_j(\omega)$, максимизирующей СКО прогнозирования на выходе фильтра с бесконечным числом отводов при ограничениях по мощности и ширине полосы

$$\frac{1}{2\pi} \int_{-\pi}^{\pi} \Phi_j(\omega) d\omega = \sigma_j^2, \quad \Phi_j(\omega) = 0, \quad \forall \omega \notin B, \quad B \subset [-\pi, \pi],$$

где B — полоса частот, занимаемая помехой.

Синтезированная оптимальная помеха затем подавалась на фильтр с конечным числом отводов с целью оценки эффективности фильтра при воздействии наихудшей помехи. Показано, что такая помеха при заданной ширине ее спектра наиболее эффективна, если спектр помехи перекрывает несущую частоту передаваемого сигнала.

* * *

Развитие микропроцессорной техники и технологии программируемых логических интегральных

схем (ПЛИС) [78], а также быстрых алгоритмов адаптивной обработки сигналов позволяют создать АЦФ, которые эффективно применяются для решения различных задач радиотехнических систем, одной из которых является подавление узкополосных помех в системах связи с шумоподобными сигналами. Для адаптивного подавления помех широко применены получили два типа фильтров: рекурсивные фильтры на линии задержки с отводами и фильтры решетчатой структуры.

Основными алгоритмами для первых являются алгоритм Левинсона-Дурбина и его модификации, алгоритм НСК, НРК и его «быстрые» модификации. В фильтрах решетчатой структуры широко применяются алгоритм Берга, градиентный и алгоритм НСК для решетчатых структур.

При аппаратной реализации АЦФ наметились альтернативные подходы: реализация на однокристальном микропроцессоре ЦОС, мультипроцессорная реализация, реализация на систолической матрице процессоров, а также в виде специализированных СБИС, разработанных для конкретных приложений. Основным преимуществом реализации на однокристальном микропроцессоре являются: программируемость микросхем, наличие разработанной дополнительной программной поддержки. К недостаткам следует отнести зависимость частоты дискретизации входного сигнала от порядка фильтра. При реализации АЦФ решетчатой структуры на систолических процессорах можно получить частоты дискретизации свыше 500 кГц, независимые от порядка фильтра, но стоимость такой микросхемы может оказаться неприемлемой. Применение разрядно-последовательных умножителей и сумматоров уменьшает стоимость аппаратуры без снижения частоты дискретизации.

Следует отметить, что в конкретных приложениях нужно выбирать ту архитектуру, которая лучше всего согласует требования к полосе частот с соответствующими аппаратно-программными средствами. Ожидается, что развитие средств проектирования позволит за короткое время и при низких затратах реализовать архитектуры АЦФ систолического типа, повысив тем самым частотный диапазон применения АЦФ.

Эффективность адаптивной цифровой фильтрации ШПС на фоне УП и белого гауссовского шума может быть оценена коэффициентом выигрыша в отношении сигнал-шум, средней вероятностью ошибки на бит информации. Указанные критерии эффективности зависят от целого ряда факторов: расположения узкополосных помех в спектре сигнала, отношения сигнал-шум, отношения сигнал-УП, ширины спектра помехи и др. Таким образом, применение АЦФ позволяет существенно повысить помехоустойчивость систем связи с ШПС.

ЛИТЕРАТУРА

1. Милстайн Л.Б. Методы подавления помех в системах радиосвязи с широкополосными сигналами // ТИИЭР. – 1988. – Т.76. – № 6. – С.19–36.
2. Зинчук В.М., Лимарев А.Е., Мухин Н.П., Парфенов В.И. Алгоритмы адаптивной цифровой фильтрации шумоподобных сигналов на фоне узкополосных помех и флуктуационного шума // Зарубежная радиоэлектроника. – 1992. – № 9. – С.84–99.
3. Зинчук В.М., Лимарев А.Е., Сосулин Ю.Г., Мухин Н.П., Шестопалов В.И. Адаптивная цифровая фильтрация сигналов в радиотехнических системах // Теория и техника радиосвязи. – 1995. – Вып.1. – С. 3–19.
4. Зинчук В.М., Лимарев А.Е., Сосулин Ю.Г. Адаптивная цифровая обработка ШПС на фоне помех. – 1-я международная конференция «Цифровая обработка сигналов и ее применение» (DSPA-98). – М.: Т.4. – С. IV-17–IV-24.
5. Мосунов В.Б. Алгоритмы адаптивного линейного усиления // Зарубежная радиоэлектроника. – 1985. – № 5. – С. 3–23.
6. Парамонов А.А. Прием дискретных сигналов в присутствии межсимвольных помех. Адаптивные выравнители // Зарубежная радиоэлектроника. – 1985. – № 9. – С. 36–61.
7. Куреши Ш.У. Адаптивная коррекция // ТИИЭР. – 1985. – Т. 73. – № 9. – С. 5–49.
8. Honig M.L., Messerschmitt D.G. Adaptive filters, structures, algorithms and application // Boston: Kluwer Academic Publishers, 1984. – 232 p.
9. Alexander S.T. Adaptive signal processing: theory and applications. – N. Y.: Springer-Verlag, 1986. – 179 p.
10. Haykin S. Adaptive filter theory. – Englewood Cliffs. – N.Y.: Prentice-Hall, 1986. – 590 p.
11. Treichler J.R., Jonson C.R., Larimore M.G. Theory and design of adaptive filters. – N.Y.: 1987. – 342 p.
12. Адаптивные фильтры / Под ред. К.Ф.Н.Коузена и П.М. Гранта: Пер. с англ. / Под ред. С.М.Ряковского. – М.: Мир, 1988. – 392 с.
13. Уидроу Б., Стринз С. Адаптивная обработка сигналов: Пер. с англ. – М.: Радио и связь, 1989. – 440 с.
14. Proakis J.G. Digital communication. Third ed. – N.Y.: McGraw-Hill, 1995. – 917 p.
15. Марпл С.П.-мл. Цифровой спектральный анализ и его приложения. – М.: Мир, 1990. – 584 с.
16. Hsu F.M., Giordano A.A. Digital whitening techniques for improving spread-spectrum communications performance in the presence of narrow-band jamming and interference // IEEE Trans. – 1978. – Vol.COM-26. – № 2. – P.209–216.
17. Ketchum J.W., Proakis J.G. Adaptive algorithms for estimating and suppressing narrow-band interference in PN spread-spectrum systems // IEEE Trans. – 1982. – Vol.COM-30. – № 5. – P. 913–924.
18. Li Loh-Ming, Milstein L.B. Rejection of narrow-band interference in PN spread-spectrum systems using transversal filters // IEEE Trans. – 1982. – Vol.COM-30. – № 5. – P. 925–928.
19. Варакин Л.Е. Теория сложных сигналов. – М.: Сов. радио, 1970. – 376 с.
20. Варакин Л.Е. Системы связи с шумоподобными сигналами. – М.: Радио и связь. – 1985. – 384 с.
21. Бокс Дж., Дженкинс Г. Анализ временных рядов. Прогноз и управление / Под ред. В.Ф.Писаренко. – М.: Мир, 1974. – Тт. 1,2. – 406 с.
22. Masry E. Closed-form analytical results for the rejection of narrow-band interference in PN spread-spectrum systems. P. I: Linear prediction filters // IEEE Trans. – 1984. – Vol.COM-32. – № 8 – P. 888–896.
23. Masry E. Closed-form analytical results for the rejection of narrow-band interference in PN spread-spectrum systems. P. II: Linear interpolation filters // IEEE Trans. – 1985. – Vol.COM-33. – № 1. – P.10–19.
24. Рабинер Л., Гоулд Б. Теория и применение цифровой обработки сигналов. – М.: Мир, 1978. – 848 с.

25. **Цыпкин Я.З.** Основы теории автоматических систем. – М.: Наука, 1977. – 560 с.
26. **Розанов Ю.А.** Стационарные случайные процессы. – М.: Наука, 1990. – 272 с.
27. **Ширяев А.Н.** Вероятность. – М.: Наука, 1980. – 574 с.
28. **Hodgkiss W., Presly J.** Adaptive tracking of multiple sinusoids whose power levels are widely separated // IEEE Trans. – 1981. – Vol.ASSP-29. – № 3, June. – P. 710–721.
29. **Фридландер Б.** Решетчатые фильтры для адаптивной обработки данных // ТИИЭР. – 1982. – Т. 70. – № 8. – С. 54–94.
30. **Леховицкий Д.И., Табачников М.И., Шилицын С.И.** Выбор порядка линейного фильтра предсказания для стационарных случайных процессов с гауссовской корреляционной функцией // Радиотехника. – 1990. – № 4. – С.44–48.
31. **Zerguine A., Cowan C.F., Bettayev M.** LMS-LMF adaptive scheme for echo cancellation // Electron Lett. – 1996. 32. – № 19. – P. 1776–1778.
32. **Lim Shao-Jen, Harris J.G.** Combined LMS/F algorithm // Electron Lett. – 1997. 33. № 6. – P. 467–468.
33. **Воеводин В.В., Тартышников Е.Е.** Вычислительные процессы с теплицевыми матрицами. – М: Наука, 1987. – 320 с.
34. **Levinson N.** The Wiener RMS (root mean square) error criterion in filter design and prediction // J.Math Phys. – 1947. – Vol.25 (4), Jan. – P. 261–278.
35. **Durbin I.** Efficient estimation of parameters in moving average models // Biometrika. – 1959. – Vol.46. – P. 306–316.
36. **Delsarte P., Genin Y.** The split Levinson algorithm // IEEE Trans. – 1986. – Vol.ASSP-34. – № 3. Jan. – P. 470–478.
37. **Krishna H., Morgera S.D.** The Levinson recurrence and fast algorithms for solving toeplitz systems of linear equations // IEEE Trans. – 1987. – Vol.ASSP-35. – № 6. – P.839–848.
38. **Yagle A.E.** A new multichannel split Levinson algorithm for block hermitian-toeplitz matrices // IEEE Trans. – 1989. – Vol.CAS-36. – № 6, July. – P. 928–931.
39. **Базара М., Шетти К.** Нелинейное программирование. Теория и алгоритмы. Пер. с англ. – М.: Мир, 1982. – 583 с.
40. **Karni S., Zeng G.** A new convergence factor for adaptive filters // IEEE Trans. – 1989. – Vol.CAS-36. – № 7. – P.1011–1012.
41. **Cioffi J.M., Kailath T.** Fast, recursive-least-squares, transversal filters for adaptive filtering // IEEE Trans. – 1984. – vol.ASSP-32. – № 4. – P. 304–321.
42. **Djigan V.I.** Unified approach to the fast time recursive least square adaptive filtering algorithms development. Сб. трудов III Международной научно-технической конференции «Антенно-фидерные устройства, системы и средства радиосвязи.» – Воронеж. – 1997, май. – Т.1. – С. 33–41.
43. **Burg J.P.** Maximum entropy spectral analysis. Proceedings of the 37-th meeting of the society of exploration geophysicists. 1967.
44. **Хайкин С., Карри Б., Кеслер С.** Спектральный анализ радиолокационных мешающих отражений методом максимальной энтропии // ТИИЭР. – 1982. – Т. 70. – № 9. – С. 51–62.
45. **Фейбер Л.Дж.** О рекуррентной форме представления знаменателя в алгоритме Берга // ТИИЭР. – 1986. – Т. 74. – № 7. – С.167–169.
46. **Honig M.L., Messerschmitt D.G.** Convergence properties of an adaptive digital lattice filter // IEEE Trans. – 1981. – Vol.ASSP-29. – № 3, June. – P.642–653.
47. **Theodoridis S., Kalouptsidis N., Proakis J., Koyas G.** Interference rejection in PN spread-spectrum systems with LS linear phase FIR filters // IEEE Trans. – 1989. – Vol.COM-37. – № 9. – P.991–994.
48. **Kalouptsidis N., Theodoridis S.** Fast adaptive least squares algorithms for power spectral estimation // IEEE Trans. – 1987. – Vol.ASSP-35, May. – P. 661–670.
49. **Сунву Д.С., Ун С.К.** Быстрый последовательный алгоритм построения КИХ-фильтров с линейной фазой по методу наименьших квадратов // ТИИЭР. – 1988. – Т.76. – № 9. – С. 206–209.
50. **Bellegarda J.R., Farden D.S.** A new structure for adaptive linear-phase filtering // IEEE Trans. – 1987. – Vol.CAS-34. – № 7. – P. 712–721.
51. **Кун С.** Матричные процессоры на СБИС: Пер. с англ. – М.: Мир, 1991. – 672 с.
52. **Куньянь Л., Франц Дж.А., Саймар Р.** Цифровые процессоры обработки сигналов серии TMS 320 // ТИИЭР. – 1987. – Т.75. – № 9. – С. 8–28.
53. **Хиллмен Г.Д.** Специализированный процессорный элемент цифровой обработки сигналов DSP 5620 // ТИИЭР. – 1987. – Т. 75. – № 9. – С. 52–60.
54. **DSP/MSP Products referens manual.** Analog Devices, Inc., 1995.
55. **TMS 320C25 User's Guide.** Houston, TX: Texas Instruments, Inc., 1986.
56. **TMS 320C30 User's Guide.** Houston, TX: Texas Instruments, Inc., 1987.
57. **TMS 3205X User's Guide.** Houston, TX: Texas Instruments, Inc., 1993.
58. **Wagner M.L., Current K.W.** Evaluation of real time adaptive noise cancelling algorithms as implemented using a digital signal processor chip // IEEE Proceedings-E Computers and Digital Techniques. – 1990. – Vol.137. – Pt. E. – № 2, March. – P. 144–150.
59. **Lawrence V.B., Tewkbury S.K.** Multiprocessor implementation of adaptive digital filters // IEEE Trans. – 1983. – Vol.COM-31. – № 6. – P.826–835.
60. **Miller T.K., Alexander S.T., Faber L.J.** An SIMD multiprocessor ring architecture for the LMS adaptive algorithm // IEEE Trans. – 1986. – Vol.COM-34. – № 1, Jan. – P. 89–92.
61. **Meyer M.D., Agrawal D.P.** Adaptive lattice filter implementations on pipelined multiprocessor architectures // IEEE Trans. – 1990. – Vol.COM-38. – № 1. – P. 122–124.
62. **Никонов В.В., Кравцов С.Г., Самошин В.Н.** Систолическая обработка информации: элементная база и алгоритмы // Зарубежная радиоэлектроника. – 1987. – № 7. – С. 34–51.
63. **Аксенов В.П., Красинский П.Я., Спиридонов Г.В.** Систолические алгоритмы и процессоры // Зарубежная радиоэлектроника. – 1987. – № 7. – С. 7–34.
64. **Костюнин А.Н.** Построение быстродействующих адаптивных цифровых фильтров на базе систолических структур // Радиотехника. – 1991. – № 3. – С. 23–36.
65. **Костюнин А.Н.** Применение систолических процессоров для адаптивной фильтрации сигналов // Управляющие системы и машины. – 1991. – № 6. – С. 32–35.
66. **Konstantinides K., Kanopoulos N.** Design alternatives for adaptive digital lattice filters and a new bit-serial architecture // IEEE Trans. – 1987. – Vol.CAS-34. – № 7. – P. 737–742.

67. **Saulnier G.J., Das P.K., Milstein L.B.** An adaptive digital suppression filter for direct-sequence spread-spectrum communications // IEEE Journal on Selected Areas in Communications. – 1985. – Vol.SAC-3. – № 5. – P.676–686.
68. **Сверхбольшие** интегральные схемы и современная обработка сигналов: Пер. с англ. / Под ред. С.Гуна, Х.Уайтхауса, Т.Кайлата. – М.: Радио и связь, 1989. – 472 с.
69. **Уидроу Б.** и др. Стационарные и нестационарные характеристики обучения адаптивных фильтров, использующих критерий минимума СКО // ТИИЭР. – 1976. – Т.64. – № 8. – С. 37–51.
70. **Константиновский А.Г., Белинский В.Т., Бочаров В.Б., Кудинов А.В.** Учет шумов квантования в адаптивном фильтре, использующем среднеквадратичную ошибку // Известия вузов. Радиотехника. – 1982. – Т.25. – № 1. – С. 31–37.
71. **Зинчук В.М., Лимарев А.Е.** Анализ шумов квантования при реализации адаптивных цифровых фильтров на базе микропроцессора TMS 32010 // Теория и техника радиосвязи. – 1993. – Вып.2. – С. 43–57.
72. **Круповский-Синевиц К.Б., Бочаров В.Е.** Влияние обусловленности ковариационной матрицы на уровень шума адаптации // Вестник Киевского политехнического института: Радиотехника. – 1989. – Т.26. – С. 50–52.
73. **Wang Y.C., Milstein L.B.** Rejection of multiple narrow-band interference in both BPSK and QPSK DS spread-spectrum systems // IEEE Trans. – 1988. – Vol.COM-36. – № 2. – P. 195–204.
74. **Зинчук В.М., Лимарев А.Е.** Анализ эффективности адаптивных цифровых фильтров при приеме шумоподобных сигналов на фоне узкополосных помех и белого гауссовского шума // Техника средств связи. Серия ТРС. – 1992. – Вып.3. – С. 3–14.
75. **Bershad N.J.** Error probabilities for DS spread-spectrum systems using an ALE for narrow-band interference rejection // IEEE Trans. – 1988. – Vol.COM-36. – № 5. – P. 588–595.
76. **Proakis J.G.** Interference suppression in spread spectrum systems // Proceedings IEEE ISSSTA «96», September 22-25. – 1996. – Electoral Palace, Mainz, Germany. – 1996. – Vol.1/3. – P. 259–266.
77. **Masry E., Milstein L.B.** Performance of DS spread-spectrum receiver employing interference-suppression filters under a worst-case jamming condition // IEEE Trans. – 1986. – Vol.COM-34. – № 1. – P.13–21.
78. **The Programmable Logic Data Book.** – Xilinx, 1994.

ЦИФРОВАЯ ПОЛИНОМИАЛЬНАЯ ФИЛЬТРАЦИЯ В РЕАЛЬНОМ МАСШТАБЕ ВРЕМЕНИ: АЛГОРИТМЫ И ПУТИ РЕАЛИЗАЦИИ НА СОВРЕМЕННОЙ ЭЛЕМЕНТНОЙ БАЗЕ

Рассмотрены алгоритмы цифровой полиномиальной фильтрации, показана высокая эффективность таких алгоритмов для решения задач ЦОС и изображений. Дано математическое описание этих алгоритмов в различной форме. Рассмотрены свойства симметрии полиномиальных фильтров. Приведен пример реализации систолической структуры полиномиального фильтра на программируемых логических интегральных схемах.

Иntenсивное развитие технологии производства интегральных схем и расширение возможностей современных компьютеров позволяют реализовать на практике все более сложные методы цифровой обработки сигналов. С появлением цифровых сигнальных процессоров и ПЛИС стало реальностью практическое воплощение алгоритмов, представляющих ранее лишь теоретический интерес. До последнего времени в ЦОС в основном использовались методы линейной фильтрации, что связано с наличием подходящего математического аппарата, простотой интерпретации и расчета линейных фильтров. Эти методы стали уже классическими и активно используются в системах связи, радио- и гидролокации, для анализа и синтеза речи, в системах обработки изображений, компьютерной томографии и др. В то же время использование методов линейной фильтрации не позволяет получить приемлемое решение в ряде практически важных приложений. Так как спектры сигнала и помехи могут перекрываться, применение линейных фильтров может приводить к нежелательному искажению полезного сигнала. В частности, при фильтрации изображений от шума с помощью сглаживающего фильтра нижних частот этот эффект будет проявляться в виде ухудшения четкости границ деталей изображения [1]. При построении систем ЦОС следует также принимать во внимание нелинейный характер самих процессов передачи, кодирования и восприятия информации, например, датчиков информации, канала связи, зрительной системы человека и т. д.

С целью расширения спектра задач, решаемых средствами ЦОС, и преодоления ограничений, присутствующих методам линейной фильтрации, в настоящее время активно внедряются методы нелинейной фильтрации [2]. Наиболее известными нелинейными фильтрами являются:

- гомоморфные;
- морфологические;
- основанные на порядковых статистиках, и их разновидности: L -, R -, M -фильтры; медианные;
- расширенные фильтры Калмана;
- нейронные;
- полиномиальные.

Каждый из перечисленных имеет свои преимущества и область применения. Некоторые направ-

ления, такие как фильтрация Калмана, гомоморфная фильтрация, имеют долгую историю. Другие направления, в частности полиномиальная фильтрация [3], появились недавно и активно разрабатываются.

Математическое описание цифровых полиномиальных фильтров

В общем случае цифровой полиномиальный фильтр размерности r и порядка M определяется конечным дискретным рядом Вольтерра (функциональным полиномом) вида

$$y(n) = h_0 + \sum_{m=1}^M y_m(n) = h_0 + \sum_{m=1}^M \sum_{n_1} \dots \sum_{n_m} h_m(n_1, \dots, n_m) \prod_{i=1}^m x(n - n_i) \quad (1)$$

где $h_m(n_1, \dots, n_m)$ — многомерные импульсные характеристики (ядра) фильтра, зависящие от векторных аргументов $n_i = [n_{i1} \dots n_{ir}]$.

Фильтры вида (1) часто называются также фильтрами (процессорами) Вольтерра [2]. Выходной сигнал $y(n)$ таких фильтров представляет собой сумму составляющих, характеризующих нелинейности различного порядка: первая $y_1(n)$ имеет вид линейной свертки, вторая $y_2(n)$ — квадратичной свертки и т. д. Составляющая $y_m(n)$ фильтра, определяемая сверткой m -го порядка, является нелинейной относительно отсчетов входного сигнала, однако остается линейной по отношению к коэффициентам фильтра.

При $m = 1$ ядро $h_m(n_1)$ представляет собой обычную импульсную характеристику многомерного линейного фильтра, в то время как при $m = 2, \dots, M$ ядра $h_m(n_1, \dots, n_m)$ можно рассматривать как импульсные характеристики высших порядков, характеризующие нелинейные свойства многомерных полиномиальных фильтров. Используя в качестве входного сигнала сумму пространственных δ -функций, импульсную характеристику $h_m(n_1, \dots, n_m)$ m -го порядка можно интерпретировать аналогично одномерному случаю, рассматривая ее как составляющую реакции фильтра, обусловленную взаимодействием m пространственных импульсов. Имеет место тесная взаимосвязь между многомерной линейной и полиномиальной фильтрацией. Как известно [4], линейная многомерная фильтрация сигнала $u(n_1, \dots, n_s)$ описывается многомерной линейной сверткой вида

$$y(n_1, \dots, n_s) = \sum_{i_1=0}^{\infty} \dots \sum_{i_s=0}^{\infty} h(i_1, \dots, i_s) u(n_1 - i_1, \dots, n_s - i_s). \quad (2)$$

Как частные случаи, для $s = 1$ получаем линейную свертку для фильтрации одномерных сигналов, для $s = 2$ — линейную свертку, описывающую фильтрацию двумерных полей, например, изображений и т. д.

Допустим теперь, что s -мерный входной сигнал является сепарабельной функцией. Представим

его в виде произведения m сигналов меньшей размерности $r = s/m$. Используя векторные аргументы, имеем:

$$u(\mathbf{n}_1, \dots, \mathbf{n}_m) = \prod_{j=1}^m x(\mathbf{n}_j), \quad (3)$$

Для данного воздействия выражение (2) принимает вид

$$y(\mathbf{n}_1, \dots, \mathbf{n}_m) = \sum_{\mathbf{i}_1} \dots \sum_{\mathbf{i}_m} h(\mathbf{i}_1, \dots, \mathbf{i}_m) \prod_{j=1}^m x(\mathbf{n}_j - \mathbf{i}_j).$$

Выделяя из выходного сигнала лишь диагональные блоки размерности r , т. е. полагая $\mathbf{n}_1 = \mathbf{n}_2 = \dots = \mathbf{n}_m = \mathbf{n}$, получаем:

$$y_m(\mathbf{n}) = \sum_{\mathbf{i}_1} \dots \sum_{\mathbf{i}_m} h(\mathbf{i}_1, \dots, \mathbf{i}_m) \prod_{j=1}^m x(\mathbf{n} - \mathbf{i}_j).$$

Это выражение есть не что иное, как нелинейная свертка m -го порядка.

Таким образом, имеет место тесная взаимосвязь между многомерной линейной и полиномиальной фильтрацией, состоящая в следующем. Выходной сигнал нелинейного фильтра порядка m и размерности r может быть получен из реакции многомерного линейного фильтра (прототипа) размерности rm при сепарабельном воздействии вида (3) путем выделения из выходного сигнала данного фильтра лишь диагональных блоков размерности r . В частности, например, из шестимерного линейного фильтра в зависимости от представления $s = 6$ в виде произведения rm могут быть построены следующие нелинейные фильтры:

- шестого порядка ($r = 1, m = 6$)

$$u(n_1, \dots, n_6) = \prod_{j=1}^6 x(n_j);$$

$$y_6(n) = y(n_1, \dots, n_6) \Big|_{n = n_1 = \dots = n_6};$$

- двумерный третьего порядка ($r = 2, m = 3$)

$$u(n_{11}, n_{12}, n_{21}, n_{22}, n_{31}, n_{32}) = \prod_{j=1}^3 x(n_{j1}, n_{j2});$$

$$y_3(\mathbf{n}) = y(\underbrace{n_{11}, n_{12}}_{\mathbf{n}_1}, \underbrace{n_{21}, n_{22}}_{\mathbf{n}_2}, \underbrace{n_{31}, n_{32}}_{\mathbf{n}_3}) \Big|_{\mathbf{n} = \mathbf{n}_1 = \mathbf{n}_2 = \mathbf{n}_3};$$

- трехмерный второго порядка ($r = 3, m = 2$)

$$u(n_{11}, n_{12}, n_{13}, n_{21}, n_{22}, n_{23}) = \prod_{j=1}^2 x(n_{j1}, n_{j2}, n_{j3});$$

$$y_2(\mathbf{n}) = y(\underbrace{n_{11}, n_{12}, n_{13}}_{\mathbf{n}_1}, \underbrace{n_{21}, n_{22}, n_{23}}_{\mathbf{n}_2}) \Big|_{\mathbf{n} = \mathbf{n}_1 = \mathbf{n}_2}.$$

Данная взаимосвязь между многомерной линейной и полиномиальной фильтрацией позволяет построить ряд полезных аналогий и обобщить многие понятия линейной фильтрации на нелинейный случай [3]. В частности, подобно линейным фильтрам нелинейные фильтры различных порядков могут описываться импульсными и частотными ха-

рактеристиками (ядрами), имеющими вид функций многих переменных. В этом смысле полиномиальные фильтры, определяемые дискретными функциями рядами Вольтерра, наиболее близки к линейным и являются их естественным обобщением.

Для реализации полиномиальных фильтров с конечной импульсной характеристикой удобным является эквивалентное матричное представление. Для перехода к матричной форме записи выражения (1) введем в рассмотрение вектор входного сигнала

$$\mathbf{x}_n^T = [x_n(0) \ x_n(1) \ \dots \ x_n(N-1)].$$

Используя свойства кронекеровской степени матриц, определяемой как $\mathbf{x}_n^{(k)} = \mathbf{x}_n \otimes \mathbf{x}_n^{(k-1)}$, векторное представление составляющей $y_m(\mathbf{n})$ m -го порядка можно записать в виде

$$y_m(\mathbf{n}) = \mathbf{h}_m^T \mathbf{x}_n^{(m)}, \quad (4)$$

где вектор \mathbf{h}_m — коэффициент фильтра, содержащий лексикографически упорядоченные значения нелинейной импульсной характеристики $h_m(\mathbf{n}_1, \dots, \mathbf{n}_m)$.

Для двумерных полиномиальных фильтров вместо векторной формы (4) можно использовать матричную. В этом случае опорная область фильтра определяется на двумерной $N \times N$ -решетке. Воспользуемся простым отображением для преобразования двумерной индексации точек опорной области в одномерную. Для маски 3×3 , например, это преобразование будет выглядеть так

$$\mathfrak{R}_2 = \begin{bmatrix} (0,0) & (0,1) & (0,2) \\ (1,0) & (1,1) & (1,2) \\ (2,0) & (2,1) & (2,2) \end{bmatrix} \Rightarrow \begin{bmatrix} 0 & 1 & 2 \\ 3 & 4 & 5 \\ 6 & 7 & 8 \end{bmatrix} \quad (5)$$

Для такого представления опорной области \mathfrak{R}_2 входной сигнал может быть записан в виде $N \times N$ -матрицы. Так, для области (5) данная матрица принимает вид

$$\mathbf{X}_n = \begin{bmatrix} x_n(0) & x_n(1) & x_n(2) \\ x_n(3) & x_n(4) & x_n(5) \\ x_n(6) & x_n(7) & x_n(8) \end{bmatrix}$$

Здесь, в отличие от (4), входной сигнал не упорядочивается в вектор, а представляется в более естественном для двумерной фильтрации матричном виде.

Для формирования произведений отсчетов входного сигнала воспользуемся кронекеровской степенью матрицы \mathbf{X}_n . Образует m -упорядоченную по Кронекеру матрицу \mathbf{H}_m , содержащую элементы ядра m -го порядка, расположенные в соответствии с индексацией произведений отсчетов $x_n(i_1) \dots x_n(i_m)$, содержащихся в матрице $\mathbf{X}_n^{(m)}$. Тогда составляющая $y_m(\mathbf{n})$ двумерного полиномиального фильтра может быть представлена в следующей матричной форме:

$$y_m(\mathbf{n}) = \sum \{ \mathbf{H}_m \circ \mathbf{X}_n^{(m)} \}, \quad (6)$$

где \circ — произведение Адамара (поэлементное произведение матриц); $\sum \{ \mathbf{A} \}$ — сумма всех элементов матрицы \mathbf{A} .

Следует заметить, что \mathbf{h}_m и \mathbf{H}_m могут быть разбиты на группы одинаковых элементов. Без ограничения общности можно считать, что ядра

$h_m(\mathbf{n}_1, \dots, \mathbf{n}_m), m > 1$, соответствующие коммутативным произведениям входных отсчетов, являются симметричными функциями своих аргументов $\mathbf{n}_1, \dots, \mathbf{n}_m$. Следовательно, мы можем оставить в (1) лишь члены, соответствующие различным сочетаниям $(\mathbf{n}_1, \dots, \mathbf{n}_m)$. При этом общее количество уникальных членов для полиномиального нелинейного фильтра порядка M составит

$$L_M = \sum_{m=0}^M C_{N+m-1}^m = C_{N+M}^M,$$

где C_n^m — число сочетаний из n по m . В результате, многомерный полиномиальный фильтр, определяемый рядом (1), будет определяться $L_{M \times 1}$ вектором коэффициентов

$$\mathbf{h}^T = [h_0 \quad \mathbf{h}_1^T \quad \mathbf{h}_2^T \quad \dots \quad \mathbf{h}_M^T],$$

составленным из векторов \mathbf{h}_m^T , соответствующих составляющим фильтра различного порядка с уникальными комбинациями индексов. Аналогично формируется вектор произведений отсчетов входного сигнала

$$\mathbf{x}_n^T = [1 \quad \mathbf{x}_n^T \quad (\mathbf{x}_n^{(2)})^T \quad \dots \quad (\mathbf{x}_n^{(M)})^T].$$

Таким образом, многомерный полиномиальный фильтр, определяемый конечным рядом (1), может быть представлен в следующей простой векторной форме:

$$y(\mathbf{n}) = \mathbf{h}^T \mathbf{x}_n, \quad (7)$$

линейной относительно вектора \mathbf{h} , содержащего C_{N+M}^M коэффициентов фильтра.

Свойства симметрии двумерных изотропных фильтров

При синтезе цифровых фильтров для обработки изображений требуется обеспечить условие изотропности оператора F фильтрации, состоящее в том, чтобы его реакция была инвариантна к ориентации входного изображения [5]. Математически это требование можно записать в виде

$$F[\Theta[\mathbf{P}]] = T[\Theta[\mathbf{P}]], \quad (8)$$

где $\Theta[\mathbf{P}]$ — оператор изменения ориентации изображения \mathbf{P} .

В задачах фильтрации изображений это условие, как правило, сводится к инвариантности результата относительно вращения изображения на углы, кратные 90° , и его зеркального отражения относительно вертикальной оси. Обозначим данные преобразования соответственно через rot_α и ref , где α — угол поворота. Заметим, что отражение относительно горизонтальной оси может быть получено последовательным применением операторов rot_{90} и ref . Повороты на углы $i \cdot 90^\circ, i = 2, 3$ могут быть получены последовательным i -кратным применением оператора rot_{90} . Определим также обратные операторы rot_α^{-1} и ref^{-1} . Нетрудно видеть, что $ref^{-1} = ref$ и $rot_\alpha^{-1} = rot_{360-\alpha} = rot_{-\alpha}$.

Преобразования вращения и отражения обладают следующими очевидными свойствами:

$$rot_\alpha(\mathbf{A} \otimes \mathbf{B}) = rot_\alpha(\mathbf{A}) \otimes rot_\alpha(\mathbf{B}), \quad rot_\alpha(\mathbf{A} \otimes \mathbf{B}) = rot_\alpha(\mathbf{A}) \otimes rot_\alpha(\mathbf{B}); \quad (9)$$

$$rot_\alpha(\mathbf{A} \circ \mathbf{B}) = rot_\alpha(\mathbf{A}) \circ rot_\alpha(\mathbf{B}), \quad ref(\mathbf{A} \circ \mathbf{B}) = ref(\mathbf{A}) \circ ref(\mathbf{B}),$$

Как следствие (9) имеют место также равенства:

$$\mathbf{A} \circ ref(\mathbf{B}) = ref(ref^{-1}(\mathbf{A}) \circ \mathbf{B}) = ref(ref(\mathbf{A}) \circ \mathbf{B}); \quad (10)$$

$$\mathbf{A} \circ rot_\alpha(\mathbf{B}) = rot_\alpha(rot_\alpha^{-1}(\mathbf{A}) \circ \mathbf{B}) = rot_\alpha(rot_{360-\alpha}(\mathbf{A}) \circ \mathbf{B}).$$

Воспользуемся данными свойствами для определения условий, обеспечивающих инвариантность полиномиальных фильтров в задачах обработки изображений. Опорная область фильтра (6) на практике обычно выбирается квадратной и определяется в виде

$$\mathfrak{R}_2 = \{(n_1, n_2): 0 \leq n_j \leq N-1; j = 1, 2\}. \quad (11)$$

Вычислим сначала результат фильтрации изображения, полученного из исходного путем его поворота на 90° . На основании свойств (10) и учитывая, что для любой матрицы \mathbf{A} справедливо $\Sigma\{ref(\mathbf{A})\} = \Sigma\{rot(\mathbf{A})\} = \Sigma\{\mathbf{A}\}$, имеем:

$$rot_{90}: y_m^1(\mathbf{n}) = \Sigma\{\mathbf{H}_m \circ (rot_{90}(\mathbf{X}))^{(m)}\} = \Sigma\{\mathbf{H}_m \circ rot_{90}(\mathbf{X}^{(m)})\} = \Sigma\{rot_{270}(\mathbf{H}_m) \circ \mathbf{X}^{(m)}\} \quad (12)$$

Аналогичным образом получим результаты фильтрации при поворотах исходного изображения на углы 180 и 270°

$$rot_{180}: y_m^2(\mathbf{n}) = \Sigma\{rot_{180}(\mathbf{H}_m) \circ \mathbf{X}^{(m)}\}; \quad (13)$$

$$rot_{270}: y_m^3(\mathbf{n}) = \Sigma\{rot_{90}(\mathbf{H}_m) \circ \mathbf{X}^{(m)}\}.$$

Наконец, фильтрация отраженного изображения приводит к результату

$$ref: y_m^4(\mathbf{n}) = \Sigma\{ref(\mathbf{H}_m) \circ \mathbf{X}^{(m)}\}. \quad (14)$$

Согласно (8) для изотропного фильтра должно выполняться условие $y_m(\mathbf{n}) = y_m^i(\mathbf{n}), i = 1, \dots, 4$. Из полученных соотношений (12)–(14) следует, что это достигается, если матрица \mathbf{H}_m фильтра обладает свойством восьмиугольной симметрии вида

$$\mathbf{H}_m = rot_{90}(\mathbf{H}_m) = rot_{180}(\mathbf{H}_m) = rot_{270}(\mathbf{H}_m) = ref(\mathbf{H}_m).$$

Вследствие такого рода симметрии, схематично показанной на рис. 1, матрица \mathbf{H}_m полностью определяется одним из своих восьми сегментов.

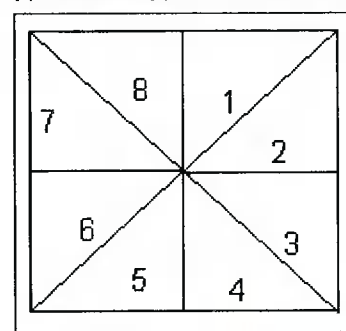


Рис. 1

Правила замещения индексов опорной области \mathfrak{R}_2 при преобразованиях rot и ref и могут быть описаны с помощью подстановок. Возьмем в качестве примера опорную область размерностью 3×3

$$\mathfrak{R}_2 = \begin{bmatrix} 0 & 1 & 2 \\ 3 & 4 & 5 \\ 6 & 7 & 8 \end{bmatrix} \quad (15)$$

наиболее часто используемую для фильтрации изображений. Рассматриваемые преобразования могут быть определены с помощью групп подстановок, образующими элементами которых являются:

$$Q_{rot} = \begin{pmatrix} 0 & 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 \\ 2 & 5 & 8 & 1 & 4 & 7 & 0 & 3 & 6 \end{pmatrix};$$

$$Q_{ref} = \begin{pmatrix} 0 & 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 \\ 2 & 1 & 0 & 5 & 4 & 3 & 8 & 7 & 6 \end{pmatrix}.$$

Каждая подстановка характеризуется порядком, представляющим собой наименьшую степень, возведение в которую приводит ее к тождественной подстановке, играющей роль единицы в данных группах. Порядки подстановок $|Q_{rot}|$ и $|Q_{ref}|$ равны соответственно 4 и 2.

Введенные подстановки допускают разложения на следующие независимые циклы:

$$Q_{rot} = (0 \ 2 \ 8 \ 6)(1 \ 5 \ 7 \ 3)(4);$$

$$Q_{ref} = (0 \ 2)(3 \ 5)(6 \ 7)(1)(4)(7).$$
(16)

Под циклами здесь понимаются подстановки, в которых каждый элемент замещается следующим по порядку, а последний переходит в первый. Разложения (16) удобно представить графически в виде совокупности независимых орбит, как это показано на рис. 2.

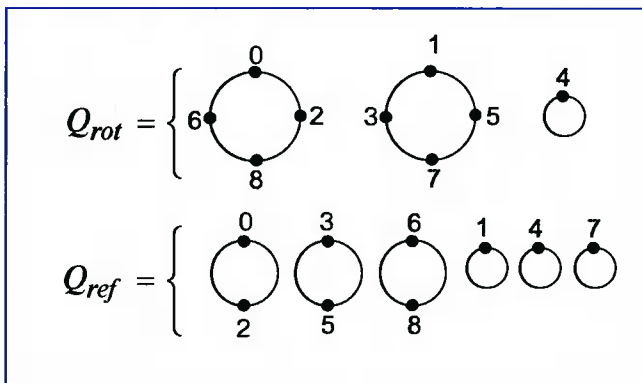


Рис. 2

Пусть $D_m = \mathfrak{R}_2 \times \mathfrak{R}_2 \times \dots \times \mathfrak{R}_2$ — декартова степень порядка m опорной области \mathfrak{R}_2 фильтра. Назовем две точки $(i_1, i_2, \dots, i_m) \in D_m$ и $(j_1, j_2, \dots, j_m) \in D_m$ эквивалентными: $(i_1, i_2, \dots, i_m) \sim (j_1, j_2, \dots, j_m)$, если они могут быть преобразованы одна в другую путем перестановки индексов и выполнения подстановок Q_{rot} и Q_{ref} . Например, точка $(1, 2)$ эквивалентна точке $(2, 3)$, так как $(1, 2) \xrightarrow{Q_{rot}} (3, 6) \xrightarrow{Q_{ref}} (1, 4) \xrightarrow{Q_{rot}} (3, 2) \xrightarrow{Per} (2, 3)$ где Per — операция перестановки индексов.

Очевидно, что введенное бинарное отношение имеет все свойства отношения эквивалентности: рефлексивность, симметричность и транзитивность. Поэтому множество D_m допускает разбиение на непересекающиеся классы эквивалентности

$$D_m = D_{m,1} \cup D_{m,2} \cup \dots \cup D_{m,q}. \quad (17)$$

Каждый класс $D_{m,i}$ в (17) полностью определяется одним из своих элементов a_0 , называемых представителем. Другие элементы класса, эквива-

лентные представителю, могут быть образованы путем применения следующей цепочки подстановок:

$$a_0 = (i_1, \dots, i_m) \Rightarrow \begin{cases} Q_{rot} & Q_{rot} & Q_{rot} \\ \rightarrow a_1 & \rightarrow a_2 & \rightarrow a_3; \\ Q_{ref} & Q_{rot} & Q_{rot} & Q_{rot} \\ \rightarrow a_4 & \rightarrow a_5 & \rightarrow a_6 & \rightarrow a_7. \end{cases} \quad (18)$$

Выбирая, например $m = 2$, а в качестве представителя элемент $(0, 1)$, в результате выполнения подстановок (18) получим следующие восемь элементов:

$$(0, 1) \Rightarrow \begin{cases} Q_{rot} & Q_{rot} & Q_{rot} \\ \rightarrow (2, 5) & \rightarrow (8, 7) & \rightarrow (6, 3); \\ Q_{ref} & Q_{rot} & Q_{rot} & Q_{rot} \\ \rightarrow (2, 1) & \rightarrow (5, 8) & \rightarrow (7, 6) & \rightarrow (0, 3). \end{cases}$$

Путем перестановки индексов в каждом из сформированных элементов дополнительно образуются еще восемь элементов.

Исходя из физического смысла нелинейной импульсной характеристики, классам эквивалентности можно дать наглядную геометрическую интерпретацию. Действительно, значение $h_m(\mathbf{n}_1, \dots, \mathbf{n}_m)$ характеризует нелинейное взаимодействие m пространственных дельта-импульсов, расположенных в точках $\mathbf{n}_1, \dots, \mathbf{n}_m$ опорной области. Так как реакция изотропного фильтра остается неизменной для различных положений m дельта-импульсов, полученных из исходного $\mathbf{n}_1, \dots, \mathbf{n}_m$ с помощью операций rot и ref , значения $h_m(\mathbf{n}_1, \dots, \mathbf{n}_m)$, соответствующие таким расположениям импульсов, должны быть равны.

Таким образом, количество классов эквивалентности определяется числом возможных расположений m точек в опорной области \mathfrak{R}_2 таких, что ни одно из них не может быть преобразовано в другое путем применения операций rot и ref . Такие комбинации точек являются представителями классов. Количество элементов в каждом классе будет равно $m!K$, где K — число возможных расположений m точек на \mathfrak{R}_2 .

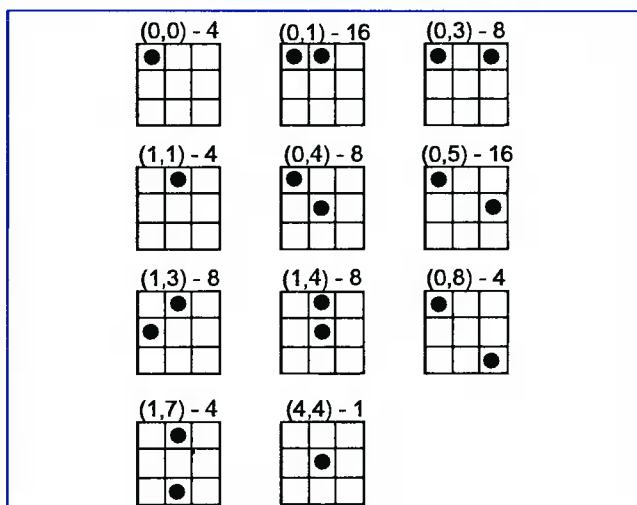


Рис. 3

На рис. 3 представлена графическая интерпретация классов эквивалентности для фильтра второго порядка ($m = 2$), имеющего опорную область

размерности 3x3. Здесь над каждой из 11 комбинаций, характеризующей класс, указывается его представитель и количество элементов в виде $a_0 - |D_{m,i}|$. Элементы классов сведены в табл. 1, где представители классов подчеркнуты. Структура соответствующей матрицы \mathbf{H}_m коэффициентов квадратичного 3x3 фильтра показана на рис. 4. Закрашенными окружностями обозначены уникальные элементы матрицы, соответствующие представителям отдельных классов. Таким образом, изотропный фильтр второго порядка характеризуется всего лишь 11 коэффициентами вместо $N_2^2=45$, необходимых в общем случае. При значениях $N=4,5$ потребуется соответственно 24 и 55 коэффициентов.

Таблица 1

Классы эквивалентности коэффициентов квадратичного фильтра

Номер i класса	Классы эквивалентности $D_{2,i}$	
	Элементы	Количество
1	(0,0) (2,2) (8,8) (6,6)	4
2	(0,1) (2,5) (7,8) (3,6) (1,2) (5,8) (6,7) (0,3)	16
3	(0,2) (2,8) (6,8) (0,6)	8
4	(1,1) (5,5) (7,7) (3,3)	4
5	(0,4) (2,4) (4,8) (4,6)	8
6	(0,5) (2,7) (3,8) (1,6) (2,3) (1,8) (5,6) (0,7)	16
7	(1,3) (1,5) (5,7) (3,7)	8
8	(1,4) (4,5) (4,7) (3,4)	8
9	(0,8) (2,6)	4
10	(1,7) (3,5)	4
11	(4,4)	1

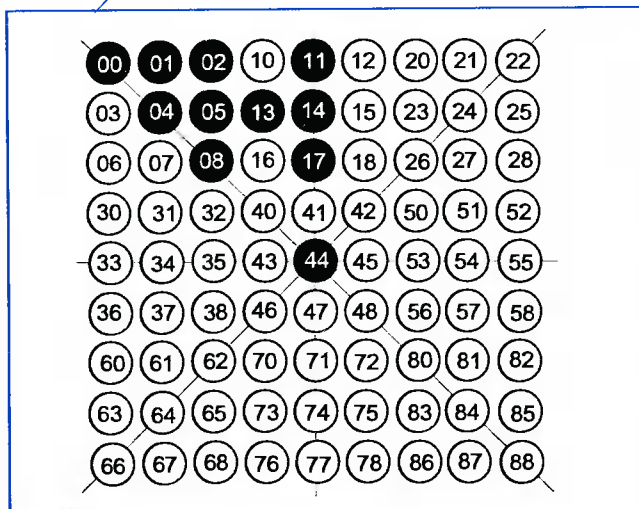


Рис. 4

Реализация цифровых полиномиальных фильтров

Непосредственная реализация цифровых полиномиальных фильтров связана с вычислением произведения векторов (7). Вычислительные затраты могут быть сокращены за счет использования свойства симметрии изотропных фильтров. Это достигается разбиением элементов вектора \mathbf{h} коэффициентов фильтра на классы эквивалентности и соответствующей группировкой произведений входных отсчетов, составляющих вектор χ_L .

Для решения большинства задач фильтрации изображений, как правило, используются полиномиальные фильтры не выше третьего порядка с маской небольшого размера [5, 6]. Так, например, количество коэффициентов изотропного квадратичного фильтра с маской 3x3 составит $L_2 = 1 + 3 + 11 = 15$. Векторы \mathbf{h} коэффициентов и χ_L входных отсчетов для данного фильтра приведены в табл. 2 и соответствуют принятой нумерации (15) элементов опорной области \mathcal{R}_2 .

Взаимосвязь между полиномиальными и многомерными линейными фильтрами позволяет синтезировать эффективные алгоритмы на базе уже известных алгоритмов цифровой линейной фильтрации, использующих быстрые спектральные преобразования и полиномиальную алгебру [3]. Данные методы, хотя и эффективны, но достаточно сложны и скорее ориентированы на программную реализацию.

С точки зрения аппаратной реализации перспективным являются методы, основанные на матричной факторизации (спектральной, треугольной, сингулярной) [2, 7]. Однако возможности данного подхода ограничены классом квадратичных фильтров, обеспечивая их представление в виде параллельной структуры, состоящей из гребенки линейных фильтров и квадраторов.

Структурная декомпозиция цифровых полиномиальных фильтров произвольной размерности m может быть получена из матричного представления (6). Для наглядности положим размер маски $N = 3$ и запишем (6) в блочном виде

$$y_m(\mathbf{n}) = \Sigma \left\{ \begin{bmatrix} \mathbf{H}_m^0 & \mathbf{H}_m^1 & \mathbf{H}_m^2 \\ \mathbf{H}_m^3 & \mathbf{H}_m^4 & \mathbf{H}_m^5 \\ \mathbf{H}_m^6 & \mathbf{H}_m^7 & \mathbf{H}_m^8 \end{bmatrix} \circ \begin{bmatrix} x_0 X_n^{(m-1)} & x_1 X_n^{(m-1)} & x_2 X_n^{(m-1)} \\ x_3 X_n^{(m-1)} & x_4 X_n^{(m-1)} & x_5 X_n^{(m-1)} \\ x_6 X_n^{(m-1)} & x_7 X_n^{(m-1)} & x_8 X_n^{(m-1)} \end{bmatrix} \right\} = \sum_{i=0}^8 x_i y_{m-1}^i(\mathbf{n})$$

Данное выражение определяет выходной сигнал $y_m(\mathbf{n})$ полиномиального фильтра m -го порядка через выходные сигналы $y_{m-1}^i(\mathbf{n})$ полиномиальных фильтров $(m-1)$ -го порядка, равные

$$y_{m-1}^i(\mathbf{n}) = \Sigma \{ \mathbf{H}_m^i \circ \mathbf{X}_n^{(m-1)} \}.$$

С учетом свойства восьмиугольной симметрии матрицы \mathbf{H}_m изотропного фильтра для реализации фильтра m -го порядка потребуется $(N+1)(N+3)/8$ фильтров порядка $(m-1)$. В частности, как показано на рис. 5, для реализации квадратичного фильтра с маской 3x3 достаточно трех линейных фильтров.

Таблица 2

Квадратичный изотропный фильтр с маской 3x3

m	i	Вектор \mathbf{h}	$ D_{m,i} $	Вектор χ произведений входных отсчетов
0	0	h_0	1	1
1	1	$h_1(0)$	4	x_0
	2	$h_1(1)$	4	x_1
	3	$h_1(4)$	1	x_4
2	4	$h_2(0, 0)$	4	$x_0 x_0 + x_2 x_2 + x_6 x_6 + x_8 x_8$
	5	$h_2(0, 1)$	16	$2[x_0(x_1 + x_3) + x_2(x_1 + x_5) + x_6(x_3 + x_7) + x_8(x_5 + x_7)]$
	6	$h_2(0, 2)$	8	$2(x_2 + x_6)(x_0 + x_8)$
	7	$h_2(0, 4)$	8	$2x_4(x_0 + x_2 + x_4 + x_8)$
	8	$h_2(0, 5)$	16	$2[x_0(x_5 + x_7) + x_2(x_3 + x_7) + x_6(x_1 + x_5) + x_8(x_1 + x_3)]$
	9	$h_2(0, 8)$	4	$2(x_0 x_8 + x_2 x_6)$
	10	$h_2(1, 1)$	4	$x_1 x_1 + x_3 x_3 + x_5 x_5 + x_7 x_7$
	11	$h_2(1, 3)$	8	$2(x_1 + x_7)(x_3 + x_5)$
12	$h_2(1, 4)$	8	$2x_4(x_1 + x_3 + x_5 + x_7)$	
13	$h_2(1, 7)$	4	$2(x_1 x_7 + x_3 x_5)$	
14	$h_2(4, 4)$	1	$x_4 x_4$	

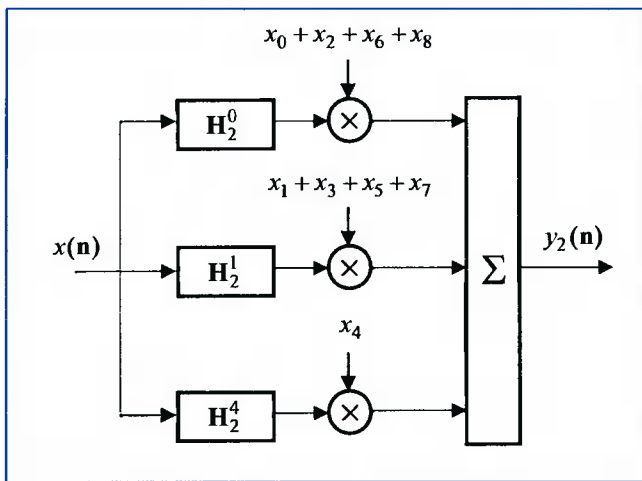


Рис. 5

Выход фильтра третьего порядка с маской 3x3 может быть представлен как сумма реакции трех квадратичных фильтров, определяемых матрицами H_2^0, H_2^1, H_2^4 . Заметим, что свойством восьмиугольной симметрии обладает лишь последняя матрица, тогда как две первые являются соответственно диагонально- и вертикально-симметричными. Поэтому общее количество линейных фильтров, необходимое для реализации полиномиального фильтра третьего порядка с маской 3x3, составит $6 + 6 + 3 = 15$.

Таким образом, путем последовательного применения процедуры декомпозиции полиномиальный фильтр произвольного порядка может быть представлен в виде параллельной структуры, состоящей из линейных фильтров. Операция линейной фильтрации связана с вычислением двумерной свертки и допускает высокоэффективную реализацию в виде структур систолического типа, матричных и волновых процессоров [8, 9]. Процесс двумерной свертки изображения с маской $N \times N$, в свою очередь, можно свести к вычислению N одномерных свертки [9], что в конечном итоге позволяет выполнять полиномиальную фильтрацию изображений путем параллельного вычисления обычных одномерных свертки. На рис. 6 представлен один из наиболее простых вариантов реализации двумерной свертки изображения с маской 3x3 в виде систолической структуры, состоящей из 9 идентичных процессорных элементов.

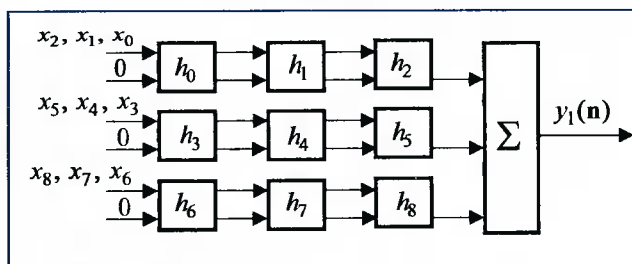


Рис. 6

Задача двумерной свертки формулируется следующим образом: даны веса w_{ij} для $i, j = 1, 2, \dots, k$, так что $k \times k$ — размер ядра, и входное изображение x_{ij} для $i, j = 1, 2, \dots, n$. Требуется вычислить элементы изображения y_{ij} для $i, j = 1, 2, \dots, n$, определяемые в виде

$$y_{i,j} = \sum_{l=1}^k \sum_{h=1}^k w_{hl} x_{i+h-1, j+l-1}$$

При $k = 3$ двумерная свертка выполняется в виде трех последовательных одномерных свертки, использующих в качестве весов одну и ту же последовательность $(w_{11}, w_{21}, \dots, w_{33})$:

- Вычисление $(y_{11}, y_{12}, y_{13}, y_{14}, \dots)$ при использовании $(x_{11}, x_{21}, x_{31}, x_{12}, x_{22}, x_{32}, x_{13}, x_{23}, x_{33}, \dots)$ в качестве входной последовательности.
- Вычисление $(y_{21}, y_{22}, y_{23}, y_{24}, \dots)$ при использовании $(x_{21}, x_{31}, x_{41}, x_{22}, x_{32}, x_{42}, x_{23}, x_{33}, x_{43}, \dots)$ в качестве входной последовательности.
- Вычисление $(y_{31}, y_{32}, y_{33}, y_{34}, \dots)$ при использовании $(x_{31}, x_{41}, x_{51}, x_{32}, x_{42}, x_{52}, x_{33}, x_{43}, x_{53}, \dots)$ в качестве входной последовательности.

Каждую из свертки можно выполнить на одномерном систолическом массиве из девяти ячеек. Отметим, что в любом из этих одномерных массивов ячейка занята вычислениями y_{ij} только 1/3 времени.

Для восстановления ячейка с двумя потоками должна быть 8-разрядной для входных данных и иметь 12-бит для представления весов. Для сетки 32x32 пикселей в каждой блоке памяти требуется хранить 1024 различных весовых коэффициента и иметь 10-разрядную адресную шину для указания положения каждой точки. 12-разрядный умножитель и 24-разрядный сумматор для получения промежуточных результатов вполне обеспечивают сохранение требуемой точности в процессе вычислений.

Для выполнения многомерной свертки требуется единственная модификация базовой ячейки с двумя потоками — добавление требуемого числа систолических входных потоков и соответствующее увеличение размера мультиплексора для выбора данных.

При решении задач фильтрации изображения с целью удаления шумов, восстановления изображения или улучшения его качества приходится иметь дело с данными, имеющими широкий динамический диапазон. Поэтому в качестве формата данных необходимо использовать числа с плавающей запятой.

Для реализации систолических структур полиномиальных фильтров наиболее пригодны ПЛИС семейства FLEX10K фирмы Altera [10, 11], содержащие принципиально новые структурные элементы — СББ (специализированные битовые блоки, EAB - embedded array blocks), предназначенные для эффективной реализации функций памяти и сложных арифметических и логических устройств (умножителей, конечных автоматов, цифровых фильтров и т.д.). Один такой блок имеет емкость 2 кбит и позволяет сформировать память с организацией 2048x1, 1024x2, 512x4 или 256x8, работающую с циклом 12–14 нс. Использование СББ значительно повышает эффективность и быстродействие создания сложных логических устройств, например,

умножителей. Так, каждый СББ может выполнять функции умножителя 4x4, 5x3 или 6x2

На рис. 7 приведена реализация систолической структуры на ПЛИС, а на рис. 8 — результаты моделирования систолической структуры в среде MAX PLUS II фирмы Altera.

Поскольку при реализации алгоритмов используется умножение на постоянную величину, то в качестве параллельного векторного перемножите-

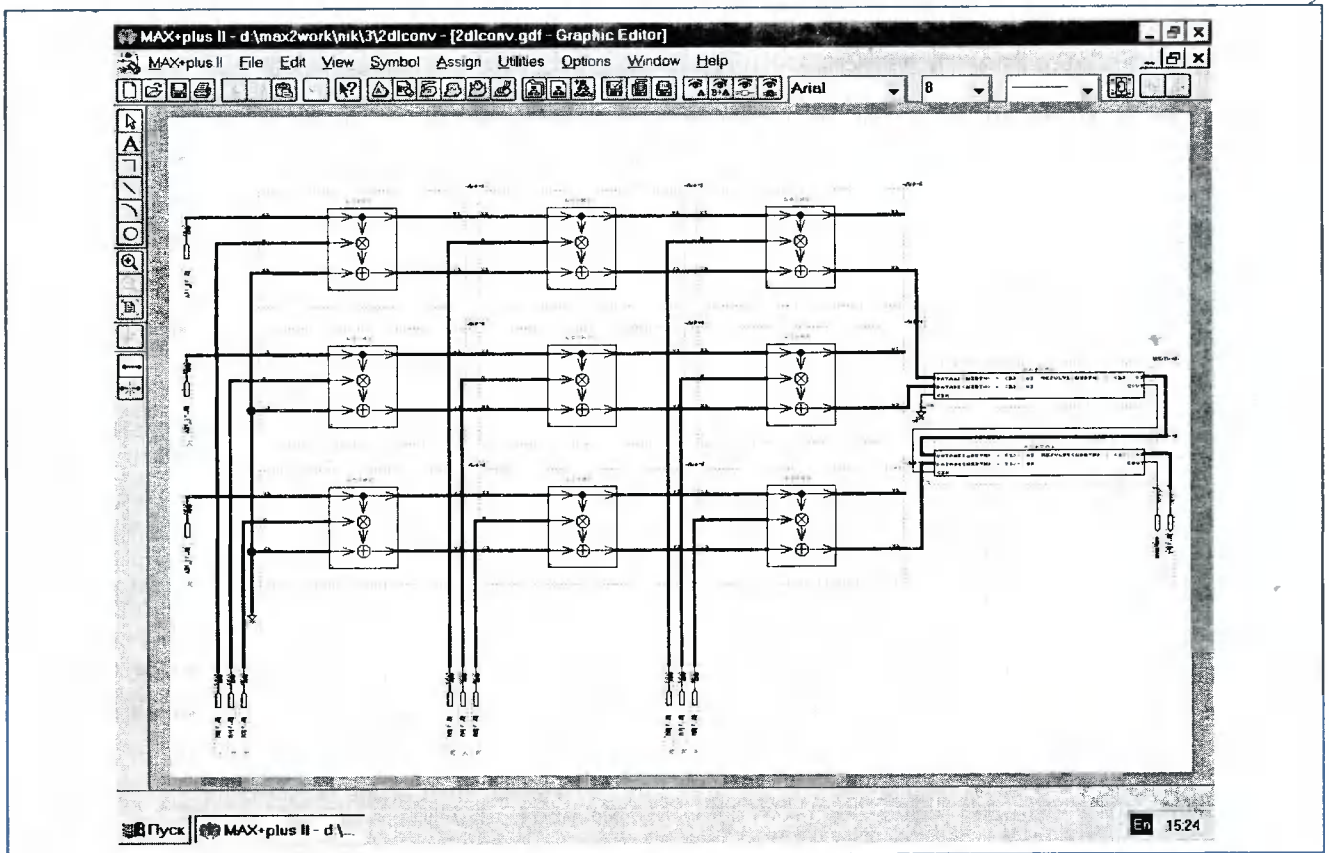


Рис. 7

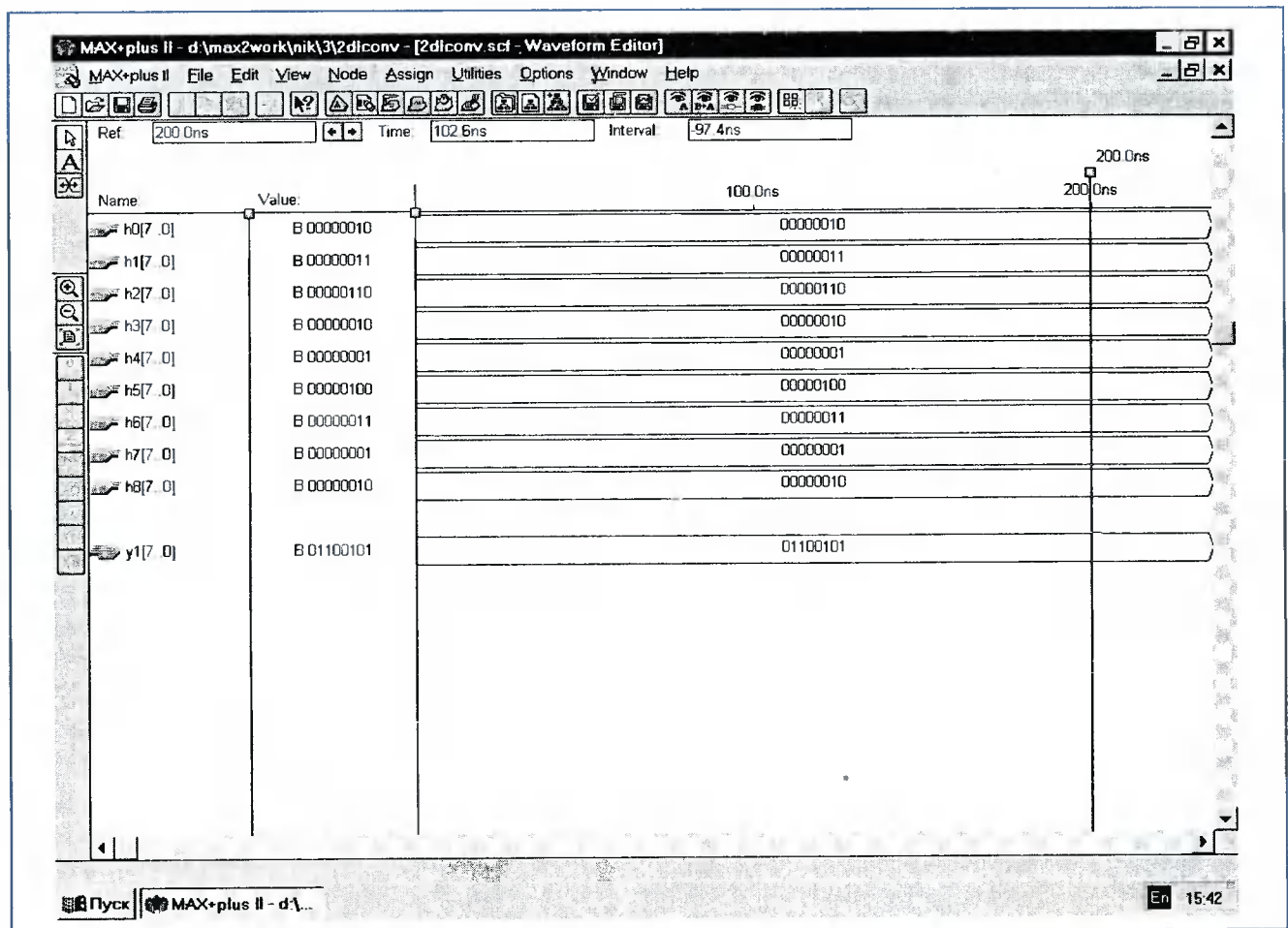


Рис. 8

ля (ПВП) удобно использовать таблицу перекодировок (ТП, LUT, Look-up table), входящую в состав логического элемента (ЛЭ) ПЛИС. С ростом разрядности представления данных возрастает размерность ТП, а следовательно, большее число ЛЭ требуется для реализации алгоритма. Так, для реализации 8-разрядного ПВП требуется 8 ТП размерностью 16x8. Операция умножения на 2 легко обеспечивается сдвигowymi регистрами.

Включение сдвигowych регистров на выходах промежуточных сумматоров позволяет обеспечить конвейеризацию обработки данных и, следовательно, повысить производительность. При этом регистры входят в состав соответствующих ЛЭ, поэтому сохраняется компактность структуры, не требуется задействовать дополнительные ЛЭ.

При реализации операции умножения на константу и возведения в степень целесообразно использовать конструкцию TABLE языка AHDL, как показывает сравнение, такое построение позволяет обеспечить более компактную и быстроедействующую реализацию. Ниже приводится пример такой конструкции

```
TABLE
net[11..1] => out[15..1];
V"00000000XXXX" => V"0000000000000000";
V"00000010000" => V"000000101011101";
V"00000100000" => V"000001010111010";
.
.
V"11111110000" => V"010011100001101";
V"00000010001" => V"010011100001110";
End TABLE;
```

При реализации перемножителей, как правило, используются матричные структуры, построенные каскадированием битовых сумматоров.

* * *

В данной работе предпринята попытка показать перспективные пути реализации качественно новых алгоритмов обработки изображений и сигналов в реальном масштабе времени. Применение современных алгоритмов и элементной базы позволит достигнуть качественно новых характеристик. Авторы надеются, что статья будет полезна широкому кругу разработчиков систем обработки информации.

ЛИТЕРАТУРА

1. **Прэтт У.** Цифровая обработка изображений. В 2-х кн. – М.: Мир, 1982. Кн. 1. 312 с. Кн. 2. 480 с.
2. **Pitas I., Venetsanopoulos A. N.** Nonlinear digital filters: principles and applications. – Kluwer Academic Publishers, 1990. – 391 p.
3. **Щербаков М.А.** Цифровая полиномиальная фильтрация: теория и приложение. – Пенза: Изд-во Пенз. гос. техн. ун-та, 1997. – 246 с.
4. **Даджон Д., Мерсеро Р.** Цифровая обработка многомерных сигналов. – М.: Мир, 1988. – 488 с.
5. **Рампони Дж.** Расчет изотропных характеристик квадратичных фильтров методом двухимпульсной характеристики // ТИИЭР. – 1990. – Т. 78. – № 4. – С. 96–108.
6. **Sicuranza G.L.** Quadratic filters for signal processing // Proc. IEEE.— 1992. – V. 80. – № 8. – P. 1263–1285.
7. **Chang H.H., Nikias C.L., Venetsanopoulos A.N.** Efficient implementations of quadratic filters. // IEEE Trans. on Acoust., Speech, Signal Processing. – 1986. – V. 34. – № 12. – P. 1511–1528.
8. **Кун С.** Матричные процессоры на СБИС. – М.: Мир, 1991. – 672 с.
9. **СБИС** для распознавания образов и обработки изображений / Под. ред. К. Фу. – М.: Мир, 1988. – 248 с.
10. **Губанов Д.А., Стешенко В.Б., Храпов В.Ю., Шипулин С.Н.** Перспективы реализации алгоритмов цифровой фильтрации на основе ПЛИС фирмы ALTERA// Chip News, № 9–10. – 1997. – С. 26–33.
11. **Губанов Д.А., Стешенко В.Б.** Методология реализации алгоритмов цифровой фильтрации на основе программируемых логических интегральных схем. // Сборник докладов 1-й Международной конференции "Цифровая обработка сигналов и ее применения" 30.06–3.07.1998, Москва, МЦНТИ, Т. 4. – С. 9–19.

ОПТИМИЗАЦИЯ УСТРОЙСТВ ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ ПО КОМБИНИРОВАННОМУ КРИТЕРИЮ СРЕДНЕГО КВАДРАТА ОШИБКИ

Анализируется возможность использования в качестве критерия оптимальности систем цифровой обработки сигналов (ЦОС) комбинированного критерия минимума среднего квадрата ошибки. Рассмотрено применение данного критерия в кодах адаптивной дифференциальной импульсно-кодовой модуляции, адаптивных нерекурсивных фильтрах оценки и моделирования, фильтре сжатия фазоманипулированных сигналов. Показано, что использование комбинированного критерия при синтезе систем ЦОС обеспечивает получение более высоких основных показателей качества системы по сравнению с известным критерием среднего квадрата ошибки (СКО).



**Кириллов Сергей
Николаевич**

д.т.н., профессор Рязанской государственной радиотехнической академии, специалист в области многокритериального синтеза цифровых сигналов и устройств обработки, действительный член Нью-Йоркской академии наук.

Тел. (095) 36-82-44
E-mail: uurrichi@rrchit.ryzan.ru

Решение ряда практических задач, возникающих в системах управления объектами, радиолокации, радионавигации и связи невозможно без использования современных устройств цифровой обработки сигналов. При этом алгоритм функционирования устройства определяется на основе того или иного критерия оптимальности [1, 2]. Обычно в качестве таких критериев применяются критерии максимального правдоподобия (МП), максимума отношения сигнал-шум (ОСШ) или минимума среднего квадрата ошибки на выходе устройства ЦОС.

Часто возникающим, важным требованием к практической реализации алгоритмов ЦОС является необходимость функционирования в реальном масштабе времени. Другое возможное требование связано с ограниченностью апертуры адаптивных цифровых фильтров в системах обработки и идентификации речевых сигналов, станциях автоматического сопровождения объектов и т. д. [2–4]. При этом большое значение приобретают критерии, минимизирующие динамический диапазон (ДД) или модуль максимального отклонения (ММО) ошибки на выходе фильтра.

Рассмотрим основные особенности перечисленных критериев качества алгоритмов ЦОС. Критерий МП сложен в реализации и не всегда обеспечивает работу в реальном масштабе времени, а критерий ОСШ на выходе устройств ЦОС часто не связан с показателями, по которым оценивается качество работы системы. Критерий минимума СКО прост, позволяет получить аналитическое решение в реальном масштабе времени, однако показывает удовлетворительные результаты только в случае стационарных входных сигналов. Воздействие сигнала с изменяющимися характеристиками на вход устройств ЦОС, оптимального по критерию минимума СКО приводит к резкому возрастанию ошибки, недопустимому для систем с ограниченной апертурой. Критерии, минимизирующие ММО, не имеют аналитического решения, требуют использования численных методов, не гарантирующих сходимости к правильным решениям, что де-

лает невозможным их применение в реальном масштабе времени.

Для уменьшения ММО (ДД) сигнала ошибки устройств ЦОС рассмотрим возможность использования комбинированного критерия минимума СКО. В общем виде данный критерий может быть записан в виде

$$\alpha_m = \min \sum_{n=N_1}^{N_2} [(1-k)e^2(n) + k\Delta e^2(n,d)], \quad (1)$$

где N_1, N_2 — границы блока отсчетов; $k = 0..1$; $e(n) = s(n) - \hat{s}(n)$, $s(n), \hat{s}(n)$ — отсчеты сигнала и его оценки в момент времени n ; $\Delta e(n,d) = e(n) - e(n-d)$ — конечная разность ошибки.

Второе слагаемое в критерии (1) ограничивает дисперсию скорости изменения ошибки и, следовательно, косвенно влияет на величины ММО (ДД) ошибки на выходе фильтра. При $k = 0$ выражение (1) переходит в стандартный критерий минимума СКО. Достоинством критерия (1), как и известного критерия СКО, является возможность использования алгоритмов линейной алгебры, позволяющих получать решения в реальном масштабе времени. Проанализируем свойства комбинированного критерия (1) в различных задачах ЦОС.

Оптимизация коэффициентов нерекурсивных фильтров (НФ)

Фильтрация сигнала. Пусть последовательность отсчетов исследуемого сигнала $y(n) = s(n) + v(n)$, представляющего смесь стационарных последовательностей исходного сигнала $s(n)$ и аддитивного белого гауссова шума $v(n)$ поступает на вход НФ. Оценка $\hat{s}(n)$ исходного сигнала на выходе НФ имеет вид

$$\hat{s}(n) = \sum_{i=0}^{M-1} h(i)y(n-i) = Y^T(n)H(i) = H^T(i)Y(n),$$

где M — порядок фильтра; $Y(n) = [y(n), \dots, y(n-N+1)]^T$ — матрица-столбец отсчетов входной последовательности; $H(i) = [h(0), \dots, h(N-1)]^T$ — матрица-столбец коэффициентов фильтра.

Обычно в этом случае применяется оптимизация коэффициентов фильтра $h(i)$ на основе критерия минимума СКО [1]. Использование данного критерия обусловлено возможностью получить оптимальные решения для $h(i)$ в замкнутой форме. Применение комбинированного критерия (1) в процедуре оптимизации коэффициентов фильтра позволяет определить вектор оптимальных коэффициентов H_0 в виде

$$H_0 = [(1-k)R(n) + k\Delta R(n,d)]^{-1}[(1-k)P(n) + k\Delta P(n,d)],$$

где $P(n) = E\{s(n)Y(n)\}$; $\Delta P(n,d) = E\{(s(n)-s(n-d))(Y(n)-Y(n-d))\}$; $R(n) = E\{Y(n)Y^T(n)\}$; $\Delta R(n,d) = E\{(Y(n)-Y(n-d))(Y^T(n)-Y^T(n-d))\}$; $E\{\cdot\}$ — символ усреднения по множеству. При $k = 0$ полученное уравнение переходит в уравнение Винера-Хопфа [1].

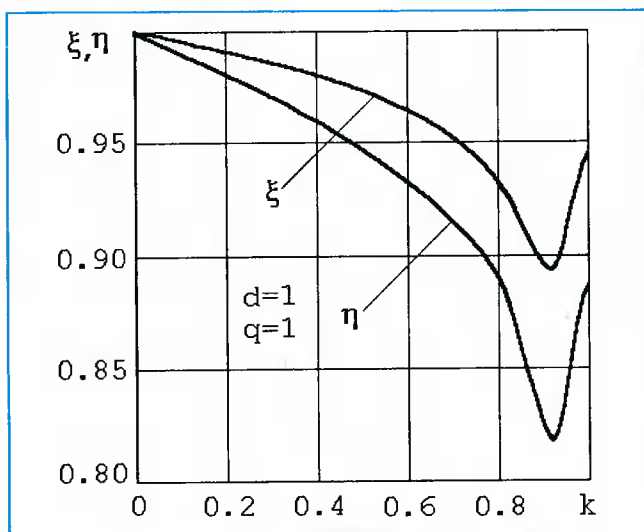


Рис. 1

Производился анализ качества фильтрации (оценивания) синусоидального сигнала вида $s(n) = \sin(n\pi/\mu)$, $\mu > 1$, из смеси с белым гауссовым шумом на выходе оптимального по критерию (1) НФ. Расчет вектора оптимальных коэффициентов H_0 проводился методом Гаусса, порядок фильтра составлял $M = 10$, $N_2 - N_1 = 160$ отсчетов, ОСШ q по амплитуде на входе фильтра варьировалось от 1 до 5. На рис.1 представлены зависимости нормированного ДД $\xi(k) = \Delta(k)/\Delta_0$ и нормированной дисперсии ошибки $\eta(k) = D(k)/D_0$ при $q = 1$ на выходе фильтра оценки, от значения коэффициента k , где Δ_0 и D_0 — дисперсия и ДД ошибки $e(n)$ при $k = 0$. В отдельных случаях при $d = 1$ и оптимальном значении k удавалось добиться выигрыша в величине ξ до 25 %, а η до 35 %, который зависел от отношения сигнал-шум q .

Адаптация коэффициентов фильтров с конечной импульсной характеристикой (КИХ). Ошибка оценивания $e(n)$ на выходе КИХ-фильтра предсказателя порядка M может быть представлена в виде

$$e(n) = s(n) - \hat{s}(n) = \sum_{i=0}^M a(i)s(n-i), \quad a(0) = 1,$$

где $s(n)$, $\hat{s}(n)$ — n -е отсчеты исходного сигнала и сигнала на выходе фильтра; $n = 0 \dots N+M-1$; $a(i)$ — коэффициенты фильтра; $i = 0 \dots M$.

Оптимальный вектор коэффициентов $a(i)$ для автокорреляционного метода оценивания [5] может быть определен из системы уравнений

$$E = S \begin{bmatrix} 1 \\ A \end{bmatrix}$$

где $E = [e(0), \dots, e(N+M-1)]^T$ — матрица-столбец ошибок оценивания размерности $1^*(N+M)$;

$$S = \begin{bmatrix} s(0) & 0 & \dots & 0 & 0 \\ s(1) & s(0) & \dots & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots \\ s(m) & s(m-1) & \dots & s(1) & s(0) \\ \dots & \dots & \dots & \dots & \dots \\ s(N-1) & s(N-2) & \dots & s(N-M-2) & s(N-M-1) \\ \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & \dots & s(N-1) & s(N-2) \\ 0 & 0 & \dots & 0 & s(N-1) \end{bmatrix}$$

— матрица отсчетов входных данных размерности $(N+M)^*(M+1)$; $A = [a(1), \dots, a(M)]^T$ — матрица-столбец коэффициентов фильтра размерности 1^*M ; $s(n) = 0$ при $n < 0$ и $n > N+1$.

Выходной сигнал фильтра $\hat{s}(n)$ в значительной степени зависит от значений коэффициентов $a(i)$, которые определяются исходя из заданного критерия оптимальности. Применим для оптимизации значений $a(i)$ комбинированный критерий (1), который в векторной форме может быть записан как

$$\alpha_m = (1-k)ETE + k\Delta E^T \Delta E_d,$$

где $\Delta e(n,d) = \sum_{i=0}^M a(i)[s(n-i) - s(n-d-i)]$

$$\Delta E_d = [\Delta e(0,d), \dots, \Delta e(N+M-1,d)]^T.$$

Коэффициенты фильтра находятся из условия минимума α_m . В результате, сделав допущение о стационарном характере процесса на интервале анализа, можно получить систему уравнений

$$B \begin{bmatrix} 1 \\ A \end{bmatrix} = \begin{bmatrix} \alpha_m \\ 0_M \end{bmatrix} \quad (2)$$

где $0_M = [0, \dots, 0]^T$ — нулевой вектор-столбец размерности M ;

$$B = \begin{bmatrix} b(0,0) & \dots & b(0,M) \\ \dots & \dots & \dots \\ b(M,0) & \dots & b(M,M) \end{bmatrix}, \quad b(i,j) = b(|i-j|) = (1-k) \sum_{n=0}^{N-1-|i-j|} [s(n)s(n+|i-j|)] +$$

$$+ k \sum_{n=0}^{N-1-d-|i-j|} [s(n+d) - s(n)][s(n+d+|i-j|) - s(n+|i-j|)].$$

Из системы (2) легко определить вектор решений A , минимизирующий α_m

$$A = B_M^{-1} \begin{bmatrix} \alpha_m \\ 0_M \end{bmatrix}$$

где B_M^{-1} — матрица обратная матрице B , из которой вычеркнута первая строка.

Поскольку матрица B является треугольной эрмитовой квадратичной формой размерности $(M+1)^*(M+1)$, то решение уравнения (2) можно получить в реальном масштабе времени с применением эффективной вычислительной процедуры Левинсона-Дарбина. При $k = 0$ система уравнений (2) переходит в систему нормальных уравнений Юла-Уолкера [5].

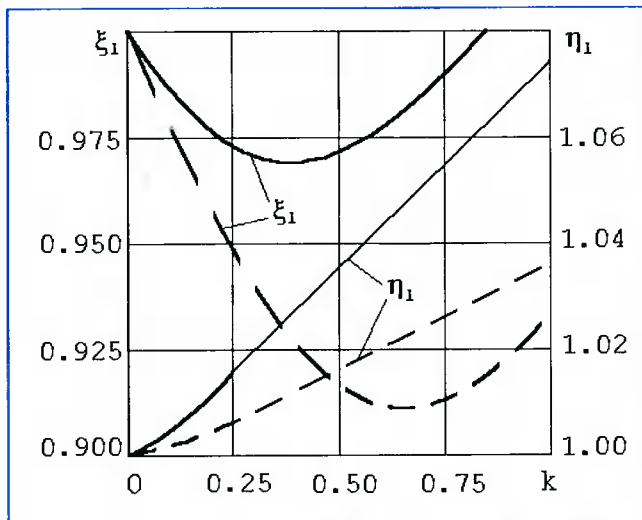


Рис. 2

Исследование сигнала ошибки на выходе адаптивного фильтра КИХ-типа при комбинированном критерии оптимальности коэффициентов $a(i)$ проводилось на реализациях фонем русской речи. Перестройка адаптивного фильтра осуществлялась для каждого сегмента длительностью 20 мс при частоте дискретизации 8 кГц. Для реализации длительностью 150 сегментов определялись ДД (Δ) и СКО (σ) сигнала ошибки на выходе фильтра как функция параметров k и M . На рис. 2 (пунктирная линия — $M = 7$, сплошная линия — $M = 10$) приведены зависимости нормированного ДД ξ_1 и СКО η_1 от значений коэффициента k . В среднем для различных фонем, в случае оптимального k наблюдалось снижение на 5–15% ДД ошибки на выходе фильтра для мужских голосов и на 10–20% для женских, по сравнению с фильтром, рассчитанным по известному критерию СКО, при этом значение СКО сигнала на выходе фильтра возрастало на 2–5%. Наибольшее снижение ДД наблюдалось для величин $d = 1, 2$.

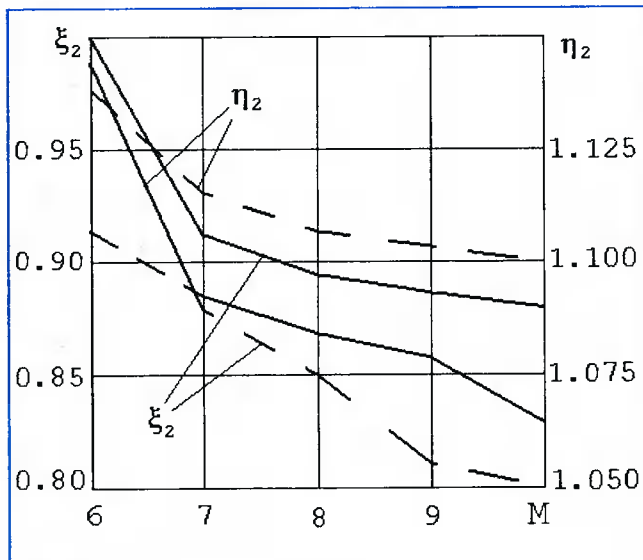


Рис. 3

Возможность снижения порядка фильтра при использовании комбинированного критерия иллюстрируется зависимостями $\xi_2 = \Delta(M)/\Delta_0(10)$ и $\eta_2 = \sigma(M)/\sigma_0(10)$, где $\Delta_0(10)$ и $\sigma_0(10)$ — ДД и СКО сигнала ошибки на выходе фильтра 10-го порядка

при $k = 0$ от значения порядка фильтра M при оптимальном значении k (рис. 3, пунктирная линия — женский голос, сплошная линия — мужской). Анализ зависимостей позволяет сделать вывод о том, что при оптимальном значении k одинаковая величина ДД сигнала ошибки на выходе фильтра достигается при уменьшении порядка фильтра на 30–40% для мужской и на 40–50% для женской речи по сравнению с фильтром, оптимальным по известному критерию СКО.

Оптимизация рекурсивных фильтров (РФ) с бесконечной импульсной характеристикой (БИХ)

Синтез обратных и моделирующих РФ. Построение обратного и моделирующего РФ основывается на аппроксимации сигнала параметрической моделью авторегрессии — скользящего среднего (АРСС) фиксированных порядков, с последующей оптимизацией АР- и СС-коэффициентов. Основные трудности вычисления коэффициентов модели [1, 5] связаны с необходимостью решения системы нелинейных уравнений. Использование для расчета итеративных методов [1] сопряжено со значительными вычислительными затратами и не всегда гарантирует сходимость. Снизить вычислительные затраты позволяет квазиоптимальный метод [5], основанный на поэтапном (раздельном) оценивании параметров АР и СС составляющих процесса. Такой подход приводит к увеличению ошибки, по сравнению с случаем совместного (оптимального) оценивания АР- и СС-параметров. Критерием оптимальности в данном алгоритме обычно выступает СКО. Известны различные модификации квазиоптимального алгоритма, в частности в [6] предпринята попытка снизить ошибку моделирования процесса за счет оптимизации веса и порядка АР и СС составляющих. Применение комбинированного критерия вместо критерия минимума СКО предоставляет дополнительные возможности уменьшения ДД ошибки [7].

Анализ квазиоптимального метода вычисления АРСС-параметров модели показывает, что критерий (1) может быть применен как к расчету оценок АР-параметров $\hat{a}(i)$, $i = 1, \dots, p$, где p — порядок АР-части, так и параметров аппроксимирующей АР-модели $\hat{a}_m(i)$ при расчете оценок СС коэффициентов $\hat{b}(i)$, $i = 1, \dots, q$, где q — порядок СС части. Как известно [5], оценка коэффициентов $\hat{a}(i)$ производится на основе соотношения

$$r(n) = - \sum_{i=1}^p \hat{a}(i)r(n-i),$$

где $r(n-i) = \sum_{m=0}^{N-1-n-i} s[m-n]s[m-i]$ — отсчет автокорреляционной последовательности исходного процесса $s(i)$; N — длина блока данных; $N > q$.

Оптимальные значения коэффициентов $\hat{a}(i)$, минимизирующие СКО, могут быть найдены из системы линейных уравнений

$$C_q \hat{A} = R_q, \quad (3)$$

где $\hat{A} = [\hat{a}(1), \dots, \hat{a}(p)]^T$.

В случае использования комбинированного критерия (1) матрицы C_q и R_q будут иметь вид

$$C_q = \begin{bmatrix} c(q) & c(q-1) & \dots & c(q-p+1) \\ c(q+1) & c(q) & \dots & c(q-p+2) \\ \dots & \dots & \dots & \dots \\ c(q+p-1) & c(q+p-2) & \dots & c(q) \end{bmatrix}$$

$$R_q = - \begin{bmatrix} c(q+1) \\ c(q+2) \\ \dots \\ c(q+p) \end{bmatrix}$$

$$c(i) = (1-k) \sum_{n=0}^{N-1-i} s(n)s(n+i) + k \sum_{n=0}^{N-1-d-i} [(s(n+d) - s(n))(s(n+d+i) - s(n+i))]$$

Из (3) нетрудно определить вектор решений $\hat{A} = C_q^{-1} R_q$, где C_q^{-1} — матрица обратная матрице C_q .

Аналогичные расчетные соотношения могут быть применены к расчету коэффициентов аппроксимирующей модели при вычислении параметров СС [8].

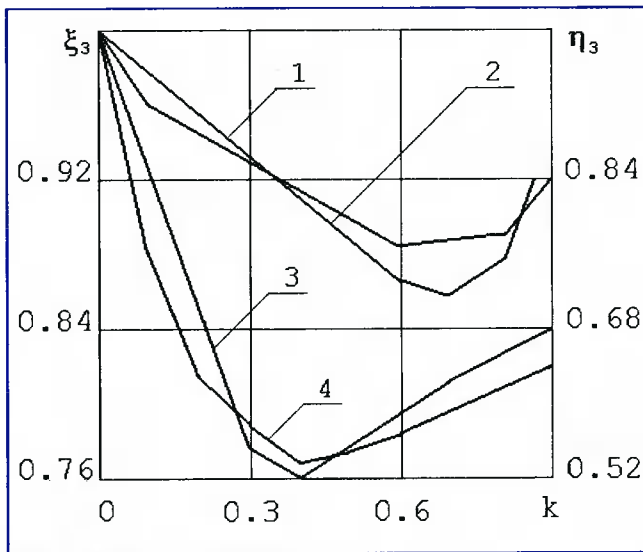


Рис. 4

Исследование сигнала ошибки на выходе обратного РФ при использовании комбинированного критерия (1) проводилось на реализациях сформированных АРСС-процессов с параметрами $p, q \leq 15$ и длиной $N = 160, 320$ отсчетов. Кроме того, в качестве исходных процессов использовались отдельные реализации фонем русской речи длительностью 20 мс при частоте дискретизации 8 кГц [8]. Характерные зависимости нормированных значений ДД ξ_3 и дисперсии сигнала ошибки η_3 при использовании комбинированного критерия оптимальности только к оценке АР-параметров модели $\hat{a}(i)$ приведены на рис.4. В ряде случаев достигался выигрыш в величине ξ_3 до 30%, а η_3 до 50%, зависящий от значения параметра сдвига d . В случае сформированных АРСС-процессов мак-

симальный выигрыш в величинах ξ_3 и η_3 (кривые 1, 2) наблюдался при $d = 1, 2$, а в случае реализаций речевых сигналов (кривые 3, 4) при $d = 3, 4$. Применение комбинированного критерия при оптимизации параметров как АР, так и СС части приводило к дополнительному увеличению выигрыша в величине ξ_3 и η_3 всего на 1–5% при значительном возрастании вычислительных затрат.

Анализ влияния критерия (1) на точность спектральных оценок многомодовых сигналов, синтезированных при помощи моделирующего фильтра, проводился методом математического моделирования. В качестве исходных сигналов использовались фрагменты фонем русской речи в диапазоне частот от 0 до 4 кГц. Сравнение осуществлялось со спектральной плотностью мощности (СПМ) контрольной модели, в качестве которой использовалась АР-модель высокого порядка ($L = 20, 24$), полученная усреднением 10 сегментов реализаций фонем длительностью 160 временных отсчетов, при частоте дискретизации 8 кГц. На основе полученной контрольной модели оценивалось влияние комбинированного критерия (1) на качество получаемых моделей меньшего порядка ($p+q < L$). При этом осуществлялась замена стандартного критерия минимума СКО на критерий (1) в процедурах расчета АР- и СС-параметров.

Мерой адекватности модели выступали ММО и дисперсия ошибки, которые имели вид

$$\delta = \max |P(i) - P_k(i)| \rightarrow \min, \quad D = \sum_{i=0}^{G-1} |P(i) - P_k(i)|^2 \rightarrow \min,$$

где $P(i)$ и $P_k(i)$ — отсчеты СПМ модели и эталонного спектров соответственно; G — число спектральных отсчетов.

На рис.5 приведены характерные зависимости нормированных ММО ξ_4 и дисперсии ошибки η_4 для СПМ АРСС-модели ($p = 2, q = 8$) от значения коэффициента k . Анализ приведенных зависимостей показывает, что применение комбинированного критерия позволяет увеличить точность оценок в 1,75 раза по ММО и в 3 раза по дисперсии при оптимальном значении $k = 0, 1 \dots 0,4$. Дополнительное использование комбинированного критерия в частотной области при оптимизации весовых коэффициентов АР и СС частей улучшает точность оценок в 2 раза по ММО и в 3,45 раза по дисперсии.

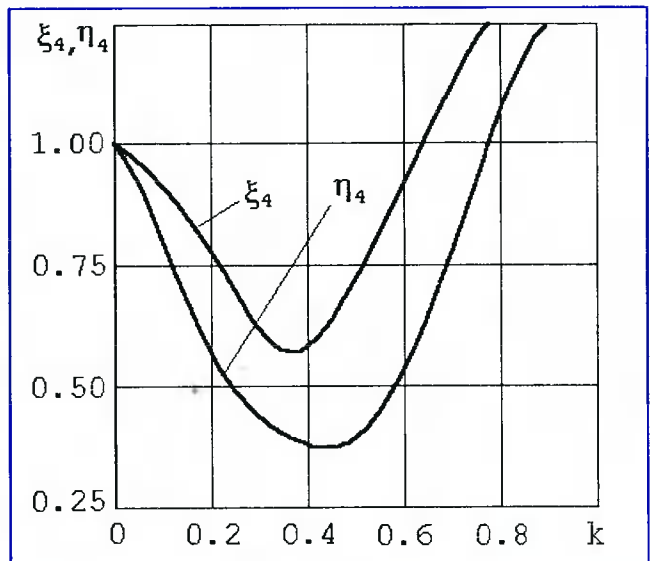


Рис. 5

В процессе моделирования отмечено влияние критерия (1) на число обусловленности корреляционных матриц. Установлено, что использование комбинированного критерия позволяет улучшить обусловленность корреляционных матриц, входящих в систему уравнений для расчета параметров АРС-моделей.

Синтез коэффициентов фильтра сжатия фазоманипулированных сигналов

Рассмотрим возможность применения цифрового фильтра КИХ-типа в качестве фильтра сжатия фазоманипулированных (ФМн) сигналов [7]. Причина использования весовых фильтров сжатия вместо согласованных фильтров ФМн сигналов определяется тем обстоятельством, что фильтры сжатия позволяют снизить уровень боковых пиков (УБП) сигнала при допустимых потерях на рассогласование, связанных с уменьшением главного пика сигнала. Известные методы оптимизации коэффициентов весового фильтра, основанные на алгоритме прямого перебора, например, для кодов Баркера, требуют значительных вычислительных затрат. Основным критерием оптимальности коэффициентов фильтра в этом случае являлся минимаксный критерий, минимизирующий максимальный УБП сигнала на выходе фильтра при заданном уровне потерь на весовую обработку.

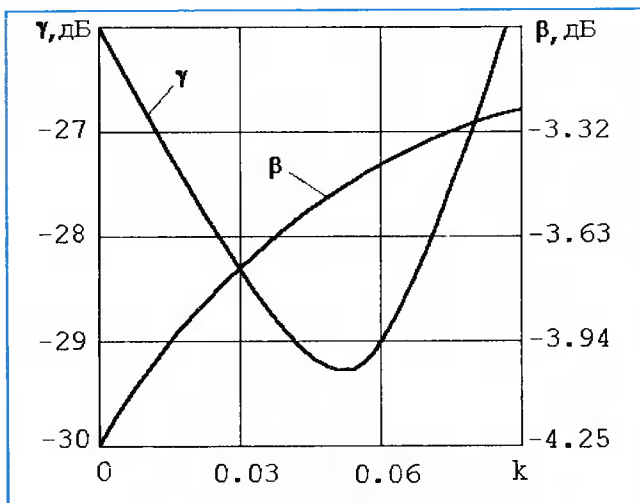


Рис. 6

Используя комбинированный критерий, можно получить рекурсивный алгоритм оценки коэффициентов фильтра сжатия. Исследования полученного на основе критерия (1) алгоритма проводились для системы из 20 сигналов, состоящих из 7, 29, 31 и 63 элементов. Типичные зависимости УБП γ и потерь на весовую обработку β от значений коэффициента k приведены на рис.6. Процедура оптимизации коэффициентов фильтра сжатия требовала менее 50 мс машинного времени (сигнальные процессоры серии ADSP-21xx фирмы Analog Devices) в случае сигналов, состоящих из 63 элементов, т.е. осуществлялась практически в реальном масштабе времени. Расчеты производились при оптимальном значении k , для которого УБП минимален. Анализ полученных результатов показывает, что использование критерия (1) при оптимальном значении коэффициента k позволяет в среднем уменьшить УБП на 3...6 дБ при одновременном снижении потерь на весовую обработку, по сравнению с известным критерием СКО.



Степанов
Михаил Викторович

аспирант Рязанской государственной радиотехнической академии

Тел. (0912) 55-0740

Применение комбинированного критерия при обработке речевых сигналов

В качестве критерия оценки параметров линейного предсказателя кодеков адаптивной дифференциальной импульсно-кодовой модуляции (АДИКМ) обычно применяется минимум СКО погрешности предсказания (ПП). Основным достоинством данного критерия является возможность получения оценок коэффициентов предсказания в реальном масштабе времени с помощью рекуррентного алгоритма Левинсона-Дарбина. К недостаткам критерия можно отнести требование стационарности речевого сигнала (РС) на интервале анализа. Использование данного критерия на нестационарных участках РС приводит к значительному увеличению (выбросам) ПП, что расширяет динамический диапазон кодека и уменьшает отношение сигнал-шум квантования. По этой причине целесообразно в качестве критерия оптимальности предсказателя кодека АДИКМ использовать критерий, позволяющий сгладить выбросы ПП на нестационарных участках РС. Применив в качестве оптимизационного критерий (1) и считая сигнал в пределах интервала анализа квазистационарным для автокорреляционного метода определения параметров предсказателя [9], можно получить систему уравнений относительно коэффициентов предсказания $a(i)$

$$\sum_{i=1}^M a(i)r(i-j) = -r(j), \quad j = 1, \dots, M, \quad (4)$$

где

$$r(i) = (1-k) \sum_{n=0}^{N-1-i} s(n)s(n+i) + k \sum_{n=0}^{N-d-i} [(s(n+d) - s(n))(s(n+d+i) - s(n+i))]$$

— элементы модифицированной автокорреляционной матрицы; $i \geq 0$.

Модифицированная корреляционная матрица с элементами $r(i)$ остается треугольной, что позволяет при решении системы уравнений (4) относительно коэффициентов предсказания $a(i)$ применить эффективную вычислительную процедуру Левинсона - Дарбина и проводить обработку РС в кодеках АДИКМ в реальном масштабе времени.

Имитационное моделирование кодека АДИКМ было реализовано в соответствии с рекомендациями G.721 МККТТ при полосе частот РС $\Delta f = 300 \dots 3400$ Гц. На сегментах длиной в 160 отсчетов при частоте выборок РС 8 кГц оценивались по критерию (1) коэффициенты предсказания $a(i)$. Далее рассчитывались статистические характеристики ПП и отношение сигнал-шум квантования на выходе кодека АДИКМ с четырехразрядным линейным квантователем. В качестве входного сигнала кодека использовалась фраза "Персональные

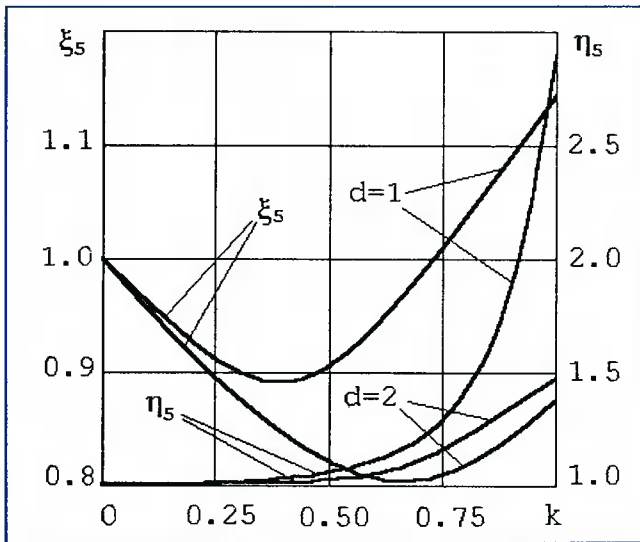


Рис. 7

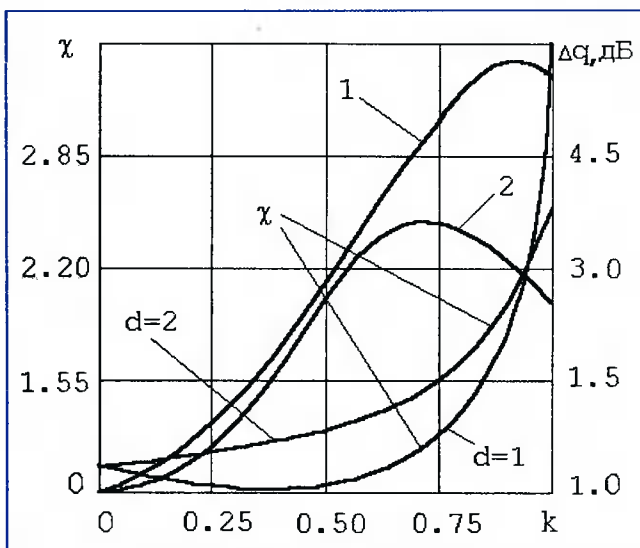


Рис. 8

компьютеры IBM сегодня широко используются”, произносимая различными дикторами. Результаты эксперимента показали существенное влияние параметров k и d комбинированного критерия на такие характеристики ПП, как дисперсия, ДД, а также форма спектра и закона распределения. Наибольшее снижение ДД ПП $\Delta(k)$ (до 20%) при некотором возрастании дисперсии $D(k)$ наблюдалось в случае $d = 1, 2$ и $k = 0,4 \dots 0,8$ (рис. 7, зависимости ξ_s, η_s). Коэффициент эксцесса закона распределения $\gamma(k)$ ПП при увеличении k уменьшался в 2,5...3,5 раза (рис. 8, зависимость $\lambda = \gamma_0 \gamma(k)$, где γ_0 — коэффициент эксцесса при $k = 0$). С ростом d отмечено снижение влияния параметра k на характеристики ПП. Уменьшение ДД и коэффициента эксцесса закона распределения ПП при использовании комбинированного критерия, снижает дисперсию шумов квантования линейного квантователя и, как следствие, увеличивает отношение сигнал-шум квантования на его выходе. Оптимизация параметров k и d с

точки зрения максимального отношения сигнал-шум квантования кодека АДИКМ при комбинированном критерии, обеспечивала выигрыш не менее 3,5...6 дБ по сравнению с кодеком, использующим стандартный критерий СКО (см. рис. 8, 1 — мужская речь, 2 — женская речь). Оценка субъективного качества речи при использовании критерия (1) показала возможность снижения разрядности кодового слова до трех при частоте дискретизации $f = 8$ кГц, т.е. уменьшения скорости передачи РС на 8 кбит/с.

Возрастание объема вычислений в устройствах ЦОС, связанное с реализацией рассмотренного критерия, составляет примерно в 2 раза увеличение числа операций умножения и в 4 раза операций сложения при вычислении корреляционной матриц. Однако для большинства рассмотренных применений это увеличение составляет 5–10 % от общего числа операций алгоритма, что позволяет современным процессорам ЦОС проводить обработку сигналов в реальном масштабе времени.

Таким образом, на ряде практических примеров показана высокая эффективность предложенного комбинированного критерия минимума СКО для широкого круга задач ЦОС.

ЛИТЕРАТУРА

1. **Адаптивные фильтры:** Пер. с англ. /Под ред. К. Ф. Н. Коуэна и П. М. Гранта. — М.: Мир, 1988. — 392 с.
2. **Уидроу Б, Стирнз С.** Адаптивная обработка сигналов: Пер. с англ. — М.: Радио и связь, 1989. — 440 с.
3. **Кириллов С. Н., Шелудяков А. С.** Реализация кодеков речи на основе быстрых ортогональных преобразований // Электросвязь. — 1999. — № 1. — С. 4–5.
4. **Кириллов С. Н., Степанов М. В.** Комбинированный критерий оптимизации коэффициентов адаптивных фильтров с конечной импульсной характеристикой // Радиотехника. — 1999. — № 2. — С. 24–29.
5. **Марпл —мл. С. Л.** Цифровой спектральный анализ и его приложения. — М.: Мир, 1990. — 584 с.
6. **Бакулев П. А., Кошелев В. И., Андреев В. Г.** Оптимизация АРСС — моделирования эхо-сигналов // Изв. вузов. Радиотехника. — 1994. — Т. 37. — № 9. — С. 3–8.
7. **Кириллов С. Н., Шелудяков А. С., Макаров Д. А., Степанов М. В.** Синтез цифровых устройств обработки сигналов по нескольким показателям качества // 1-я Международная конференция “Цифровая обработка сигналов и ее применение”: Тез. докл. — М.: 1998, Т. 4. — С. 64–68.
8. **Кириллов С. Н., Степанов М. В.** Комбинированный критерий оптимизации коэффициентов рекурсивных фильтров // Вестник Рязанской государственной радиотехнической академии. Вып. 3. — Рязань: РГРТА, 1997. С. 15–20.
9. **Кириллов С. Н., Степанов М. В., Стукалов Д. Н.** Модифицированный критерий оценки параметров линейного предсказателя речевых сигналов // Электросвязь. — 1997. — № 6. — С. 27–28.

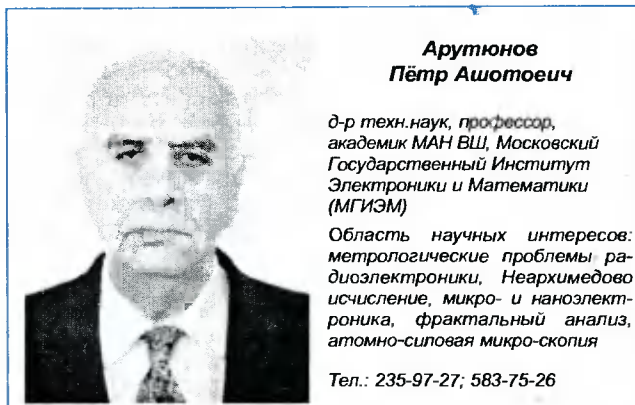
ФОРМИРОВАНИЕ НОВОЙ ПАРАДИГМЫ ЦИФРОВОЙ ОБРАБОТКИ ИЗМЕРИТЕЛЬНОЙ ИНФОРМАЦИИ

Обзор посвящен описанию новой парадигмы цифровой обработки измерительной информации, которая стала формироваться последние 20 - 25 лет [1-28] в связи с успехами информационных технологий. Возникла целая отрасль индустрии - телематика, означающая союз между техникой связи и автоматической обработкой данных, а также разработкой и изготовлением специализированных устройств обработки сигналов и изображений (сигнальных микропроцессоров), программного обеспечения для сбора, анализа и представления данных измерений для проектирования информационно-измерительных систем на базе современных персональных компьютеров.

Цифровая обработка сигналов (ЦОС) — одна из самых быстро развивающихся областей науки и техники. Это обусловило формирование новой парадигмы в науке, которая базируется на трех основных научно-технических направлениях: 1) развитие технологии СБИС и ее взаимодействие с современной обработкой сигналов; 2) разработка новой элементной базы (в том числе матричных процессоров), ориентированных на реализацию СБИС в информационно-измерительных системах (ИИС); 3) применение параллельных матричных процессоров в ЦОС. Рассмотрим подробнее эти направления.

1. Сегодня разрабатываются новые теории и алгоритмы современной обработки сигналов с учетом потенциального влияния СБИС. Новое направление состоит в аппаратном и программном усложнении существующих вычислительных алгоритмов (например, БПФ и свертки) путем дополнения их линейными алгоритмами и нелинейными адаптивными методами (калмановская фильтрация, адаптивная трансверсальная фильтрация, спектральный анализ, основанный на сингулярном разложении, двумерная обработка и др.). Это приблизит конечную цель — достижение оптимальных характеристик и высокого быстродействия для ЦОС в реальном времени.

2. На смену универсальным суперкомпьютерам ИИС приходят параллельные матричные процессоры, реализуемые в виде СБИС. Универсальные суперкомпьютеры из-за больших системных «накладных расходов» не пригодны для вычислений в реальном масштабе времени. Однако большинство методов ЦОС — это методы БПФ, цифровая фильтрация и матричные вычисления, обладают общими полезными свойствами, такими как регулярность, рекурсивность, локализованность передачи данных. Эти свойства эффективно используются для получения максимума возможного от технологии СБИС и преодоления различных ограничений, что создает теоретическую основу для но-



**Арутюнов
Пётр Ашотоевич**

*д-р техн. наук, профессор,
академик МАН ВШ, Московский
Государственный Институт
Электроники и Математики
(МГИЭМ)*

*Область научных интересов:
метрологические проблемы радиоэлектроники, Нейархимедово исчисление, микро- и наноэлектроника, фрактальный анализ, атомно-силовая микроскопия*

Тел.: 235-97-27; 583-75-26

вой парадигмы, для разработки локально связанных параллельных матричных процессоров, таких как систолические, волновые и встречно-поточные. Новыми центральными направлениями здесь являются перестраиваемые конфигурации, обеспечение отказоустойчивости и секционирование параллельных матричных процессоров. Естественно, успехи в архитектуре СБИС требуют разработки языков программирования, позволяющих точно описывать и учитывать параллельность, скрытую в вычислительных алгоритмах.

3. В области применения параллельных матричных процессоров центральное место занимают вопросы разработки таких алгоритмических структур, которые наиболее оптимально реализуют параллельные вычисления для широкого спектра приложений ЦОС.

Еще в 80-х годах было показано, что современная обработка сигналов в ряде случаев может рассматриваться как метрологическая задача, поскольку процессор, обрабатывая сигнал, осуществляет так называемое алгоритмическое (функциональное) измерение определенного физического свойства, т.е. как некоторый способ (алгоритм) получения (точнее — нахождения) символа (числа, функции, алгебраического элемента), моделирующего свойство исследуемого объекта в соответствии с конкретной измерительной шкалой. Измерительная шкала, ставя в соответствие свойствам символы, может быть задана только в виде множества свойств, представляющих символы. Следовательно, алгоритмические измерения должны состоять в сравнении неизвестных свойств объекта с эталонными свойствами (имеются в виду свойства, принимаемые за истинные) до тех пор, пока не будут найдены свойства, находящиеся в таком отношении, которое позволит определить символ, моделирующий исследуемое свойство. К этому следует добавить, что современное развитие информационных технологий, схемотехники и системотехники позволяют реализовать аппаратно и программно как метрические, так и неметрические шкалы и та-

ким образом рассматривать цель измерения не только как средство получения информации об исследуемом объекте, но и как аппаратный прием проектирования ИИС и систем ЦОС.

Рассмотрим два современных направления цифровой обработки измерительных и управляющих сигналов.

Первое направление связано с построением информационно-измерительных и управляющих систем на базе персональных компьютеров типов IBM PC/XT/AT, IBM PS/2, Macintosh и др. Следует отметить высокую степень стандартизации аппаратного и программного обеспечения. Примером такого подхода являются разработки компании National Instruments, создавшей широкую номенклатуру программных и аппаратных средств для создания виртуальных инструментов (ВИ) (Virtual Instrumentation - VI), что позволяет сделать компьютер пригодным для тестирования, измерения и промышленного автоматического управления.

Инженеры и ученые всего мира используют ВИ для измерения и контроля параметров электрических сигналов (напряжение, ток, энергия и др.), а также многих других физических величин (температура, давление, скорость, вибрация и др.). Инструментальные средства как традиционные, так и виртуальные, имеют идентичные функции: они позволяют собирать информацию, анализировать ее и просматривать полученные результаты. Основным различием между традиционными и виртуальными инструментами является гибкость последних. Все ВИ проектируются по их конкретному назначению. В соответствии с решаемыми задачами, можно совмещать компьютерные платформы, аппаратное и программное обеспечение и другие аксессуары. Такая гибкость не может сочетаться с фиксированными функциями, реализуемыми традиционными инструментами, такими как вольтметры, осциллографы, генераторы, мониторы, контроллеры температуры и давления и др. При переходе от традиционных инструментов к ВИ пользователи могут быстро извлечь большую выгоду.

Виртуальные инструменты хорошо сочетаются с постоянно развивающимися компьютерными технологиями, включающими такие мощные процессоры, как Pentium II, операционные системы Windows 95 (98) и Windows NT, компьютерную архитектуру клиент-сервер и известные во всем ми-

Красивский Игорь Николаевич



ст. преподаватель кафедры
"Метрология и Сертификация" МГИЭМ
Область научных интересов:
метрологические проблемы
радиоэлектроники,
компьютерное моделирование
виртуальных измерительных систем.

Тел. 235-97-27

ре компьютерные Internet-сетевые технологии. К тому же, новое поколение ноутбуков и мультимедийных ПК позволяют реализовать ВИ более высокого уровня портативности и мощности.

Преимущества ВИ способны убедить пользователя в замене старых традиционных инструментов на более новые — виртуальные. Сегодня привлекательное соотношение между ценой и качеством компьютеров делает ВИ более доступными для пользователей, которые раньше были ограничены традиционными статическими инструментами. Приобретая ВИ, пользователь значительно уменьшает расходы на содержание, в то же время, улучшая качество своего труда. ВИ больше, чем просто философия, они являются наиболее ярким примером сдвига в промышленности, приносящим реальные плоды.

Системы, проектируемые на базе персональных компьютеров, включают три блока (рис.1): сбор, анализ и отображение информации. Каждый блок содержит описание определенных аппаратных и программных функций.

В блоке сбора данных для каждого типа датчика физических величин содержится информация о сменных платах и их электронных схемах, сведения о программном обеспечении, об используемых языках программирования (Бейсик, Ассемблер и СИ). Этот блок включает также ряд стандартов приборных интерфейсов: GPIB (General Purpose Instrument Bus - "приборная шина общего назначения" IEEE-488.2), RS-232 и др. Компьютер с интерфейсом GPIB и соответствующим программным



Рис. 1

обеспечением позволяет передавать команды управления и получать информацию от программируемых измерительных приборов. Сменные платы сбора данных используются для обработки цифровых и аналоговых сигналов, поступающих от датчиков физических величин либо непосредственно, либо через модули преобразования сигналов. К функциям, выполняемым такими платами, относятся аналого-цифровое и цифроаналоговое преобразование, цифровой ввод/вывод и др. Интерфейс RS-232 чаще используется для простых приборов и управления удаленными подсистемами сбора информации.

На рис.2 представлена обобщенная функциональная схема ИИС,используемая в режиме управления технологическим процессом или в режиме алгоритмического измерения с подключенными интерфейсами, датчиками и измерительной аппаратурой.

При управлении технологическими процессами, характеризующимися такими параметрами, как температура, давление, расход, электрические токи, напряжения и др., устройства связи с объектом управления комплектуются модулями преобразования сигналов к виду, требуемому платами ввода информации. Имеются модули для мультиплексирования, развязки сигналов, их усиления, фильтрации и т.д. Системы сбора информации и управления строятся также на основе применения сетевых адаптеров VXI, используемых в современных приборах с модульной архитектурой.

Программное обеспечение (ПО) играет жизненно важную роль в развитии систем для автоматизированного сбора информации и систем для управления различными технологическими процессами.

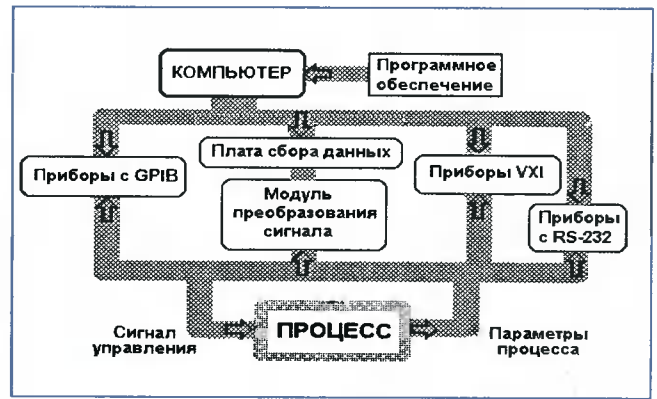


Рис. 2

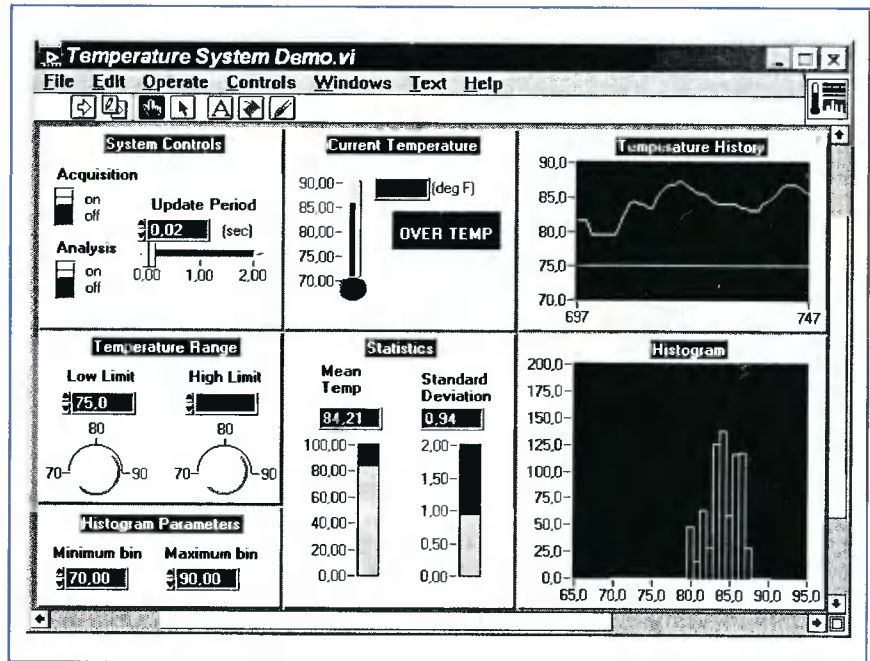


Рис. 3

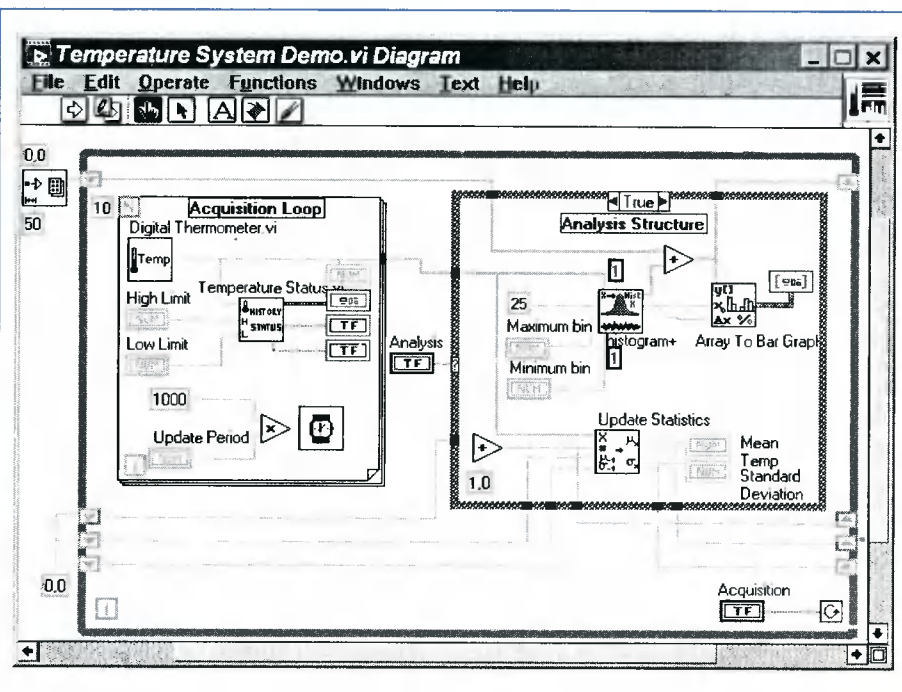


Рис. 4

Программное обеспечение,используемое в этих системах, охватывает широкий диапазон функций, от драйверов устройств для управления специфическими аппаратными интерфейсами до применения оформительского ПО для построения компьютерных систем. Качество и гибкость ПО, которое используется в ВИ, в конечном счете, определяет его суммарное качество и полезность.

Характерным примером ПО,используемого при создании ВИ, является интегрированная функциональная оболочка LabVIEW (National Instruments). LabVIEW позволяет быстро создать переднюю панель пользовательского интерфейса (рис. 3), дающего возможность интерактивного управления ВИ-системой. Устанавливая параметры функционирования ВИ,пользователь интуитивно формирует блоки диаграмм (рис. 4),а так-

же задает обозначения параметров органов управления и отображения информации, понятные для инженеров и ученых.

Второе направление связано с цифровой обработкой сигналов при помощи специализированных устройств — сигнальных микропроцессоров (СМП), реализованных в виде СБИС. На рис. 5 представлена блок-схема устройства ЦОС, выполняющего функции аналогового канала.

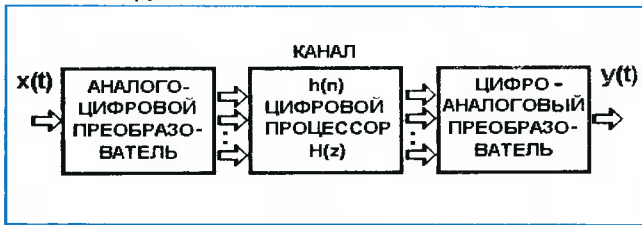


Рис. 5

Аналоговый сигнал, поступающий на вход АЦП, при дискретизации и квантовании теряет свою основную метрологическую характеристику — частоту колебания. Поэтому в известных разработках СМП достоверность кодирования и декодирования достигается за счет использования двух мер: стабильной тактовой частоты генератора и стабильного опорного напряжения. Если для классического аналогового канала технические характеристики определяются физически, т.е. путем использования определенной элементной базы, то для цифрового канала передаточная характеристика реализуется только программно, т.е. подбором соответствующего алгоритма цифрового описания и обработки сигнала. Следовательно, процессор функционируя, каждый раз вычисляет передаточную функцию $H(z)$ цифрового канала и, таким образом, производит алгоритмическое измерение. Важно подчеркнуть, что главное преимущество ЦОС — это возможность реализации цифровыми методами физически нереализуемых систем.

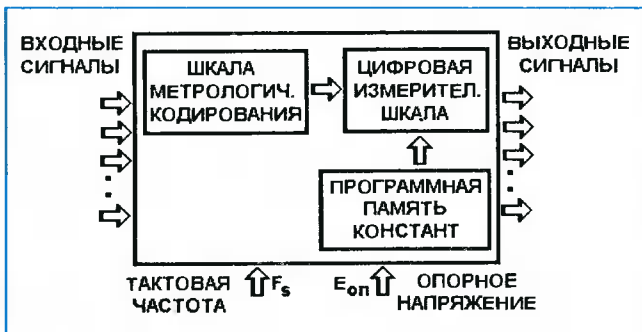


Рис. 6

При теоретических исследованиях СМП удобно представить в виде абстрактной измерительной системы (рис. 6), которая включает: шкалу метрологического кодирования (ШМК), цифровую измерительную шкалу (ЦИШ) и программную память констант (ППК) — цифровых эталонов, которые представляют собой метрологически кодированные операнды, используемые в вычислительном процессе.

В основе системного анализа этой модели лежат следующие теоретические положения:

1. Сигнальный процессор (СП) является устройством, гомоморфно отображающим свойства объ-

екта измерения на ЦИШ. На математическом языке это означает, что процесс отображения порождает отношение эквивалентности. Поэтому основу цифровых алгоритмических измерений (ЦАИ) составляет именно проверка отношения эквивалентности, которая включает три измерительных процедуры: формирование сравниваемых свойств, сравнение свойств и вычисление свойств. Для удобства синтеза ЦИШ введены два понятия: носитель ЦИШ — обычно полюсный или сигнальный граф и структура шкалы — это отношения и операции, определенные на носителе. При таком подходе оказывается возможным измерять любые показатели, если только определены множества элементов и шкалы (неметрические и метрические), используя персональный компьютер и СП. Для СП справедливо уравнение передачи сигнала:

в частотной области $Y(\omega) = (1/T_n) H(e^{i\lambda})X(\omega)$, где $Y(\omega), X(\omega)$ — спектры входного $x(t)$ и выходного $y(t)$ сигналов; $\lambda = 2\pi f_c/F_s = \omega T_n$ — цифровая частота; f_c — аналоговая частота входного сигнала $x(t)$; $F_s = 1/T_n$ — частота дискретизации; T_n — время исполнения программы; $(1/T_n) H(e^{i\lambda})$ — эффективная передаточная функция. При $z = e^{i\lambda}$ передаточную функцию представляют в виде цифрового фильтра

$$H(z) = \sum_{i=0}^M a_i z^{-i} / (1 + \sum_{i=1}^M b_i z^{-i}) = Y(z)/X(z);$$

во временной области $y(t) = xh$, где $h(t)$ — импульсная характеристика системы; уравнение цифрового фильтра имеет вид

$$y_n = \sum_{i=0}^M a_i x_{n-i} - \sum_{i=1}^M b_i y_{n-i}.$$

Отображение множества входных сигналов $x(t)$ во множество выходных сигналов $y(t)$ в СП символически можно представить в виде составного отображения трех последовательных отображений: в АЦП $f_1: S_1 \rightarrow S_2$; в ЦП $f_2: S_2 \rightarrow S_3$; в ЦАП $f_3: S_3 \rightarrow S_4$. При таком рассмотрении имеем $f = f_3 f_2 f_1$. Это означает, что для $\forall x \in S_1$ $f: S_1 \rightarrow S_4 \Rightarrow z = f_3 \{f_2 \{f_1(x)\}\} = f(x)$ и процедуры алгоритмических измерений для каждого блока рис. 5 можно записать двумя уравнениями:

для АЦП: в виде набора шкал $S_n = \{S_n, S_{n-1}, \dots, S_1; q\}$ и как отображение f_n через отношение эквивалентности (ОЭ) $f_n: \{x_{кв}\} \rightarrow \{S_n\} \Rightarrow f_n(x_{кв}) = \Delta S_n$, где $\Delta S_n = z_{n-1} \gamma_{n-1} S_q(\cdot)$ — итерационный алгоритм выбора меры; γ_n — шаг алгоритма; $S_q(\cdot)$ — знаковая функция; ΔS_n — цена деления шкалы; $|S_n| = 2^n q$ — диапазон преобразования АЦП (в квантах) для позиционного двоичного кода и $\Delta S_n = 2^{n-1} q$;

для ЦП: в виде реляционной системы $S = \{\Gamma; R_1, R_2, \dots, R_n\}$ и как отображение через ОЭ, моделирующей вычислительный процесс $f_n: \{x\} \rightarrow \{S_x\} \Rightarrow (f_n(x) = S_x$. Здесь Γ — носитель шкалы (полюсный или сигнальный граф); R_n — отношения и операции, определяющие алгебраическую структуру шкалы.

Как видим, процесс гомоморфного отображения порождает ОЭ, а организация вычислений уравнений передачи СП связана с измерительной процедурой ЦАИ, с которой, в свою очередь, связана вычислительная операция проверки ОЭ, моделирующей вычислительный процесс. При этом ДПФ задает в обоих пространствах дуальное ОЭ:

$$F_N: S_1 \rightarrow S_2 \Rightarrow X(k) = \sum_{n=0}^{N-1} x(n) W^{nk} \quad n, k = \overline{1, N},$$

$$F_N^{-1}: S_2 \rightarrow S_1 \Rightarrow x(n) = (1/N) \sum_{k=0}^{N-1} X(k) W^{-nk}.$$

Здесь $x(n)$ величина сигнала метрологически кодированная по величине и по аргументу. Поэтому отображение $F_N: S_1 \rightarrow S_2$ можно рассматривать как метрологически кодированный вычислительный процесс измерения спектра сигнала.

2. Эквивалентность между фильтрацией и ЦАИ. Практически СП проводит измерение на цилиндрической шкале, т.е. на окружности единичного радиуса ($z = \exp\{j2\pi k/N\}$) z -области. В этом случае, во-первых, спектральные коэффициенты ДГФ временной последовательности $x(n)$ конечной длины равны значениям z -преобразования этой же последовательности в точках, равномерно распределенных по единичной окружности, и, во-вторых, измерение спектра в одной точке $z = z_1$ эквивалентно фильтрации, т.е.

$$X_n(z_1) = \sum_{m=n-N+1}^n x(m) z_1^{-(n-m)},$$

где N — число отсчетов, по которым находят оценку спектра. Это скользящее спектральное измерение в одной точке $z = z_1$ эквивалентно фильтрации КИХ цифрового фильтра с импульсной характеристикой вида $h(n) = z_1^{-n}$, $0 \leq n \leq N-1$.

3. Отношение эквивалентности в кольце целых чисел и полиномов. Здесь представляют интерес следующие метрологические задачи:

• Отношение эквивалентности в кольце целых чисел и полиномов. Если имеется последовательность чисел длины N , то о паре теоретико-числового преобразования, записанного в виде

$$X(k) \equiv \left(\sum_{n=0}^{N-1} x(n) \alpha^{nk} \right) \pmod{M}; \quad x(n) \equiv \left(\sum_{k=0}^{N-1} X(k) \alpha^{-nk} \right) \pmod{M},$$

говорят, что она имеет структуру ДГФ. Здесь все арифметические операции выполняются в кольце целых чисел, т.е. числа не имеют величины. Большинство свойств аналогичны свойствам ДГФ. Отношение эквивалентности и свойство цикличности свертки выполняются безошибочно, если α является корнем N -степени из единицы ($\alpha^N \equiv 1 \pmod{M}$). В поле комплексных чисел обычное ДГФ с $\alpha = \exp\{-j2\pi/N\}$ единственное преобразование, обладающее СЦС. Теоретико-численные преобразования (ТЧП) являются истинно цифровыми преобразованиями и особенно эффективны, если используются специальные вычислительные средства. Сегодня два наиболее важных преобразования: ТЧП Ферма ($2^{2t} + 1$) и ТЧП Мерсена ($2^p - 1$). В этих преобразованиях ОЭ выполняется безошибочно (все арифметические операции выполняются только в кольце целых чисел путем сдвигов кодового слова и сложений без комплексных чисел).

• Представление основного уравнения измерения в виде цифрового эквивалента в одномодульной и многомодульной арифметике для прямых измерений. При измерении физической величины ее значение G сравнивается с мерой (единицей измерения) $[G]$. Уравнение измерения можно записать в двух математически эквивалентных формах: $G = \{G\}[G] + G_R$ или $G \equiv G_R \pmod{[G]}$, где $0 \leq G_R \leq [G]$. Последнее уравнение читается так: "величина G сравнима с остатком G_R по модулю $[G]$ ". Оператор $\pmod{[G]}$ является функциональным преобразованием, который на языке фильтрации можно трактовать как преобразование цифровым фильтром с бесконечной импульсной характеристикой (БИХ цифрового фильтра). В этом случае множество $\{G_R\}$ является периодической последовательностью $g_R(n) = n$, $n = 0, \dots, [G]-1$ и ее

z -преобразованием $G_R(z) = z^{-1}/(1-z^{-1})$. Функция $G_R(z)$ имеет один нуль и один полюс в точке $+1$; ей соответствует разностное уравнение $g_R(n-1) = g(n) - 2g_R(n-1) + g_R(n-2)$.

• Представление основного уравнения измерения в системе счисления со смешанным основанием. В этом случае исходными данными являются измеренные значения остатков от каждой образцовой меры, а основное уравнение представлено разложением

$$G = \sum_{i=1}^{n-1} d_{i-1} \left(\prod_{j=0}^{i-1} [G_j] \right),$$

где d_0, d_1, \dots, d_{i-1} — коэффициенты, подлежащие вычислениям; (\cdot) — вес $(i-1)$ -го разряда; $[G_j]$ — величины образцовых мер. В общем случае используется следующая рекурсия: $G_1 = d_{n-1}, G_2 = d_{n-2} + G_1[G_{n-1}], G_3 = d_{n-3} + G_2[G_{n-2}], \dots, G_n = d_0 + G_{n-1}[G_1]$, в которой $G = G_n$.

• Представление основного уравнения измерения в кольце рациональных чисел в одномодульной и многомодульной арифметике для проведения косвенных и фрактальных измерений. В этом случае результат измерения представляется рациональной дробью и двумя уравнениями измерения физических величин. Основная идея состоит в том, чтобы отобразить рациональные операнды в множество целых чисел Q , произвести арифметические операции в кольце $(Q, +, -)$ и затем отобразить целочисленные результаты в соответствующие рациональные числа. В теории чисел доказывается: во-первых, связь колец $(R_a, +, -)$ и $(\underline{R}_a, +, -)$, где $R_a \in \mathbb{R}$, \underline{R}_a — множество тех рациональных чисел, которые допускают отображение в Q ; во-вторых, отображение $\underline{R}_a \rightarrow Q$ задает гомоморфизм по отношению к операциям сложения и умножения; в-третьих, если использовать множество дробей Фарея порядка N , когда $F_N = \{G_1/G_2 \in \underline{R}_a: (G_1/G_2) = 1\}$ при $0 \leq [G_1], [G_2] \leq N$, то при подходящем выборе величины N каждый обобщенный класс вычетов $R_a Q$ содержит не больше одной дроби Фарея. Величины N находят из соотношения $2N^2 + 1 < [G]$.

* * *

Рассматриваемые в статье положения о формировании новой парадигмы ЦОС в основном отражают состояние проблемы последней четверти XX в. По мнению авторов, на формирование парадигмы ЦОС в ближайшей перспективе могут оказать влияние два обстоятельства: успехи нанотехники и алгоритм Шора разложения чисел на множители, который "подрывает" всю современную систему кодирования цифровой информации. С этого момента началось усиленное финансирование работ по созданию квантовых компьютеров.

Алгоритм Шора опирается на дискретные преобразования Фурье и реализуется на квантовых компьютерах как чередующиеся друг за другом преобразования Адамара над отдельными кубитами. Однако все упомянутые вопросы требуют отдельного рассмотрения.

ЛИТЕРАТУРА

1. **The 1st** International Conference, June 30 – July 3, 1998, Moscow, Russia.
2. **Instrumentation** Catalogue, Measurement and Automation, National Instruments, 1998.
3. **Маккеллан Дж., Рейдер Ч.М.** Применение теории чисел в цифровой обработке сигналов: Пер. с англ. – М.: Радио и связь, 1983. – 264 с.

4. **Уидроу Б., Стирнз С.** Адаптивная обработка сигналов: Пер. с англ. – М.: Радио и связь, 1989. – 440 с.
5. **Коуэн К.Ф.Н., Тернер П.М.** Адаптивные фильтры. – М.: Мир, 1988. – 392 с.
6. **Применение** цифровой обработки сигналов / Под ред. Э.Оппенгейма: Пер. с англ. – М.: Мир, 1980. – 552 с.
7. **Arutunov P.A., Scheglov E.G., Gainutdinov R.V.** Beginning of relative calculus in exhibit to digital processing measurement // Proceedings Volume IY – E.P.IY – E – 1. The 1st International Conference, June 30 – July 3, 1998, Moscow, Russia.
8. **Arutunov P.A., Gainutdinov R.V.** Algorithmic presentation of pictures in digital orthogonal basis in the scanning probe microscopy. // Proceedings Volume IY – E.P.IY – E – 1 The 1st International Conference, June 30 – July 3, 1998, Moscow, Russia.
9. **Arutunov P.A., Gainutdinov R.V., Tolstikhina A.L.** Algorithms of roughness, correlatiion function and power spectral densities on the base of data of atomic – force microscope measurements // Proceedings Volume IY – E.P.IY – E – 17. The 1st International Conference, June 30 – July 3, 1998, Moscow, Russia.
10. **Арутюнов П.А.** Измерения энергетических спектров отражения и прохождения электронных волн через тонкие пленки кристаллов на базе n – лучевой теории // Перспективные материалы. – 1998. – № 4. – С. 70–76.
11. **Арутюнов П.А.** Математическое представление изображений в цифровом ортогональном базисе в СЗМ// Москва – Сочи, 15 – 24 сент.1998. Межд.научно-технич.конференция и Российская школа молодых ученых и специалистов “Системные проблемы надежности, математического моделирования и информационных технологий”. Ч I, с.25.
12. **Арутюнов П.А.** Двумерные преобразования для сигнального микропроцессора // Микроэлектроника РАН. – 1993. – Т.22. – Вып.3. – С.13–19.
13. **Арутюнов П.А.** Алгоритмизация цифровой обработки изображений для сигнального микропроцессора при решении обратных задач компьютерной томографии // Микроэлектроника РАН. – 1993. – Т.22. – Вып. 5. – С. 3–13.
14. **Арутюнов П.А., Кирюшин А.А.** Состояние, тенденции и перспективы развития сигнальных микропроцессоров// Микроэлектроника РАН. – 1987.– Т.16. – Вып.6. – С. 7.
15. **Арутюнов П.А.** Развитие цифровых методов алгоритмических измерений с использованием модулярной арифметики // Микроэлектроника РАН. – 1986. – Т.15. – Вып. 5. – С. 402.
16. **Арутюнов П.А.** Алгоритмическое построение измерительных шкал для цифровой обработки сигналов // Микроэлектроника РАН. – 1984. – Т.13. – Вып.4. – С. 356.
17. **Арутюнов П.А.** Теория и применение алгоритмических измерений. – М.: Энергоатомиздат, 1990. – 247 с.
18. **Арутюнов П.А., Афанасьев К.С., Бойчук А.М., Красивский И.Н.** Алгоритмы перехода от сигнальных графов к различным формам реализации передаточных функций цифровых фильтров // Автоматика и телемеханика РАН. – 1996. – N 5. – С. 95–103.
19. **Арутюнов П.А., Давыдов В.П., Грибков Д.Г., Ефимов А.В.** Сигнальные микропроцессоры – элементная база высокопроизводительных вычислительных средств для цифровой обработки сигналов // Микроэлектроника РАН. – 1994. – Т.23. – Вып.4. – С. 19–37.
20. **Арутюнов П.А.** Основное уравнение измерения в задачах цифровой обработки сигналов с использованием систем остаточных классов // Микроэлектроника РАН. – 1995. – Т.24. – Вып. 5. – С. 355–359.
21. **Arutyunov P.A.** Algorithmic measurement theory and application for signal microprocessors // Inter.Confer. of MICROELECTRONICS – 2, Warsaw, Poland, 1992. – P.11.
22. **Арутюнов П.А., Страутманис Г.Ф., Кирюшин А.А.** Сигнальные микропроцессоры. – Рига: РТУ, 1990. – 66 с.
23. **Арутюнов П.А., Красивский И.Н.** Практикум по цифровой обработке измерительных сигналов. – М.: МИЭМ, 1992. – 72 с.
24. **Арутюнов П.А.** Актуальные вопросы развития теоретической метрологии // Законодательная и прикладная метрология. – 1994. – Вып.5 и 6. – 1995. – Вып.1.
25. **Арутюнов П.А.** Двумерные преобразования для сигнального микропроцессора // Микроэлектроника РАН. – 1993. – Т.22. – Вып. 3. – С. 13–19.
26. **Арутюнов П.А.** Алгоритмизация цифровой обработки изображений для сигнального микропроцессора при решении обратных задач компьютерной томографии // Микроэлектроника РАН. – 1993. – Т.22. – Вып. 5. – С. 3–13.
27. **Арутюнов П.А.** Развитие цифровых методов высокоточных спектральных и спектроскопических измерений с использованием модулярной арифметики // Микроэлектроника РАН. – 1986. – Т.15. – Вып.5. – С. 402–414.
28. **Грегори Р., Кришнамурти Е.** Безошибочные вычисления. Методы и приложения. – М.: МИР, 1988, 295 с.
29. **Арутюнов П.А., Афанасьев К.С.** Синтез БИХ ЦФ цифровой цепи при описании сигнальными графами // Микроэлектроника РАН. – 1997. – Т.26. – Вып.1. – С.21.

ПРОГРАММНЫЕ СРЕДСТВА МНОГПРОЦЕССОРНЫХ СИСТЕМ ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ

Современные ЦОС могут решать все более сложные прикладные задачи. Усложняется архитектура процессоров и увеличивается их число в системе. Заметно возрастают затраты на программирование и отладку многопроцессорных систем. Для сокращения сроков проектирования и повышения надежности системы требуются развитые инструментальные программные средства. Основные инструментальные компоненты — оптимизированные компиляторы языков высокого уровня (Си), операционные системы реального времени (ОСРВ) и многопроцессорные отладчики.

А для систем ЦОС применяется большая номенклатура процессоров как с фиксированной, так и с плавающей точкой. В многопроцессорных системах ЦОС наибольшее распространение в настоящее время получили три процессора - TMS320C4x (C4x, Texas Instruments, США), TMS320C6x (C6x, Texas Instruments, США) и ADSP2106x (SHARC, Analog Devices, США). Рассмотрим основные достоинства и недостатки каждого процессора.

Процессор C4x является заслуженным ветераном. На нем построено большое количество многопроцессорных систем ЦОС различного назначения, наработано множество программных продуктов. Основное достоинство C4x - наличие встроенных высокоскоростных средств для межпроцессорных коммуникаций (линки), что обеспечивает возможность построения очень больших систем ЦОС при минимальных затратах на дополнительное оборудование. Важно, что обмен по всем линиям поддерживается каналами прямого доступа к памяти (DMA), что позволяет осуществлять ввод-вывод параллельно с работой ядра процессора. Также разработано большое число устройств ввода-вывода, имеющих интерфейс линка для работы с процессором C4x. Основной недостаток процессора C4x — недостаточная производительность.

Процессор SHARC обладает всеми достоинствами C4x и превосходит его по производительности примерно в 5 раз. Он также имеет высокоскоростные линки для межпроцессорных коммуникаций. Основная особенность процессора — внутренняя оперативная память большого объема (до 4 Мбит), которая является двухпортовой и полностью исключает потери производительности при одновременной работе процессора и каналов DMA, и возможность объединения до шести процессоров в кластер без использования дополнительной аппаратуры.

Процессоры семейства C6x в настоящее время являются самыми быстрыми процессорами ЦОС из представленных на рынке. Имеются две версии процессора: с фиксированной точкой



**Дорохин
Сергей Анатольевич**

ведущий специалист фирмы АО
"Инструментальные системы"

Тел. (095) 232-19-94
E-mail: insys@orc.ru

TMS320C6201 и с плавающей точкой TMS320C6701. Обе версии полностью совместимы не только по системе команд (TMS320C6701 имеет расширения для вычислений с плавающей точкой), но и по выводам корпуса, что позволяет использовать для них одинаковые схмотехнические и конструкторские решения. Они не имеют встроенных средств межпроцессорных коммуникаций, поэтому производители аппаратуры предлагают собственные технические решения. Эти решения (общая шина, двухпортовая память, FIFO) требуют дополнительных затрат, которые значительно возрастают при увеличении числа процессоров в системе (десятки и сотни).

Все современные процессоры имеют интерфейс JTAG (стандарт IEEE 1149.1), используемый для отладки и позволяющий получить полный контроль над аппаратурой (в том числе в многопроцессорной системе) в любой точке выполнения программы, что обеспечивает простую и эффективную отладку системы. Кроме того, за счет аппаратной поддержки обеспечивается отладка в реальном времени без использования дополнительных ресурсов процессора.

Все большее значение при проектировании систем ЦОС приобретают такие факторы, как масштабируемость (увеличение производительности системы путем увеличения числа процессоров), время и стоимость разработки, время жизни системы (развитие системы заменой устаревших компонентов при полном сохранении рабочих параметров). Для обеспечения указанных требований необходимо использование:

- открытых стандартов при разработке оборудования;
- оптимизирующих компиляторов языков высокого уровня (таких, как Си/Си++);
- процессоров со встроенными аппаратными средствами для межпроцессорных коммуникаций;
- многопроцессорных средств отладки.

Развитие технологии производства процессоров приводит ко все большему усложнению их архитектуры. При этом, как правило, увеличивается

число узлов процессора, которые могут одновременно производить обработку информации. Так, в процессоре С6х используется шесть процессорных узлов, работающих параллельно. Поэтому встает задача эффективного использования всех процессорных узлов. Небольшие задачи можно запрограммировать на Ассемблере, но для крупных проектов с ограниченными сроками выполнения необходимо использовать языки высокого уровня. Поэтому к компиляторам языков высокого уровня для процессоров ЦОС предъявляются самые высокие требования в части оптимизации кода. Стандартом является использование оптимизирующих компиляторов языка Си. Технология оптимизации постоянно совершенствуется, и ее самые последние достижения используются в компиляторах для процессоров ЦОС. Кроме того, активно применяются методы оптимизации, использующие особенности конкретного процессора.

Оптимизирующие компиляторы являются традиционно сильной стороной средств разработки фирмы Texas Instruments, что ярко проявилось в компиляторе языка Си для процессора С6х. Он позволяет оптимизировать загрузку всех вычислительных узлов процессора. Фирма LSI (США) провела оценку эффективности этого компилятора на примере реализации функции свертки 3х3, результаты которой представлены на рис. 1: 1 — подпрограмма на языке Си, написанная в свободном стиле с включенной оптимизацией; 2 — подпрограмма на языке Си, использующая принятую технику написания программ Си, облегчающую оптимизацию, с включенной оптимизацией; 3 — подпрограмма на языке Си, использующая короткие ассемблерные вставки, с включенной оптимизацией; 4 — подпрограмма полностью на языке Ассемблер, оптимизированная вручную.

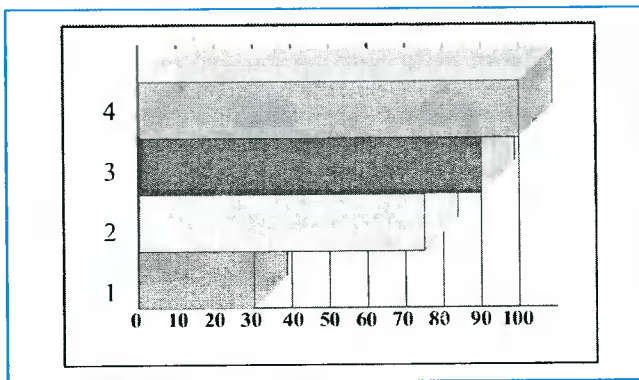


Рис. 1

Таким образом, используя язык Си и метод 3 можно значительно сократить время выполнения проекта, имея небольшой запас производительности.

Для процессоров семейства SHARC также используется оптимизирующий компилятор языка Си. Он реализует стандартные методы оптимизации. Летом 1998 г. фирма Analog Devices анонсировала новое поколение процессоров SHARC ADSP2116х, полностью совместимое с ADSP2106х, но обладающее производительностью на порядок выше. В ADSP2116х используются два процессорных узла и архитектура SIMD (Single Instruction Multiple Data), т.е. одна команда на поток данных. Использование преимуществ этой архитектуры также предъявляет определенные требования к компилятору. Новое поколение средств разработ-

ки для SHARC называется VisualDSP. В новом компиляторе языка Си для процессора ADSP2116х предусмотрены расширения, которые позволяют управлять использованием особенностей архитектуры SIMD.

Все более широкое распространение получает использование операционных систем реального времени (ОСРВ) в системах ЦОС. Это связано прежде всего с тем, что при построении системы ЦОС с множеством асинхронных событий необходим эффективный диспетчер, который позволял бы с наименьшими накладными расходами управлять этими событиями. Для реализации такого диспетчера требуется значительное время, которое является критичным параметром для реализации системы, поэтому предпочтительней воспользоваться ОСРВ для ЦОС. Опыт разработки сложных многопроцессорных систем ЦОС показал, что использование ОСРВ сокращает время проектирования прикладной системы в 2-3 раза. Кроме того, обеспечивается переносимость прикладной задачи между различными вычислительными платформами.

Наибольшей популярностью в настоящее время пользуются три ОСРВ для систем ЦОС, реализованных для указанных процессоров:

- SPOX (TI Santa Barbara, ранее Spectron Microsystems, США);
- Virtuoso (Eonic Systems, Бельгия);
- Diamond (старое название Parallel C, 3L Limited, Великобритания).

Операционная система SPOX для процессоров ЦОС была первой, представленной на рынке, и долгое время оставалась вне конкуренции. SPOX содержит следующие основные компоненты:

- SPOX-KNL — оптимизированное многозадачное, многопроцессорное ядро;
- SPOX-DEBUG — модуль поддержки отладки на уровне задач;
- SPOX-LINK — модуль для разработки драйверов управляющей ЭВМ;
- SPOX-MATH — оптимизированная библиотека функций ЦОС.

Основной особенностью системы является единая модель драйверов устройств ввода/вывода, которая позволяет использовать единый программный интерфейс для управления различными устройствами, что обеспечивает простую переносимость прикладных программ при замене внешних устройств. Модель драйверов построена по эффективной схеме, позволяющей минимизировать пересылки блоков данных между устройствами и задачами. В настоящее время существуют версии SPOX для всех указанных процессоров фирмы Spectron Microsystems фирмой Texas Instruments поддержка процессоров других фирм практически прекращена.

Операционная система Virtuoso самая молодая из представленных систем. Она построена по четырехуровневой схеме:

- ISR0 — обработка прерываний на уровне аппаратуры;
- ISR1 — приоритетная обработка прерываний, не поддерживаемая аппаратурой;
- Nanokernel — уровень наноядра;
- Microkernel — уровень микроядра.

Блок-схема архитектуры представлена на рис. 2.

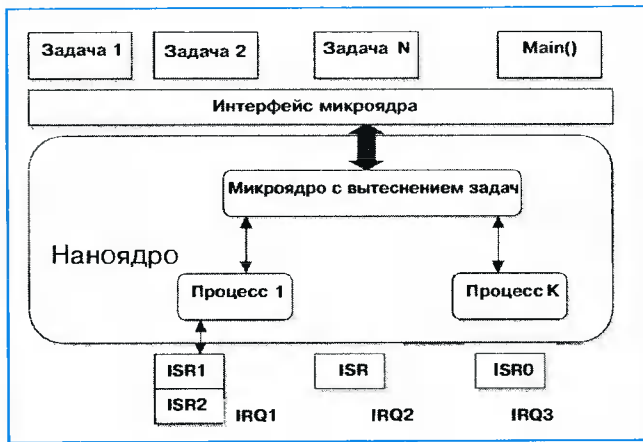


Рис. 2

На уровне микроядра выполняется большинство пользовательских задач, а на уровне наноядра — драйверы устройств, системные задачи и критичные задачи пользователя. На уровне микроядра задачи программируются на языке Си или на языке Ассемблер, а на уровне наноядра только на Ассемблере соответствующего процессора. OCPV Virtuoso имеет обширный прикладной интерфейс и позволяет производить полную настройку системы под конкретную прикладную задачу, но при этом требует глубокого изучения как самой Virtuoso, так и соответствующего процессора ЦОС. Дополнительными компонентами системы являются библиотеки оптимизированных функций ЦОС. Операционная система Diamond была разработана для транспьютеров и изначально ориентирована на многопроцессорные вычисления. Она использует простую и эффективную модель межпроцессорных коммуникаций. Каждая задача в системе представляет собой “черный ящик”, имеющий входы и выходы, через входы и выходы, которые являются виртуальными каналами, задачи коммутируются друг с другом. Заботу о физическом протоколе соединения задач берет на себя система. На рис. 3 в качестве примера приведены три задачи на двух процессорах. Разработчик системы ЦОС может свободно перемещать задачи на различные процессоры без изменения исходного текста программ, требуется только редактирование файла конфигурации, в котором описывается распределение задач между процессорами, межпроцессорные и межзадачные связи. Утилита конфигурирования на основе этой информации строит физические связи между задачами и создает загружаемый двоичный файл.

Операционная система Diamond использует наиболее эффективные механизмы межпроцессорного обмена, присутствующие у конкретного процессора. Так, для процессоров TMS320C4x и SHARC используется межпроцессорный обмен через линки с использованием каналов DMA, для процессоров TMS320C6x в базовой конфигурации — последовательные порты и предоставляется возможность разработчикам аппаратуры построить драйверы для конкретной реализации межпроцессорного взаимодействия (общая шина, двухпортовая память, FIFO и др.). Система предоставляет полный сервис для многозадачных и многопроцессорных вычислений, легко реконфигурируется и совместима по исходным текстам на любой аппаратной платформе ЦОС. Недавно фирма 3L представила версию универсального Host-сервера для систем на процессорах SHARC, рабо-

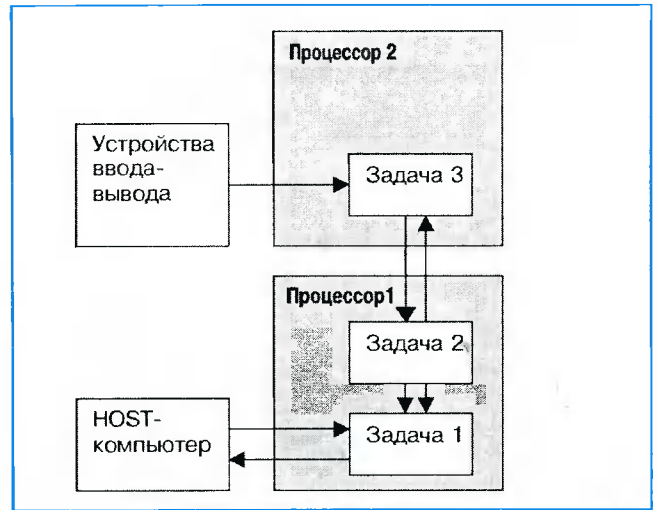


Рис. 3

тающего через интерфейс JTAG. Его использование позволяет быстро начать разработку прикладной программы на новой аппаратуре, без ожидания реализации интерфейса с Host-компьютером. Дополнительно также предлагаются библиотеки оптимизированных функций ЦОС.

Следует отметить, что фирма 3L получила мощную поддержку со стороны одного из крупнейших производителей аппаратуры ЦОС фирмы Spectrum Signal Processing (Канада), которая сделала эту OCPV базовой для всех своих систем ЦОС на процессорах TMS320C6x и SHARC, но в настоящее время развитие системы для процессоров семейства SHARC прекращено.

Очень важное место в разработке систем ЦОС занимают отладчики, основное требование к ним — поддержка отладки в реальном времени. Как было указано выше, все современные процессоры имеют специальный аппаратный отладочный интерфейс JTAG. Он позволяет управлять как отдельным процессором, так и многопроцессорной системой в целом. Поддерживаются на аппаратном уровне точки останова. Аппаратные механизмы позволяют прикладной задаче при отладке выполняться в реальном времени.

Для процессоров семейства TMS320 стандартом отладки стал пакет Code Composer фирмы GO DSP (Канада), который был приобретен фирмой Texas Instruments. Этот пакет представляет собой полнофункциональную интегрированную среду (IDE), которая обеспечивает создание проекта, редактирование исходных текстов, задание ключей компиляции и компоновки, и отладку прикладных программ в исходных текстах на языках Си и Ассемблер (рис. 4). Также обеспечивается просмотр памяти в любом формате, в том числе и в графическом виде. Специальный менеджер обеспечивает общее управление всеми процессорами в системе — старт, стопи т.д.

Новая версия данного продукта — Code Composer Studio. Ее основные особенности — возможность подключения к среде программных модулей пользователя (plug-in) и динамическое отслеживание состояния переменных в памяти ЦОС. Code Composer Studio поставляются в настоящее время для процессоров TMS320C5x/6x, и в дальнейшем выйдут версии для других процессоров.

Для процессоров семейства SHARC используются отладчики — EZ-ICE фирмы Analog Devices, Vista-ICE фирмы White Mountain DSP (США) и

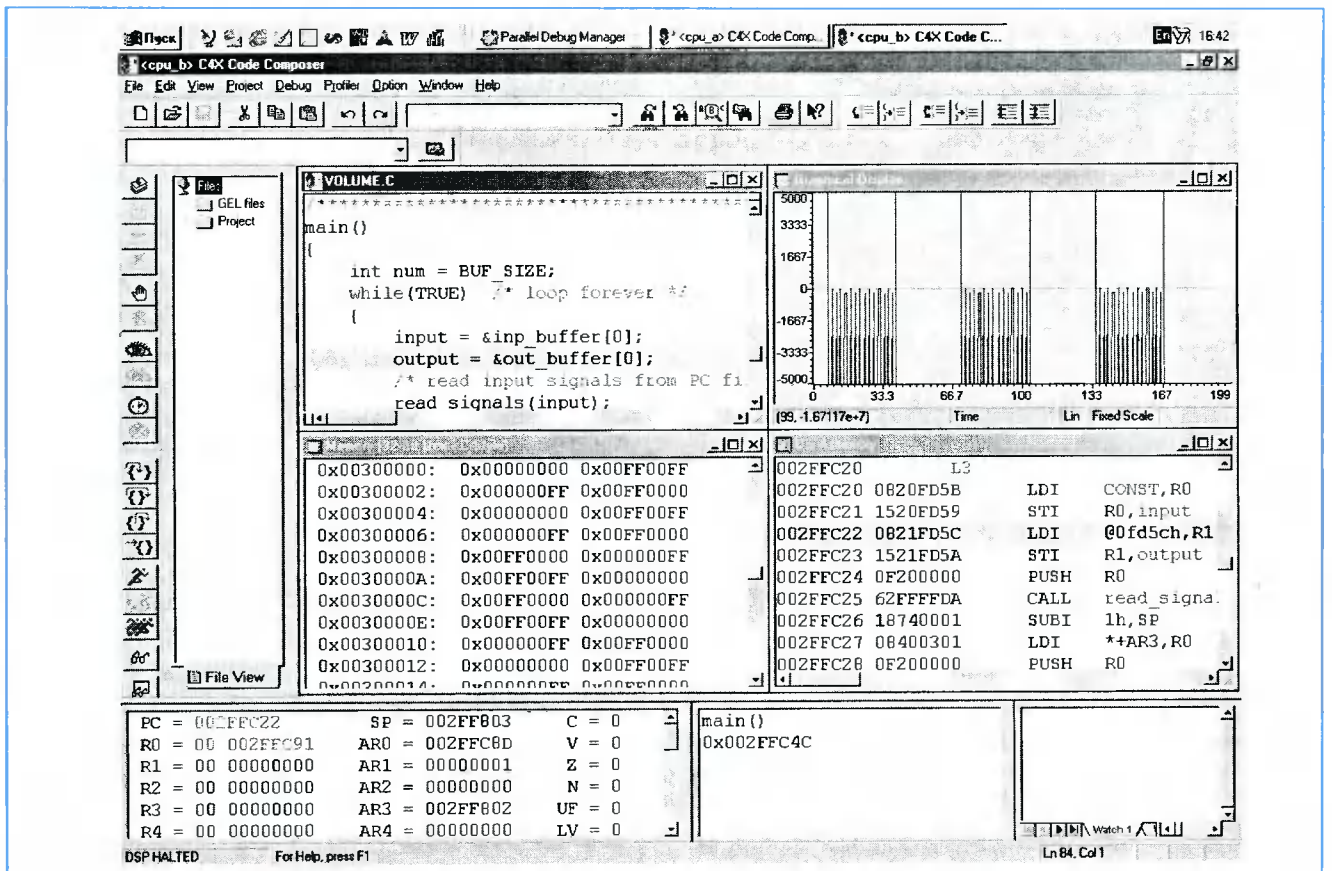


Рис 4

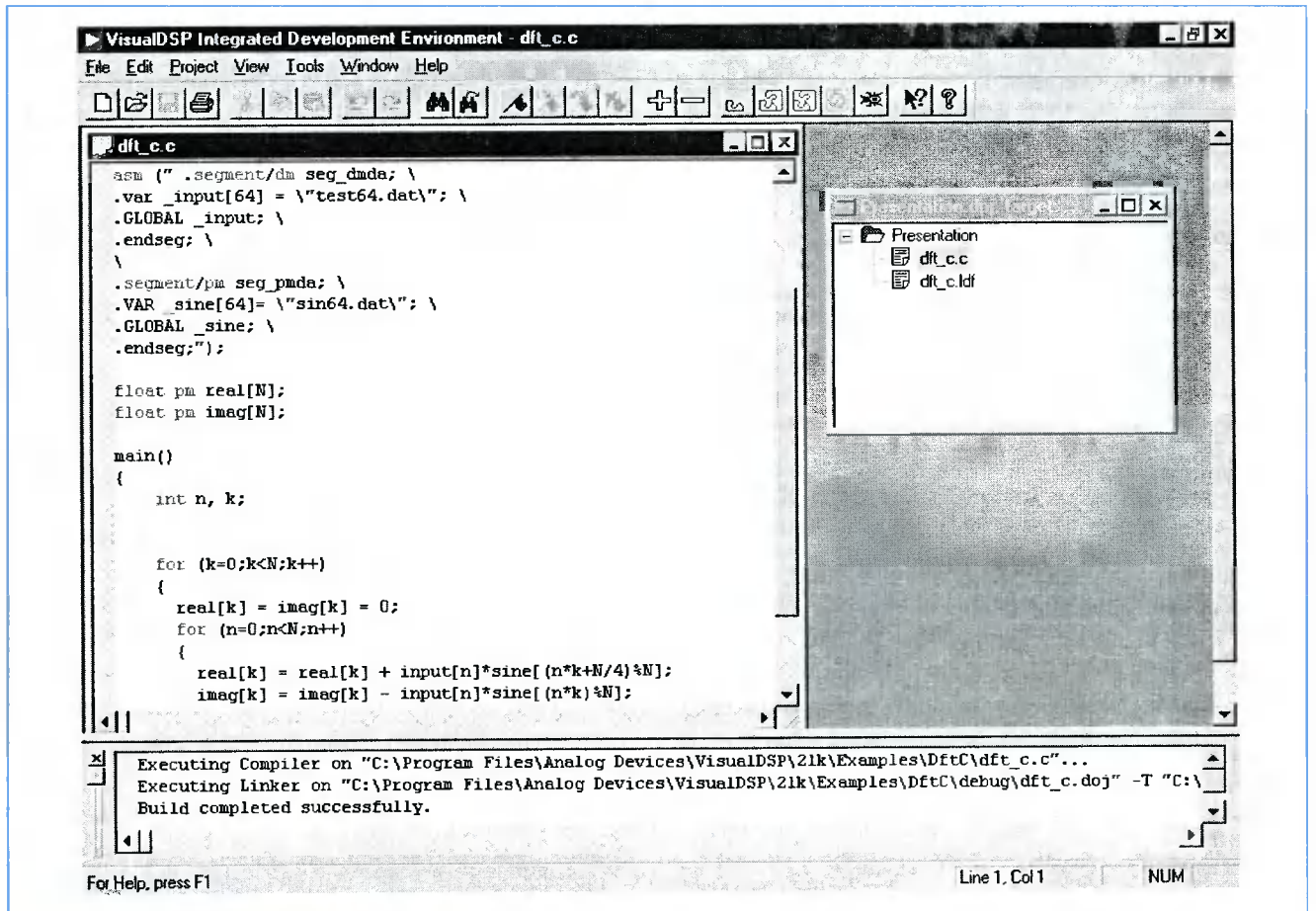


Рис 5

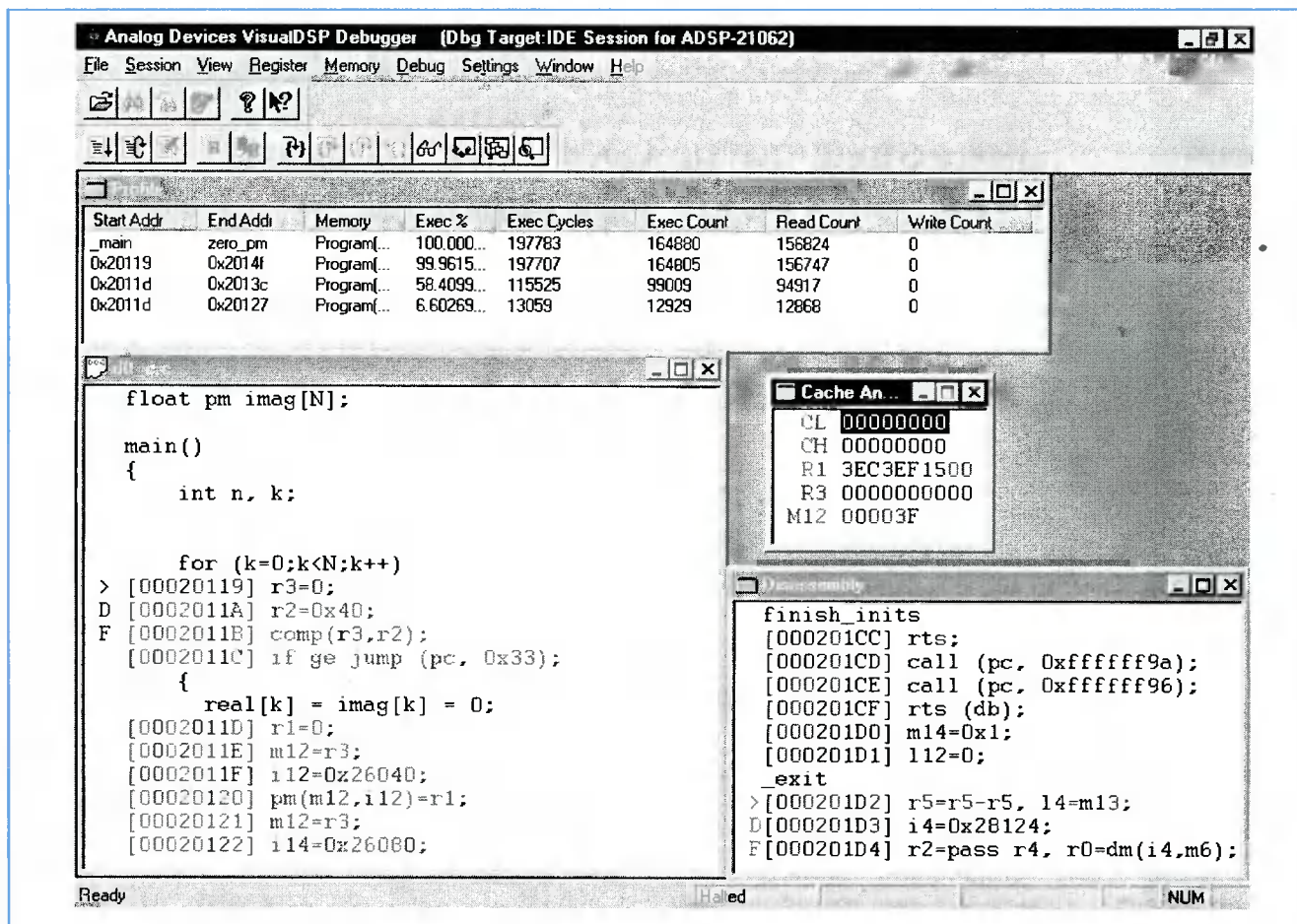


Рис. 6

ASPEX-ICE фирмы Allant Software Corporation (США), также использующие интерфейс JTAG. Причем, для многопроцессорных систем на SHARC используется Vista-ICE, который позволяет производить отладку одновременно на всех процессорах в системе. Отладчик EZ-ICE позволяет производить отладку только на одном выбранном процессоре. В настоящее время вышла новая версия кросс-средств фирмы Analog Devices — VisualDSP, которая позволяет использовать IDE для компиляции и отладки программ (рис. 5 и 6). Поставляются также эмуляторы Vista-ICE и ASPEX-ICE, поддерживающие отладку через порт USB при использовании аппаратуры фирмы White Mountain DSP Apex-ICE USB.

подавляющее большинство новейших разработок многопроцессорных систем ЦОС базируется на процессорах SHARC. Это связано прежде всего:

- с простотой проектирования, отладки и масштабируемости систем без дополнительного оборудования для межпроцессорных коммуникаций (используются высокоскоростные линки);

- с анонсированием фирмой Analog Devices нового поколения процессоров SHARC ADSP2116x, которые по производительности не уступают семейству TMS320C6x и имеют еще более скоростные линки (100 Мбайт/с) для межпроцессорного обмена.

Источники статьи:

1. Texas Instruments web site: <http://www.ti.com>
2. Analog Devices web site: <http://www.analog.com>
3. GO DSP web site: <http://www.go-dsp.com>
4. White Mountain web site: <http://www.wmdsp.com>
5. Allant Software web site: <http://www.allant.com>
6. Eonic web site: <http://www.eonic.com>
7. 3L web site: <http://www.threeL.co.uk>
8. InSys web site: <http://www.insys.ru>

ЦИФРОВЫЕ СИГНАЛЬНЫЕ ПРОЦЕССОРЫ. КОНЦЕПЦИЯ ТРЕХ ПЛАТФОРМ КОМПАНИИ TEXAS INSTRUMENTS. ПЛАТФОРМА TMS320C5000

С 1998 г. фирма Texas Instruments концентрирует свои усилия на развитии цифровых сигнальных процессоров (ЦСП) трех основных платформ. С представителями старшей платформы 6000 читатели познакомились в предыдущем номере журнала. Настоящая статья посвящена платформе 5000 цифровых сигнальных процессоров производства Texas Instruments.

Цифровые сигнальные процессоры платформы 5000 (TMS320x54x) разработаны этой фирмой для обработки 32-разрядных устройств на 16-разрядной платформе. Процессоры платформы 5000 имеют высокую производительность (до 200 MIPS), малые габариты, достаточно просты в использовании. Особое внимание при разработке процессоров платформы 5000 было уделено уменьшению энергопотребления. В частности, в уже существующих моделях ЦСП 5000 серии потребление не превышает 0,05 Вт.

Функциональная схема TMS320x54x приведена на рисунке.

Ядро процессора содержит устройство **MAC**, состоящее из умножителя 17x17 и 40-разрядного сумматора, позволяющего выполнять умножение с накоплением за один такт процессора. Массивы данных и коэффициентов поступают в **MAC** по внутренним шинам процессора. Процессоры платформы 5000 содержат четыре 16-разрядные внутренние шины программ/данных **C, D, E, P**. Результат операции может быть сохранен в одном из двух 40-разрядных аккумуляторов **ACC A** или **ACC B**. Работа устройства **MAC** поддерживается командой **MAC**, которая может быть записана в виде

MAC *AR2+, *AR3+, A.

Знаком * обозначены указатели массивов данных и коэффициентов. Знак "+" показывает, что каждый из указателей увеличивается на 1, последовательно проходя оба массива. Третий операнд **A** указывает на регистр аккумулятора **A**.

Для оценки производительности ЦСП важно оценить время работы этой команды. Команда читает два операнда из памяти, модифицирует оба указателя, перемножает два операнда и сохраняет результат в аккумуляторе. В сигнальных процессорах TMS320x54x команда **MAC** выполняется за один такт.

Кроме умножения с накоплением ЦСП выполняют множество арифметических операций. Для этих операций в процессорах TMS320x54x имеется встроенное 40-разрядное арифметическое логическое устройство **АЛУ**. Результат действия **АЛУ** в арифметической или логической форме может пересылаться в один из аккумуляторов. Кроме вы-



полнения стандартных битовых процедур, **АЛУ** может производить суммирование. Это позволяет осуществлять простые вычисления без использования **MAC**. Входы устройств **АЛУ** и **MAC** дают возможность пользователю максимально эффективно обрабатывать код. **АЛУ** может использовать любой из аккумуляторов и генерирует стандартный байт статуса с флагами переполнения аккумуляторов **A** и **B**.

АЛУ поддерживает следующие команды: ввод, суммирование, вычитание, сохранение результата. В частности, операция **t = s+e-r** в Ассемблере будет иметь следующий вид:

LD	@s,A
ADD	@e,A
SUB	@r,A
STL	A,@t

Каждая из этих команд выполняется за один такт. В случае если хотим использовать **B** аккумулятор, то должны просто заменить **A** на **B**.

Важным элементом ЦСП TMS320x54x является сдвиговый регистр. Данные, поступающие в ЦСП имеют 16 разрядов, аккумулятор — 40. Сдвиговый регистр позволяет входной величине изменяться в пределах -16...+31 бит. Это особенно полезно в случае разных размеров входного и выходного слов. Например, 16-битные коэффициенты или данные могут быть расположены внутри 40 битного аккумулятора в процессе ввода, сложения и т.д. произвольным образом; благодаря сдвиговому регистру они могут быть упорядочены. Команда **LD X** сдвигает 16 бит и сохраняет их в верхней части аккумулятора **A**. Сдвиг с шины в регистр автоматически выполняется в течение одного такта. Подобно этому перенос 16-разрядной константы из **A** в **B** также может быть выполнен за один такт. Команда **STH X** дает верхние 16 бит и запоминает их.

Временный **T**-регистр поддерживает данные, загружаемые из памяти. Данные, загруженные в **T**-регистр, могут быть далее отправлены в **MAC** или **АЛУ**.

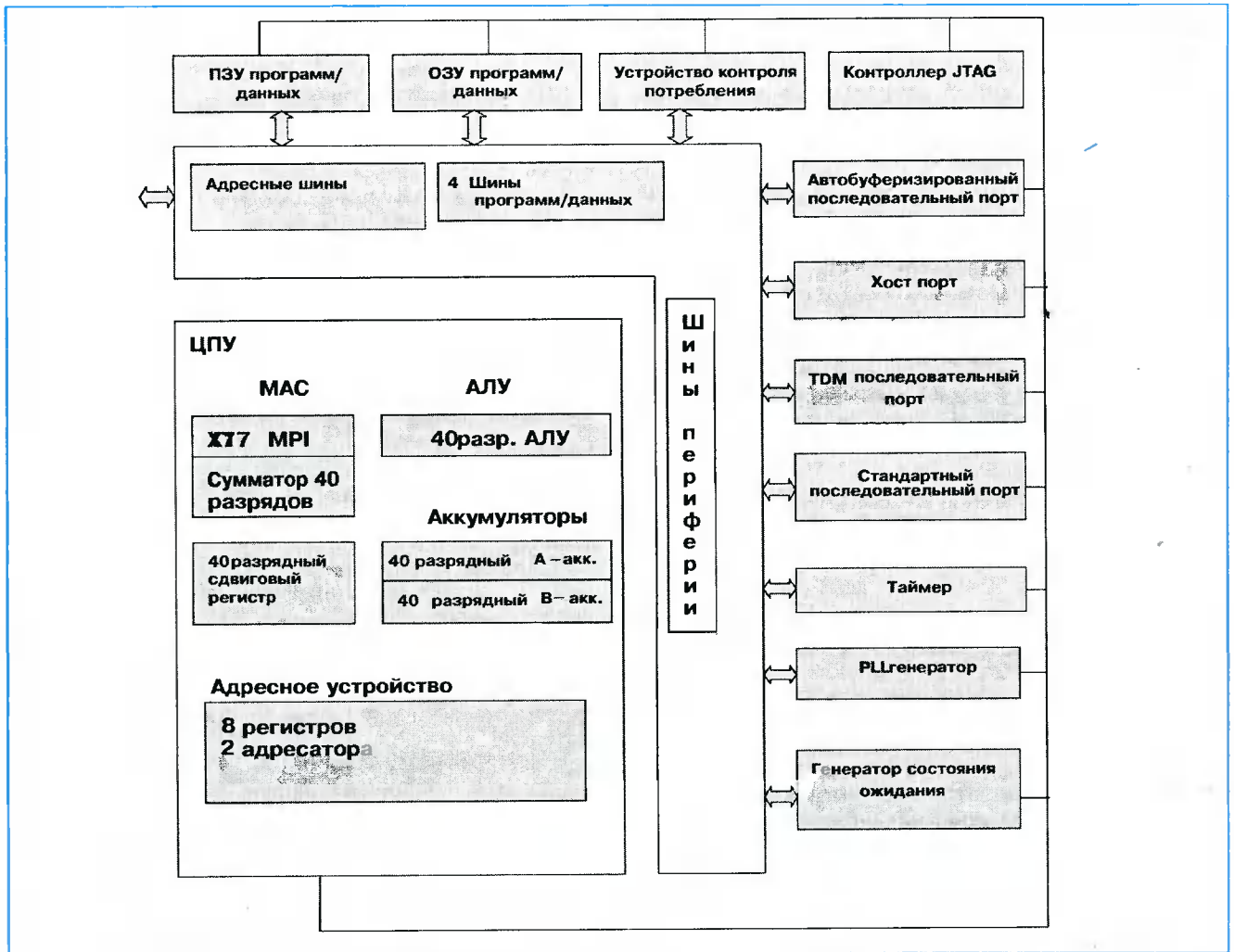


Рис. 1

Например, если хотим умножить x на a , то вместо того, чтобы установить указатели на каждый из массивов в **MAC** команде, можно использовать прямую адресацию, чтобы получить x и ввести его в **T**-регистр. Следующим шагом должны умножить его на a :

```
LD    @x,T
MPY   @a,A
```

Операнд **MPY** подразумевает **T**-регистр, как второй сомножитель. Несмотря на то, что эта операция занимает два такта, это быстрее, чем применение одного цикла **MAC**, так как не требует установок.

Временный **T**-регистр позволяет также работать с плавающей запятой. Содержимое аккумулятора в экспоненциальной форме может быть помещено в **T**-регистр. При этом, хотя ЦСП серии 5000 не являются процессорами с плавающей запятой, они могут использоваться для ряда операций, требующих **EXP** кодирования.

Для того чтобы понять, каким образом ЦСП TMS320C54x позволяет достичь высокой производительности и высокоскоростной работы, рассмотрим конвейерную структуру выполнения его команд, которое обычно происходит в шесть этапов:

- 1) подготовка — определение адреса команды;
- 2) чтение (команда отыскивается в памяти по заданному адресу);
- 3) декодирование команды и составление плана ее выполнения;

4) доступ к памяти (если требуются операнды, то необходимо понять, в какой области памяти они расположены);

- 5) считывание данных;
- 6) выполнение команды.

Этап подготовки реализуется программным счетчиком **PC**. Команда считывается из внешней или внутренней памяти через программную шину **P**. Декодирование происходит в декодирующем устройстве или "мозге" ЦСП, где планируется ее выполнение. Доступ к памяти данных осуществляется передачей адресов по адресным шинам **C** и/или **D**. В фазе чтения данные поступают в ЦСП по шинам данных **C** и/или **D**. В фазе выполнения команды результат может быть записан в память из регистра по шине **E**.

Выполнение команд процессором TMS320x54x происходит конвейерно. Все команды должны пройти через шесть фаз, которые занимают шесть тактов, однако, поскольку каждая фаза использует для своего формирования независимые аппаратные средства, любые шесть команд могут быть последовательно обработаны за шесть тактов. Начнем с команды 1, ее первый элемент подготовка, она приводит к фазе чтения, однако предыдущее устройство свободно, оно может приступить к подготовке для команды 2, в то время пока команда 1 находится в фазе чтения. В следующем такте команда 1 находится в фазе декодирования, в то время пока команда 2 — в фазе чтения, а команда 3 — в фазе подготовки. Этот процесс продол-

жается и во время выполнения команды 1. Таким образом, команда 2 выполняется всего на такт позднее команды 1, а не на шесть, как следовало ожидать. Этот процесс автоматически выполняется в ЦСП и не требует от программиста дополнительных действий.

Одной из наиболее общих задач, возлагаемых на ЦСП в конкретных приложениях, является цифровая фильтрация. В частности, в модемах и других системах, использующих фазо-кодо-манипулированные сигналы, применяются симметричные цифровые фильтры сигналов с конечной импульсной характеристикой (симметричные КИХ-фильтры).

Традиционно алгоритм фильтрации (сумма произведений) может быть записан в виде N умножений и суммирований для фильтра N -размера, в частности для $N = 8$ алгоритм принимает вид

$$y(n) = a_0x(8)+a_1x(7)+a_2x(6)+a_3x(5)+a_3x(4)+a_2x(3)+a_1x(2)+a_0x(1),$$

где x — последовательные отсчеты сигнала; a — коэффициенты.

Однако, учитывая симметрию коэффициентов, уравнение можно перегруппировать, уменьшив число умножений до $N/2$ (в данном случае до 4):

$$y(n) = a_0(x_8+x_1)+a_1(x_7+x_2)+a_2(x_6+x_3)+a_3(x_5+x_4).$$

Таким образом, процесс симметричной КИХ-фильтрации заключается в том, чтобы сначала сложить между собой два значения данных, которые умножаются на один и тот же коэффициент:

ADD *AR2+0%, *AR3+0%, A
RPTZ B, #(N/2)
FIRS *AR2+0%, *AR3+0% , COEFS

Первая команда — сложение двух операндов с использованием указателей **AR2**, **AR3**. Указатели адреса автоматически модифицируются, вычисляя адреса следующей пары отсчетов для следующего суммирования и так $N/2$ раз. Команда **FIRS** берет сумму из аккумулятора **A**, умножает ее на общий коэффициент, взятый с программной шины, и суммирует с предыдущим значением в регистре **B**. В то время пока **MAC** выполняет умножение с накоплением, **ALU** формирует новую пару данных с шин **C**, **D** и суммирует их в аккумуляторе. Таким образом, комбинация шин и аппаратных средств процессора TMS320x54x позволяет решить задачу симметричной фильтрации за $N/2$ тактов.

Рассмотрим другое известное и достаточно общее приложение — адаптивный КИХ-фильтр. Стандартный КИХ-фильтр, как известно, реализует алгоритм умножения с накоплением. Процесс адаптации требует, чтобы, произведя вычисления, изменили его характеристики по определенному закону. Если выходной сигнал фильтра остается постоянным, это означает, что адаптация не требуется. Различие между двумя выходными величинами показывает на необходимость изменения коэффициентов. Причем чем больше это различие, тем большие изменения должны быть сделаны. Сигнал ошибки используется для подбора каждого из коэффициентов, чтобы поддерживать постоянным выходной сигнал в каждой итерации.

В каждой итерации необходимо определить ошибку фильтра, преобразовать ее в множитель и определить, как часто мы должны проводить адап-

тацию. Рассмотрим, как реализуется этот алгоритм:

- вычисление сигнала ошибки $e(i) = d(i)-y(i)$;
- его масштабирование $e(i) = B^*e(i)$.

Эти операции выполняются в начале итерации. Непосредственно процесс адаптации включает в себя следующие операции:

- масштабирование сигнала ошибки входным сигналом $e(i) = x(i-k)*e(i)$;
- суммирование ошибки с коэффициентом $b(i+1) = b(i)+e(i)$;
- модификация коэффициента $b(i) = b(i+1)$.

Эти операции осуществляются для каждой из N точек.

Легко убедиться, что процесс адаптации требует для N -звенного фильтра $3N$ шагов, реализация самого фильтра требует еще $2N$ шагов, таким образом для N -звенного адаптивного КИХ-фильтра необходимо $5N$ шагов программы.

Учитывая, что в ЦСП TMS320x54x реализовано устройство умножителя с накоплением, можем уменьшить количество операций до $4N$. Используя параллельное умножение, можем объединить два шага в алгоритме адаптации и таким образом сократить число операций до $3N$. Специальная команда **LMS**, поддерживаемая аппаратно в ЦСП 5000, позволяет просуммировать коэффициент с сигналом ошибки в процессе выполнения умножения с накоплением, такое решение позволяет реализовать алгоритм адаптивной КИХ-фильтрации за $2N$ такта. Как и **MAC** устройство, **LMS** использует два входа для массивов данных и коэффициентов. Обычно **MAC**, реализуя процесс фильтрации, использует **B** аккумулятор, а коэффициент суммируется со специфически взвешенной ошибкой, вычисляемой параллельно в **A** аккумуляторе.

Команды **FIRS** и **LMS** не единственные из множества высокопроизводительных команд ЦСП платформы 5000. Имеется целый ряд других аппаратно поддерживаемых команд, созданных, чтобы обеспечить максимально быструю работу процессора. Среди них следует отметить команду полиномиального деления **POLY** и команды декодирования по алгоритму Виттерби **DADST**, **DSADT**, **CMPS**. Каждая из них дает выигрыш в производительности от 2 до 5 раз по сравнению с обычными командами. Кроме того, ядро процессора семейства 5000 включает в себя эффективные механизмы управления прерываниями, повтора команд и вызова подпрограмм.

Шинная архитектура процессоров семейства 5000 позволяет пользователю работать с большими массивами внутренней и внешней памяти. Данные к ЦПУ транслируют внутренняя шина данных **D**, шина коэффициентов **C** и программная шина **P**. Шина **E** используется для сохранения результатов в памяти. Процессоры имеют также двунаправленную внутреннюю шину для доступа к размещенной на кристалле периферии. В каждом цикле некоторое количество шин может быть подключено к внутренней памяти и хотя бы одна шина должна общаться с внешними приборами. При этом даже если несколько шин подключены к внешним источникам, внутренняя контрольная логика препятствует переполнению и поддерживает процесс обработки множественных запросов. Адреса, необходимые для выполнения команд, поступают по четырем адресным шинам, генерация адресов осуществляется в двух дополнительных адресных регистрах **ARAU0** и **ARAU1**.

Скорость системы определяет, как правило, наиболее медленный процесс. В ряде случаев умно-

жение, аккумуляция, сдвиг поинтеров определяют скорость системы, а пересылка данных практически не занимает времени. В других случаях скорость работы процессора существенно выше, чем время обращения к памяти, и тогда в процессе ожидания данных из памяти ЦПУ может выполнять другие операции.

Внутренняя память — важный элемент повышения производительности и уменьшения цены любого ЦСП (табл. 1). Внутренняя память ЦСП семейства 5000, в зависимости от типа прибора, может содержать до 192К 16-разрядных слов. ПЗУ и ОЗУ объединены в блоки, каждый из которых доступен в течение любого цикла, что важно для достижения максимальной производительности ЦСП, ориентированных на конвейерную обработку.

Таблица 1
Структура внутренней памяти ЦСП
платформы 5000

C5000	DARAM	SARAM	ROM
TMS320C5420	32K	168K	-
TMS320C5402	16K	-	4K
TMS320C5410	8K	56K	16K
TMS320C549	8K	24K	16K
TMS320C548	8K	24K	24K
TMS320C545/6	2 K	6K	48K
TMS320C542/3	10K	-	2 K
TMS320C541	5K	-	28K

Во внутреннем ОЗУ всегда присутствует дву-портовая память **DARAM**, обеспечивающая два доступа к памяти в пределах такта как для записи, так и для считывания.

Интерфейс внешней памяти, подключаемой к ЦСП платформы 5000, прямой; 24-разрядная адресная шина позволяет осуществлять прямой доступ к внешней памяти 8 Мбайт. Данные выбираются из памяти или заносятся в память 16-разрядными словами, хотя загрузчик позволяет при необходимости использовать 8-разрядные слова. Отметим, что в TMS320x54x имеется возможность подключения трех типов внешней памяти:

- распределенная память данных и программ;
- память ввода/вывода, подобная 64К I/O порту (как в Intel);
- расширенная память данных.

Распределенные массивы данных, программ и портов сопровождаются линиями стробов **PS**, **DS**, **IS**. Встроенные регистры позволяют пользователю TMS320x54x обращаться как к быстрой, так и к медленной внешней памяти или комбинировать различные виды памяти между собой. Если для подключения некоторого вида памяти требуется состояние ожидания, встроенный регистр может быть также запрограммирован на задержку и использоваться только тогда, когда память подключена.

Наличие шин **Clock** и **Frame**, в добавление к стандартным шинам данных, позволяет последовательно порту TMS320x54x обеспечивать высокую скорость обмена с периферийными устройствами на прием и на передачу. Независимые таймеры, линии и регистры могут использоваться с различными скоростями и в разных режимах.

Последовательный порт представляет собой прибор, независимый от ЦПУ, позволяющий ЦСП продолжать работу без срывов во время последовательных пересылок. Независимость от ЦПУ еще

более расширяется наличием двойного буфера в каждом из каналов. Прерывание может поступить на ЦПУ во время передачи слова, но буфер предоставляет возможность ЦПУ работать, пока не станет время обработки прерывания.

Буферизированный последовательный порт предоставляет TMS320x54x еще более высокий уровень независимости порта от ЦПУ. Если последовательный порт принимает массив данных, которые должны быть обработаны после их полного поступления, синхронный последовательный порт должен прервать работу ЦСП, чтобы передать каждое слово в массив памяти. Поэтому ЦСП не может начать обрабатывать массив пока не поступят все N слов. Вместо этого буферизированный последовательный порт сам может сообщить сколько слов заключено в массиве и может сохранить массив в собственной памяти. Когда загружен весь массив, происходит прерывание ЦСП, и ЦПУ может приступить к его обработке. Это дает огромный выигрыш в прерываниях и упрощает работу программиста.

Прямое соединение 6-контактного интерфейса TMS320x54x с микросхемой TLC320AD90C обеспечивает бесперебойную связь по последовательному порту с множеством абонентов. Порт McBSP способен идентифицировать и выбирать интересующий нас слот. Последовательный порт автоматически переводит данные в линейное представление и передает данные в контроллер памяти (DMA). Если данные испорчены, DMA, "зная" размер и номер пакета, реконструирует пакет во внутренней памяти. Только когда данные пакета полны и записаны в память, DMA сообщает ЦПУ, что новый пакет данных готов к обработке. Когда ЦПУ завершит свою работу, оно сообщает DMA, что пакет готов к передаче. Те же операции происходят при передаче данных. Таким образом, наличие DMA в структуре ЦСП платформы 5000 позволяет полностью освободить ЦПУ от всех манипуляций с данными и использовать его только для вычислений.

Процессоры платформы 5000 предоставляют пользователю для работы с последовательными портами множество возможностей (табл. 2):

Standart — последовательный порт, обеспечивающий прерывание по каждому слову;

TDM дает возможность соединить до 8 абонентов с разделением времени;

BSP-порт включает автобуферизацию;

McBSP эмулирует все виды портов.

Таблица 2
Организация портов в ЦСП серии 5000

C5000	McBSP	BSP	TDM	Standart
TMS320C5420	6	-	-	-
TMS320C5402	2	-	-	-
TMS320C5410	3	-	-	-
TMS320C548/9	-	2	1	-
TMS320C545/6	-	1	-	1
TMS320C542/3	-	1	1	-
TMS320C541	-	-	-	2

Кроме последовательного интерфейса, ЦСП платформы 5000 имеют встроенный хост-порт. В отличие от синхронного последовательного порта, хост-порт является асинхронным 8- или 16-битным портом, созданным, чтобы обеспечить интерфейс с рядом внешних хост-процессоров.

Хост-порт имеет шину данных и линию контрольного сигнала. Линия контроля позволяет обеспечить соединение хост-процессора с ЦСП в нескольких режимах и фиксировать время соединения. Хост-порт очень полезен для загрузки процессоров серии 5000 без ПЗУ с системного процессора или для обмена выходными данными между ЦСП и хост-процессором в реальном масштабе времени. Хост-порт также часто используется для подключения нескольких TMS320xC54x к одному хост-процессору.

Контроллер памяти (DMA), встроенный в модели ЦСП C5410, C5420 и C5402, автоматизирует обмен данными между внешней и внутренней памятью ЦСП и внешними устройствами через последовательный и хост-порты.

Имея данные по организации памяти и портов ЦСП семейства 5000, легко сделать выбор модели для конкретной разработки исходя из параметров и цены различных моделей (табл. 3).

Таблица 3
Характеристика моделей ЦСП серии 5000

C5000	RAM/ROM	НПИ, бит	DMA, каналов	Последовательный порт
TMS320C5420	200 К/-	16	12	6 McBSP
TMS320C5402	16 К/4 К	8	6	2 McBSP
TMS320C5410	64 К/16 К	8	6	2 BSP/1 TDM
TMS320C548/9	32 К/16 К	8	-	1 BSP/1 TDM
TMS320C545/6	6 К/48 К	8	-	1 BSP/1 Std
TMS320C542/3	10 К/2 К	8	-	3 McBSP
TMS320C541	5 К/28 К	8	-	2 Std

Одним из достоинств ЦСП TMS320x54x является встроенный часовой генератор PLL, который может преобразовывать тактовую частоту, задаваемую внешним кварцевым генератором на плате, в тактовую частоту, необходимую для работы ЦСП. Генератор PLL может преобразовать тактовую частоту в отношении M/N, где M и N целые. Это значит, что можно использовать в качестве тактового практически любой генератор, имеющийся на плате.

Отличительной особенностью ЦСП платформы 5000 является крайне низкое энергопотребление. Процессор может встраиваться в конструкцию без теплоотвода. Это позволяет продлить время жизни батарей питания, уменьшать стоимость устройств, так как они не требуют дополнительных охлаждающих приспособлений (вентиляторов или радиаторов), применять ЦСП в мобильных устройствах.

Для снижения энергопотребления в семействе TMS320xC54x используются следующие механизмы:

- контроль внешних и внутренних шин, позволяющий избежать рассеяния энергии, когда шины не используются;
- понижение частоты процессора, когда не требуется максимальная производительность;
- состояние частичного выключения IDLE 1, 2, 3 (IDLE 1 выключает ЦПУ, оставляя активной перифе-

рию, IDLE 2 отключает часть периферии оставляя активными порты, IDLE 3 выключает таймер и переводит ЦПУ в режим ожидания внешнего прерывания);

- понижение тактовой частоты процессора с помощью генератора PLL.

Понижение тактовой частоты также снижает расход энергии и потери на электромагнитное рассеяние. Если для выполнения задания требуется меньшая производительность, чем в состоянии дать процессор, то это также позволит получить экономию энергии.

Остановимся подробнее на новых моделях ЦСП платформы 5000. Цифровой сигнальный процессор TMS320C5402 проводит нижнюю границу, а более сложные ЦСП TMS320C5410(C5420) определяют верхнюю границу стоимости этой полностью программно-совместимой инфраструктуры. Процессор TMS320xC549 в настоящее время доступен в двух версиях с напряжением питания ядра 3,3 В (TMS320LC549) и 2,5 В (TMS320VC549). Версия 3,3 В — это просто повторение процессора TMS320C548. Версия 2,5 В отличается меньшим энергопотреблением и имеет большую производительность, равную 100 MIPS, по сравнению с производительностью 80 MIPS для версии 3,3 В. Процессор TMS320xC549 имеет 8К двупортовой памяти, организованной в четыре индивидуально адресуемых блока по 2К. Статическое ОЗУ объемом 24К организовано в виде трех блоков по 8К. Таким образом, ЦСП позволяет с помощью четырех шин осуществить 11 доступов во внутреннюю память за один такт.

Процессор TMS320C5410 имеет память 64К встроенной ОЗУ; из них 8К двупортовой памяти, контроллер памяти DMA и 3-канальный буферизированный последовательный порт.

Процессор TMS320VC5402 — самый недорогой процессор платформы 5000. При массовых продажах его стоимость составляет около 5\$. Тем не менее он имеет 16К слов встроенной ОЗУ, 2-канальный буферизированный последовательный порт и производительность 100 MIPS.

Наиболее производительным ЦСП из семейства 5000 является процессор TMS320VC5420, представляющий собой два процессора TMS320VC5410 в одном корпусе. Это позволяет вдвое повысить производительность за счет распараллеливания процесса вычислений.

В будущем платформа 5000 будет развиваться в двух направлениях. Одно из них — это снижение стоимости (например, процессора TMS320xC5402). Другое — это ЦСП серии 5000 будут иметь большую производительность и меньшее энергопотребление за счет перехода на технологию 0,15 мкм. Уже на начало следующего года запланирован выпуск процессоров TMS320VC5409 с напряжением питания 1,8 В и процессоров TMS320UVC5409 и TMS320UVC5402 с напряжением питания 1,2 В, анонсирован процессор TMS320VC5416-160 с производительностью 160 MIPS и 128К встроенного ОЗУ.

ЦИФРОВЫЕ ПРОЦЕССОРЫ ОБРАБОТКИ СИГНАЛОВ ФИРМЫ ANALOG DEVICES

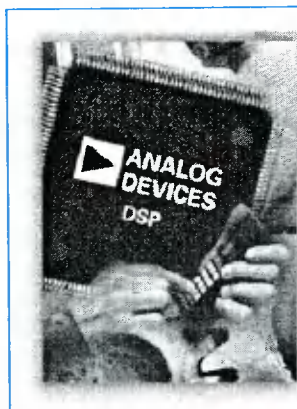


Фирма Analog Devices Inc. (США) более 30 лет широко известна в мире как ведущий производитель прецизионных и производительных аналоговых интегральных микросхем. Постоянное совершенствование собственной технологии изготовления интегральных схем (ИС) и богатый опыт поддержки заказчиков, применяющих эти микросхемы в своих конечных изделиях, позволили фирме стать одним из лидеров в области ЦОС. Осуществлена реализация в виде двух семейств (16- и 32-разрядных) универсальных программируемых цифровых процессоров для обработки сигналов. Основной отличительной особенностью технологии изготовления ИС явилась полная программная и частичная аппаратная (pin to pin) совместимость разных модификаций процессоров в рамках семейства. Каждое из семейств прошло свой собственный путь эволюции, и в настоящее время на рынке широко используются процессоры, которые можно отнести к третьему поколению эволюции. Ниже будут рассмотрены основные отличительные архитектурные особенности процессоров обоих семейств, приведены их основные характеристики и представлены направления развития и пути повышения производительности процессоров в ближайшем будущем.

ADSP-21xx — семейство программно и аппаратно совместимых 16-разрядных цифровых процессоров обработки сигналов

ADSP-2101/2104/2105/2115 — 16-разрядные программно и аппаратно совместимые процессоры обработки сигналов второго поколения. Как было отмечено, в настоящее время серийно выпускаются сигнальные процессоры, относящиеся к третьему поколению эволюции. К ним относятся процессоры семейства ADSP-218x. Процессоры второго поколения эволюции (ADSP-2101/2104/2105/2111/2115) с максимальной производительностью 25 MIPS (миллионов инструкций в секунду) также продолжают серийно выпускаться, но их применение в новых изделиях становится экономически невыгодным, так как при стоимости, практически сопоставимой с процессорами третьего поколения, они значительно проигрывают им в как в объеме внутренних ресурсов, так и в производительности.

ADSP-218x — 16-разрядные программно и аппаратно совместимые процессоры обработки сигналов третьего поколения. Сохраняя программную совместимость с процессорами ADSP-2101/2104/2105/2115, процессоры семейства ADSP-218x имеют полную программную и частичную аппаратную совместимость между собой, определяемую общей архитектурой построения. Все эти процессоры используют гарвардскую архитектуру с разделением как внутренней памяти, так и шин доступа к внутренней памяти программ



ЗАО “АГУССОФТ Компани”

Тел.: (095) 217-25-05,
217-25-19
E-mail:solo@argussoft.ru

и данных. Архитектура сигнальных процессоров неоднократно подробно рассматривалась в различных изданиях [1–3]. Отметим основные отличительные черты. Все процессоры состоят из следующих устройств:

- трех независимых параллельно работающих вычислительных устройств, которые осуществляют выполнение арифметических и логических функций, включая операцию умножения с накоплением, выполняемую за один машинный цикл, манипуляцию битами, операции сдвига и т.д.
- двух независимых генераторов адреса данных, которые обеспечивают одновременный доступ к двум массивам внутренней памяти, гибкие режимы адресации и доступа к данным во внутренней памяти, что позволяет процессору в рамках одного машинного цикла получить доступ сразу к двум величинам данных;
- мощного устройства управления, позволяющего осуществлять выборку и исполнение всех команд процессора за один машинный цикл, быструю реакцию на прерывания и отработку передачи управления в зацикленных программах без потери машинного цикла;
- внутреннего ОЗУ, состоящего из 24-разрядного ОЗУ программ и 16-разрядного ОЗУ данных, объем каждого из которых определяется моделью процессора;
- двух гибких программируемых синхронных последовательных портов. Многоканальные последовательные порты позволяют осуществлять прямое подключение к потокам данных T1/E1. Их встроенные аппаратные возможности работы в многоканальном режиме с разделением времени существенно уменьшают сложность разработки программного обеспечения и поддерживают работу с 24- и 32-канальными фреймами;
- интерфейса прямого доступа к внутренней памяти через дополнительные внешние порты ввода-вывода; для обеспечения обмена данными между внешними устройствами и собственно процессорами предусмотрены несколько типов поддержки прямого доступа к внутренней памяти. Процессор может адресоваться к внешней памяти объемом до 4 Мбайт через байтовый порт ПДП

Общие характеристики серийно выпускаемых (в 2000 г.) процессоров обработки сигналов семейства ADSP-218x

Название	ОЗУ программ, Кслов	ОЗУ данных, Кслов	Производительность, МГц	Энергопотребление, мА/MIPS	Питание, В	Тип корпуса
ADSP-2181	16	16	40, 33, 28	1.8	5	128 PQFP
ADSP-2181	16	16	40, 33, 28	1.8	5	128 TQFP
ADSP-2183	16	16	52, 40, 33, 28	0.8	3.3	128 TQFP
ADSP-2183	16	16	52	0.8	3.3	144 miniBGA
ADSP-2184	4	4	40	1.4	5	100 LQFP
ADSP-2184L	4	4	40	1.2	3.3	100 LQFP
ADSP-2185	16	16	33, 28	1.8	5	100 LQFP
ADSP-2185L	16	16	52, 40, 33, 28	0.8	3.3	100 LQFP
ADSP-2185L	16	16	52	0.8	3.3	144 miniBGA
ADSP-2185M	16	16	75	0.4	2.5	100 LQFP
ADSP-2185M	16	16	75	0.4	2.5	144 miniBGA
ADSP-2186	8	8	40, 33, 28	1.5	5	100 LQFP
ADSP-2186	8	8	40	1.5	5	144 miniBGA
ADSP-2186L	8	8	40, 33, 28	1.1	3.3	100 LQFP
ADSP-2187L	32	32	52, 40	0.8	3.3	100 LQFP
ADSP-2188M	48	56	75	0.4	2.5	100 LQFP
ADSP-2188M	48	56	75	0.4	2.5	144 miniBGA
ADSP-2189M	32	48	75, 66	0.4	2.5	100LQFP
ADSP-2189M	32	48	75	0.4	2.5	144 miniBGA

(BDMA), при этом процессор является ведущим. В многопроцессорных системах хост-машина может получить доступ к внутренней памяти процессора через 16-разрядный порт ПДП (IDMA);

- программируемых флагов.

Внутри семейства модели различаются по напряжению питания, объемам внутренней памяти и максимальной производительности. Характеристики процессоров семейства ADSP-218x приведены в табл. 1.

Здесь необходимо отметить, что исторически процессоры ADSP-2181/2183 были базовыми моделями, на которых “выросло” все семейство. Они отличаются от остальных процессоров семейства большим количеством выводов и менее компактным корпусом. Это обусловлено тем, что у данных процессоров оба интерфейса прямого доступа к памяти выведены непосредственно “наружу” и могут быть “задействованы” одновременно, а у остальных процессоров выводы интерфейсов прямого доступа мультиплексированы, и выбор того или иного типа интерфейса (IDMA или BDMA) происходит при включении питания или при общем аппаратном сбросе процессора. Таким образом, модели ADSP-2181/2183 аппаратно совместимы между собой и не совместимы с остальными процессорами семейства. Программная же совместимость обеспечивается при этом полностью.

ADSP-219x — 16-разрядные процессоры обработки сигналов четвертого поколения

Как видно из табл.1, максимальная производительность процессоров семейства ADSP-218x ограничена величиной 75 MIPS. И причиной ограничений уже является даже не технология изготовления процессоров (самые производительные про-

цессоры изготавливаются по технологии 0,18 мкм), а архитектура, самыми узкими местами которой является невысокая разрядность внутренних шин адресации (14 разрядов) и жесткая привязка внутренних регистров к определенному вычислительному устройству. Это затрудняет дальнейшее развитие моделей процессоров за счет увеличения объема внутреннего ОЗУ, а также создание эффективно работающих компиляторов языка высокого уровня и снижает эффективность программирования сложных задач. Поэтому дальнейший рост вычислительной мощности и производительности процессоров обработки сигналов возможен только при модификации внутренней архитектуры. Такая модификация была сделана в новейшем семействе ADSP-219x, что позволило увеличить максимальную производительность до уровня 300 MIPS и улучшить конечные потребительские качества, сохранив совместимость с процессорами предыдущих поколений (на уровне объектных кодов).

Основные архитектурные отличия семейства ADSP-219x заключаются в следующем :

- регистры вычислительных устройств объединены в регистровый файл, доступ к которому может осуществляться из любого вычислительного устройства, что дает возможность создания эффективных компиляторов языков высокого уровня;
- расширена разрядность внутренних шин адреса/данных (до 24), что позволяет увеличить адресное пространство процессора (до 16 Кслов в страничном режиме и 64 Кслов напрямую) и снимает ограничения на объем внутренней памяти;
- модифицированы генераторы адресов данных, что позволило сохранить существующие режимы адресации и добавить пять новых режимов;

- для увеличения общей производительности устройство управления дополнено кэш-памятью команд, которая работает по принципу кэш-памяти 32-разрядных процессоров с плавающей точкой семейства ADSP-2106x (SHARC);

- для более эффективной работы инструментальных средств введена поддержка JTAG-интерфейса.

Процессоры семейства ADSP-219x будут поддерживаться тем же классом инструментальных средств, что и серийно выпускаемые процессоры.

SHARC — семейство программно и аппаратно совместимых 32-разрядных процессоров обработки сигналов

32-разрядные процессоры семейства ADSP-2106x (SHARC — Super Harvard ARchitecture Computer) были представлены широкой публике в 1994 г., практически одновременно с 16-разрядными процессорами семейства ADSP-218x. Именно в это время достижения технологии позволили реализовать в кремнии новую высокопроизводительную архитектуру, гармонично сочетающую в себе высокую скорость вычислений, большой объем внутренней памяти, богатые возможности обмена информацией с внешним миром, невысокое энергопотребление и удобство программирования. Скептики утверждали, что представленная на рынок архитектура будет неработоспособной из-за огромного количества транзисторов на кристалле (более 30 млн), которые будут естественным образом выходить из строя, однако практика показала иное. На сегодняшний день Analog Devices серийно выпускает более 50 модификаций этих процессоров, что позволило фирме по праву занять лидирующее положение на мировом рынке 32-разрядных цифровых процессоров для обработки сигналов.

Остановимся более подробно на архитектуре [1,4,5]. В отличие от ряда других существующих на мировом рынке 32-разрядных процессоров обработки сигналов, SHARC-архитектура практически не имеет “узких мест”, ограничивающих ее производительность. Все процессоры этого семейства состоят из пяти основных частей — высокопроизводительного ядра, двупортового статического ОЗУ большого объема, мощного процессора ввода-вывода и порта связи с внешним миром, объединенных внутренними разделенными шинами команд и данных.

Ядро имеет в своем составе :

- вычислительный блок, состоящий из трех независимых параллельно работающих вычислительных устройств, которые осуществляют выполнение арифметических и логических операций над данными, хранящимися в специальном регистровом файле (организованном как 2 комплекта из 16 одинаковых 40-разрядных регистров), включая двойные операции умножения с накоплением, выполняемые за один машинный цикл, операции манипуляции битами, операции сдвига и т.д. Наличие регистрового файла с двумя равноправными переключаемыми комплектами регистров позволяет, с одной стороны, обеспечить быструю реакцию на прерывания, что необходимо в системах реального времени, а с другой — реализовать эффективные компиляторы языков программирования высокого уровня, что существенно упрощает процесс программирования процессоров этого семейства;

- два независимых генератора адреса данных, которые так же, как и в 16-разрядных процессорах,

обеспечивают вычислительному блоку удобную работу и гибкие режимы адресации памяти, предоставляют одновременный доступ к двум указанным массивам блока внутренней памяти, имеют большие возможности организации в памяти кольцевых буферов;

- устройство управления, позволяющее вместе с встроенным кэшем команд глубиной 32x48 бит, осуществлять выборку и исполнение практически всех команд (включая многофункциональные) за один машинный цикл, быструю реакцию на прерывания и отработку передачи управления в циклах и подпрограммах без потерь машинного цикла.

Двупортовое ОЗУ состоит из двух блоков памяти, каждый из которых можно использовать как для хранения 48-разрядных команд, так и данных, которые можно организовать в виде 8-, 16- и 32-разрядных слов. Несомненным преимуществом архитектуры внутреннего ОЗУ является то, что доступ к информации, хранящейся в нем, может быть одновременно и с одинаковым успехом осуществлен как со стороны ядра процессора, так и из любого внешнего устройства (подключенного непосредственно к внешней шине процессора либо к последовательному порту, либо к одному из линк-портов, либо к другому процессору).

Процессор ввода-вывода состоит из :

- контроллера прямого доступа к памяти, оперативно управляющего работой 10 каналов прямого доступа, что позволяет эффективно организовывать работу систем реального времени, не прерывающих вычисления при обмене информацией;

- двух полностью дуплексных программируемых синхронных последовательных портов, поддерживающих многоканальный режим с разделением времени;

- шести скоростных 4-разрядных линк-портов, предназначенных в основном для оперативного обмена информацией между процессорами в мультипроцессорных системах.

Порт связи с внешним миром включает в себя:

- мультиплексоры адреса/данных внутренних шин, выводящие внутренние шины процессора “на свет” и флаги ввода-вывода с поразрядным управлением;

- хост-порт, позволяющий осуществить организацию многопроцессорной системы с архитектурой “ведущий-ведомый”;

- мультипроцессорный интерфейс, позволяющий без дополнительных аппаратных затрат реализовать одновременную работу до шести процессоров семейства на одной шине; при этом все процессоры объединяются в единый массив памяти со сквозной адресацией.

Кроме того, в состав каждого процессора входит стандартный JTAG-порт, с помощью которого осуществляется отладка реальных систем в режиме внутрисхемной эмуляции. В настоящее время в состав семейства входят четыре модели процессоров, каждая из которых имеет несколько модификаций, отличающихся между собой напряжением питания, типом корпуса, максимальным быстродействием и рабочим диапазоном температур (табл. 2). При этом процессоры моделей ADSP-21060 и ADSP-21062 являются полностью аппаратно совместимыми между собой и отличаются друг от друга только объемом памяти.

Процессоры модели ADSP-21061, сохраняя аппаратную совместимость с процессорами ADSP-21060/62, имеют меньший объем памяти и не имеют линк-портов.

Общие характеристики серийно выпускаемых (в 2000 г.) цифровых процессоров обработки сигналов семейства SHARC (ADSP-2106x)

Название	Объем ОЗУ, кбит	Производительность, MFLOPS	Питание, В	Тип корпуса
ADSP-21060	4096	100, 120	5	240 MQFP
ADSP-21060	4096	120	5	225 PBGA
ADSP-21060L	4096	100, 120	3,3	240 MQFP
ADSP-21060L	4096	120	3,3	225 PBGA
ADSP-21061	1024	100, 120, 150	5	240 MQFP
ADSP-21061L	1024	120, 133	3,3	225 PBGA
ADSP-21062	2048	100, 120	5	240 MQFP
ADSP-21062	2048	120	5	225 PBGA
ADSP-21062L	2048	100, 120	3,3	240 MQFP
ADSP-21062L	2048	120	3,3	225 PBGA
ADSP-21065L	544	180, 198	3,3	208 MQFP
ADSP-21065L	544	198	3,3	196 miniBGA

Процессоры модели ADSP-21065L имеют только программную совместимость с другими процессорами семейства, наименьший объем памяти с некоторыми ограничениями гибкости организации, что компенсируется самой высокой скоростью работы, наличием выхода ШИМ-модулятора, дополнительными аппаратными возможностями последовательных портов и очень привлекательной ценой — всего 10 \$ (при поставках в партии от 100 тыс.шт без учета стоимости доставки, таможенных пошлин и НДС).

Описанная выше архитектура получила название SISD SHARC — Single Instruction, Single Data. Иными словами, в рамках одной команды может быть обработан только один комплект данных — до трех операций с плавающей точкой. Однако даже с появлением новых технологий и переходом на изготовление кристаллов с меньшей геометрией, SISD-архитектура не позволяет существенно увеличить производительность вычислений, ограничиваясь величиной около 200 MFLOPS (миллионов операций с плавающей точкой в секунду). Поэтому в 1999 г. фирма Analog Devices представляет 32-разрядные SHARC процессоры обработки сигналов следующих поколений:

ADSP-2116x — SIMD SHARC (Single Instruction, Multiple Data) - процессор производительностью 600...1200 MFLOPS. Такой рост производительности стал возможен как за счет применения новой технологии с меньшей геометрией кристаллов, так и за счет дополнения вычислительного блока еще тремя вычислителями и двумя наборами регистров. Это позволило процессору выполнять до шести операций с плавающей точкой в рамках ма-

шинного цикла. Процессоры строятся по новейшей технологии с питанием ядра напряжением 2,5 В. Первый процессор данного семейства ADSP-21160M должен выйти в серийное производство в 2000 г.

ADSP-TS-001 (TigerSHARC) — принципиально новое поколение процессоров обработки сигналов, позволяющее эффективно работать как с 8-, 16- и 32-разрядными данными в целочисленном формате, так и с 32-разрядными данными в формате с плавающей точкой. При этом максимальная производительность вычислений будет варьироваться в пределах от 1200 MFLOPS для 32-разрядных данных в "плавающем" формате (формате с плавающей точкой) до 8 млрд операций в секунду для 8-разрядных данных в целочисленном формате. Первые образцы этих процессоров ожидаются во второй половине 2000 г.

ЛИТЕРАТУРА

1. **DSP Designer's Guide**, CD ROM, Analog Devices, 1999.
2. **ADSP-2100 Family User's Manual**. 3-rd Edition. Analog Devices, 1995.
3. **Руководство Пользователя по сигнальным микропроцессорам семейства ADSP-2100, СПбГЭТУ**. — С.-Петербург, 1997.
4. **SHARC Family User's Manual**, 2-nd Edition. Analog Devices, 1997.
5. **Перегуд А., Соловьев А., Шулика С.** Архитектура процессоров семейства ADSP-2106x // **Электронные Компоненты**. — 1997. — № 5.

2-я Международная конференция и выставка “ЦИФРОВАЯ ОБРАБОТКА СИГНАЛОВ И ЕЕ ПРИМЕНЕНИЕ” (DSPA'99)

В Москве 21-24 сентября 1999 г. прошла 2-я Международная научно-техническая конференция и выставка “Цифровая обработка сигналов и ее применение — DSPA'99”. Организаторы конференции: Российское научно-техническое общество радиотехники, электроники и связи им. А.С. Попова, Международный центр научной и технической информации, IEEE SP Society (российское отделение), НИИ радио, Отделение информатики, вычислительной техники и автоматизации РАН. В работе Конференции и выставки приняли участие представители из 8 стран мира и 19 городов России. Было заслушано 117 докладов, по материалам которых изданы Труды конференции в 3-х томах на русском и английском языках.

Работа конференции проходила в восьми секциях по следующим направлениям:

- *теория сигналов и систем* (20 докладов; руководитель г.т.н., проф. Ю.С. Шинаков);
- *теория и методы цифровой обработки сигналов* (22 доклада; руководитель г.т.н., проф. А.А. Ланнэ);
- *обработка сигналов в радиотехнических системах* (16 докладов; руководитель г.т.н., проф. Ю.Г. Сосулин);
- *обработка многомерных сигналов и изображений* (15 докладов; руководитель г.т.н. В.П. Дворкович);
- *обработка измерительной информации* (7 докладов; руководитель г.т.н., проф. П.А. Арутюнов);
- *обработка и передача речевых и звуковых сигналов* (14 докладов; руководитель г.т.н., проф. Ю.Н. Прохоров);
- *проектирование и техническая реализация систем обработки сигналов* (8 докладов; руководитель г.т.н., проф. В.В. Вишняков);
- *цифровое радиовещание* (руководитель г.т.н., проф. С.Л. Мищенко).

В выставке новых технологий и инструментальных средств цифровой обработки сигналов (ЦОС) прошла при участии ведущих в этой области отечественных фирм: АОЗТ “Инструментальные системы”, ЗАО “АВТЭК”, АОЗТ “МикроЛАБ Систем”, НТЦ “Модуль”, “SCAN”, “Rosta” и других организаций.

С целью содействия работе со студентами регионов России по их направленной подготовке и привлечению к решению актуальных проблем техники ЦОС проведено выездное заседание молодежной школы по цифровой обработке информации при Владимирском государственном университете (руководитель г.т.н., проф. А.К. Бернуков).

С приветственным словом к участникам конференции обратился Председатель ее Национального

Комитета, г.т.н., член-корр. РАН Ю.Б. Зубарев. В своих последующих двух докладах он осветил состояние и тенденции развития ЦОС во всех ее аспектах, акцентируя особое внимание на фундаментальных основах теории ЦОС как информатики реального времени. В докладе была подчеркнута объективная необходимость интеграции усилий ведущих российских ученых и специалистов, работающих над решением как фундаментальных, так и прикладных проблем обработки сигналов, путем создания взаимосвязанной сети Центров ЦОС и реализации единой всероссийской научно-технической программы “Цифровая обработка сигналов — информатика реального времени”. В области прикладных исследований, связанных с применением методов и техники ЦОС, внимание докладчика было уделено проблемам передачи видеоинформации и звука в цифровых системах телекоммуникаций: видеотелефонная связь, цифровое телевидение и радиовещание, мобильные системы III поколения, мульти-медиа.

Новую концепцию внедрения наземного цифрового вещания в России изложил в своем выступлении г.т.н., проф. С.Л. Мищенко. С большим интересом участники пленарного заседания заслушали доклад представителей Германии (S. Beierke, P. Vas, DSP Applications in Advanced, Intelligent Motion Control: the Future), рассказавших о широких потенциальных возможностях нового рынка применения сигнальных процессоров — высокоскоростное управление двигателями в реальном времени, и о планах фирмы Texas Instruments (США) по завоеванию этого рынка. Была представлена информация о новых поколениях процессоров обработки сигналов фирмы Texas Instruments. Повышенное внимание присутствующих было уделено и выступлению г.т.н., проф. А.И. Галушкина (Научный центр нейрокompьютеров), представившего доклад о становлении и развитии нейрокompьютерных технологий в России, о проблемах и перспективах их внедрения в ближайшие годы и, в частности, о перспективах развития нейрокompьютерных систем обработки информации в комплексах дистанционного зондирования Земли. Заключительный доклад первого дня работы конференции (Э.Г. Зиганшин, И.Я. Имморев, Д.В. Федотов, Московский государственный авиационный институт (технический университет)) был посвящен обсуждению некоторых проблем оптимального обнаружения и обработки сверхширокополосных радиолокационных сигналов.

Работа секций по направлениям во второй и третий день заседаний была сосредоточена на решении широкого круга вопросов анализа-синтеза сигналов, их эффективного помехоустойчивого кодирования-декодирования, модуляции-демодуляции, построения современных систем связи с применением методов и техники ЦОС (секция “Теория сигналов и систем”).

Второй год подряд наибольший процент докладов приходится на направление цифровая фильтрация и теоретические основы обработки сигналов (секция “Теория и методы цифровой обработки сигналов”). Проблемы синтеза маломощных структур цифровых цепей, фильтров с минимальным числом умножителей, а также нелинейных и многомерных фильтров были в центре внимания специалистов. Выделение новой секции “Обработка и передача речевых и звуковых сигналов” стало следствием значительного роста числа докладов по фильтрации, распознаванию, сжатию и закрытию речи. Относительно приложений к радиотехническим системам (секция “Обработка сигналов в радиотехнических системах”) основной акцент был сделан на решение проблем обнаружения, анализа и оценивания радиолокационных сигналов, а в области обработки изображений (секция “Обработка многомерных сигналов и изображений”) – в направлении разработки и исследования алгоритмов

сжатия, кодирования и восстановления изображений. Особенности проектирования аппаратуры ЦОС на ПЛИС и методы реализации типовых алгоритмов обработки цифровых сигналов стали предметом активной дискуссии участников секции “Проектирование и техническая реализация систем обработки сигналов”. В четвертый, заключительный день работы конференции прошло заседание секции “Цифровое радиовещание”, на котором состоялось обсуждение проблем и перспектив внедрения цифрового радиовещания в России, а также вопросов создания соответствующих аппаратных и программных средств звукового вещания.

Редакционная коллегия планирует в последующих номерах журнала публикацию обзорных и наиболее ярких и значимых работ по материалам прошедшей конференции и приглашает всех заинтересованных авторов принять участие в подготовке тематических выпусков по указанным направлениям.

В.В. Витязев

