

ЖУРНАЛ ИЗДАЕТСЯ ПРИ ИНФОРМАЦИОННОЙ ПОДДЕРЖКЕ НИИ ПРИКЛАДНЫХ ФИЗИЧЕСКИХ ПРОБЛЕМ ИМ. А.Н.СЕВЧЕНКО И КАФЕДРЫ ИНТЕЛЛЕКТУАЛЬНЫХ СИСТЕМ БЕЛГОСУНИВЕРСИТЕТА

**№3 март 2004**

Зарегистрирован  
Министерством информации  
Республики Беларусь

Регистрационный № 2134,  
30 сентября 2003 года

**Редакционная коллегия:**  
М.В.Башура  
e-mail: [electro@bek.open.by](mailto:electro@bek.open.by)  
[electronica@nsys.by](mailto:electronica@nsys.by)

А.Ф.Чернявский  
Академик НАН Беларуси,  
доктор технических наук

В.С. Садов  
Кандидат технических наук

Е.В. Галушко  
Кандидат технических наук

В. А. Хацук  
e-mail: [vah@scan.ru](mailto:vah@scan.ru)

**Учредитель:**  
ТЧУП «Белэлектронконтракт»  
220015, Республика Беларусь,  
г. Минск, пр. Пушкина, 29Б  
тел./факс: +375 17 210-21-89  
+ 375 17 251-67-35  
<http://electronica.nsys.by>

**Официальный провайдер:**  
 Network Systems  
(017) 283-17-11

© Перепечатка материалов,  
опубликованных в журнале  
«Электроника.info», допускается  
с разрешения редакции

За содержание рекламных  
материалов редакция  
ответственности не несет

Цена свободная

**Подготовка, печать:**  
1200 экз. отпечатано тип.  
ООО «Полиграфт»  
г. Минск, ул. Я. Колоса, 73-327  
Лицензия ЛП № 394 от 10.05.2000г.  
Подписано в печать 16.03.2004г.  
Заказ №

<b>ЮБИЛЕЙ</b>	
ВЛАДИМИР АРХИПОВИЧ ЛАБУНОВ (К 65-ЛЕТИЮ СО ДНЯ РОЖДЕНИЯ) .....	12
В. А. ЛАБУНОВ: «МЫ СОХРАНИМ ИНТЕЛЛЕКТУАЛЬНУЮ ЭЛЛИТУ НАШЕЙ СТРАНЫ» .....	13
<b>ПРОЕКТЫ</b>	
КОНЦЕПЦИЯ СОЗДАНИЯ ИНТЕГРИРУЩЕГО ДИЗАЙН-ЦЕНТРА «ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ» В.А. Лабунов, г. Минск .....	14
<b>PSPICE 4.03 ДЛЯ НАЧИНАЮЩИХ</b>	
ТАНТАЛОВЫЕ КОНДЕНСАТОРЫ. ОСОБЕННОСТИ ПРИМЕНЕНИЯ Андрей Коллаков, г. Санкт-Петербург .....	19
<b>СЕМИНАРЫ</b>	25
<b>ПЛИС</b>	
ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СХЕМ НА ПЛИС С ИСПОЛЬЗОВАНИЕМ САПР XILINX ISE Виталий Хацук, г. Минск .....	26
<b>НОВОСТИ ОТ MAXIM</b>	34
<b>КОРПУСА</b>	36
<b>ДАТЧИКИ</b>	
ТЕМПЕРАТУРНЫЕ ДАТЧИКИ ФИРМЫ MAXIM Михаил Крюков, г. Москва .....	38
ПИРОЭЛЕКТРИЧЕСКИЕ ИНФРАКРАСНЫЕ ДАТЧИКИ ФИРМЫ MURATA Наталья Игнатьева, г. Москва .....	39
<b>ДАТЧИКИ И ОБОРУДОВАНИЕ</b>	
ДАТЧИКИ И ИНФОРМАЦИОННО-ИЗМЕРИТЕЛЬНЫЕ СИСТЕМЫ ФИРМЫ «РИФТЭК» .....	41
<b>АППАРАТНЫЕ СРЕДСТВА ДЛЯ АВТОМАТИЗАЦИИ</b>	
МОДУЛИ ЦЕНТРАЛЬНОГО ПРОЦЕССОРА С 8-РАЗРЯДНОЙ МАГИСТРАЛЬЮ ISA .....	42
<b>УСТРОЙСТВА</b>	
ЧАСЫ-ТЕРМОМЕТР НА БАЗЕ PIC16F676 .....	44
<b>МИКРОСХЕМЫ</b>	
НОВЫЙ ОТЛАДЧИК ICD2 – НОВЫЕ ВОЗМОЖНОСТИ ОТЛАДКИ! С.Н. Кушнир, г. Минск .....	48
МИКРОСХЕМЫ ЗАПИСИ/ВОСПРОИЗВЕДЕНИЯ ЗВУКА CHIPCORDER СЕРИИ ISD5100 КОМПАНИИ WINBOND Владимир Хоменко, г. Минск .....	51
<b>РЕСПУБЛИКАНСКАЯ НАУЧНО-ТЕХНИЧЕСКАЯ БИБЛИОТЕКА ПРЕДСТАВЛЯЕТ</b>	58
<b>ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ</b>	
ПРИНЦИПЫ И КОНЦЕПТУАЛЬНО-ТЕОРЕТИЧЕСКИЕ ОСНОВЫ ПОСТРОЕНИЯ ИНФОРМАЦИОННОГО ОБЩЕСТВА РБ Л.Н. Величко, Л.П. Кацура, Ю.Н. Метлицкий, В.О. Чернышев, г. Минск .....	59
<b>НОВОСТИ ОТ INTEL</b>	63
<b>GLOSSARY/ГЛОССАРИЙ</b>	65
<b>НАУКА</b>	
АППАРАТНО-ПРОГРАММНЫЙ КОМПЛЕКС ИЗМЕРЕНИЯ И АНАЛИЗА ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ ФИЗИЧЕСКИХ ИСТОЧНИКОВ ШУМА О.К. Барановский, П.В. Кучинский, И.З. Рутковский, г. Минск .....	68
ИНТЕРФЕЙСЫ В КОМПЬЮТЕРНЫХ И ИНФОРМАЦИОННЫХ СИСТЕМАХ В.А. Зайка, А.С. Абрамцев, г. Минск .....	70
АРИФМЕТИЧЕСКО-ЛОГИЧЕСКОЕ УСТРОЙСТВО ПРОЦЕССОРА ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ ADSP-2191 В.Г. Семенчик, В.А. Пахомов, г. Минск .....	74

## ВЛАДИМИР АРХИПОВИЧ ЛАБУНОВ (К 65-ЛЕТИЮ СО ДНЯ РОЖДЕНИЯ)

**16 марта 2004 года исполнилось 65 лет крупному ученому в области микроэлектроники, академику НАН Беларуси, лауреату Государственной премии Республики Беларусь, доктору технических наук, профессору Владимиру Архиповичу Лабунову.**

В. А. Лабунов родился в городе Орша Витебской области. В 1956 году окончил среднюю школу и поступил в Белорусский политехнический институт. В 1961 году окончил институт и с 1961 по 1963 год работал инженером-конструктором радиоэлектронных систем на предприятии п/я 32 Минрадиопрома (Минск). С 1963 года Владимир Архипович – аспирант Белорусского политехнического института, а в 1966 году защищает кандидатскую диссертацию. С 1966 по 1994 год – ассистент, доцент, профессор, заведующий кафедрой микроэлектроники Минского радиотехнического института. В 1971 году защитил докторскую диссертацию, в 1982 году избран член-корреспондентом АН БССР, в 1986 году – академиком АН БССР по специальности «микроэлектроника». С 1987 по 1989 год – академик-секретарь Отделения физики, математики и информатики АН БССР.

В течение 1967-1968 годов В. А. Лабунов проходил научную стажировку в университете Брауна (США), в течение 1973-1974 годов находился на научной работе в Институте фундаментальной электроники Парижского университета (Франция), а в течение 1976 года – в Копенгагенском университете (Дания). С 1989 по 1991 год – член Верховного Совета СССР, член Комитета по науке и технологиям.

С 1994 года и по настоящее время – Чрезвычайный и Полномочный Посол Республики Беларусь в Бельгии, Нидерландах и Люксембурге, Постоянный Представитель Республики Беларусь при Европейских сообществах и при Организации Североатлантического договора (НАТО).

В. А. Лабунов имеет более 250 научных публикаций (лично и в соавторстве), включая монографию и 14 брошюры, и более 460 авторских свидетельств на изобретения (лично и в соавторстве), ряд из которых запатентованы в индустриально развитых странах. Им подготовлено 78 кандидатов наук, 12 из них стали докторами наук.

В. А. Лабуновым проведен комплекс теоретических и экспериментальных исследований процессов взаимодействия ионов и фотонов с поверхностью твердого тела, позволивший раскрыть новые механизмы и построить унифицированные физические и математические модели взаимодействия.

На основе этих исследований разработаны высокоэффективные низкотемпературные технологические процессы микроэлектроники, основанные на взаимодействии плазмы, ионных пучков, электролитов и оптического излучения с обрабатываемой поверхностью, а также принципы интеграции этих процессов в едином замкнутом вакуумном объеме. В результате созданы интегрированные высокоэффективные малооперационные низкотемпературные замкнутые техно-

логии производства интегральных микросхем, полностью автоматизированные на основе специально разработанных адаптивных систем управления, использующих созданные модели взаимодействия.

Разработанные принципы интегрированных технологий нашли широкое применение в международной практике в виде «клUSTERНЫХ систем» и «минифабрик». Это позволило создать ряд новых изделий микроэлектроники.

За полученные научные результаты В. А. Лабунову присвоено звание «Заслуженный изобретатель БССР». В 1978 году он удостоен Первой премии Президиума АН СССР за лучшие фундаментальные разработки в области микроэлектроники, а в 1992 году – звания лауреата Государственной премии Республики Беларусь за цикл работ «Создание и промышленная реализация высокоеффективной системной технологии массового производства сверхбольших интегральных схем». Награжден орденами Октябрьской Революции (1986), Трудового Красного Знамени (1981) и медалью «За трудовую доблесть» (1979).

В. А. Лабунов проводит большую научно-общественную работу. В 1987 году под руководством В. А. Лабунова была разработана Белорусская национальная программа по информатике, научным руководителем которой он являлся до 1994 года.

В течение 1990-1995 годов он вице-президент, член Бюро Комиссии ООН по науке и технике, в 1989-1994 годах – президент Ассоциации содействия ООН Беларусь, в 1990-1994 годах – член Коллегии МИД Республики Беларусь. С 1997 года и по настоящее время – вице-президент INTAS. С 2002 года член Президиума Национальной АН Беларусь.

Будучи членом Комиссии по науке и технике Верховного Совета СССР, В. А. Лабунов проводил большую работу по реорганизации науки СССР, руководил разработкой ряда законодательных актов, призванных способствовать развитию научно-технического прогресса, по защите интеллектуальной собственности.

Являясь с 1994 года Постоянным Представителем Республики Беларусь при Европейских сообществах, В. А. Лабунов уделяет большое внимание продвижению интересов белорусской науки в научно-технические программы Европейской Комиссии (ЕК), такие, как четвертая и пятая рамочные НТП ЕК, INCO, INCOCOPERNICUS, INTAS, ESPRIT, COST, EUREKA, научную программу НАТО «Наука ради мира». Как депутат Верховного Совета СССР и Посол, В. А. Лабунов отдавал и отдает все свои знания и опыт ученого, политика и дипломата на приложение интересов Республики Беларусь на международной арене.

Для В. А. Лабунова характерны ширина научных взглядов, активная поддержка новых научных проблем, высокие организационные способности, требовательность и уважительное отношение к людям.

Сердечно поздравляем Владимира Архиповича с юбилеем, желаем ему крепкого здоровья и новых творческих достижений.

## В. А. ЛАБУНОВ: «МЫ СОХРАНИМ ИНТЕЛЛЕКТУАЛЬНУЮ ЭЛИТУ НАШЕЙ СТРАНЫ»

«Микроэлектроника Советского Союза была развалена одновременно со страной, части ее функционируют сейчас в разных странах СНГ, а оста-



**лась она по сути дела в России и Беларуси. Развиваться российская и белорусская микроэлектроника должна совместно, это заложено исторически, порознь она не может развиваться вообще, потому что существует некая критическая масса всего: средств, интеллекта, идей, ниже которой упадешь – все развалится.**

Но даже в сообществе Россия – Беларусь необходимо найти путь, по которому микроэлектроника будет развиваться. Если в 1989 году на заседании Министерства электронной промышленности говорили о том, что мы отстаем от США на 2-3 года, то сегодня можно сказать, что мы отстаем на десятки лет. И стесняться этого нечего, такова экономическая ситуация. Сегодня реальные проектные нормы (ширина линии) у нас 0,8 мкм, в мире уже работают 90 нм. Догнать нам их в этом плане принципиально невозможно по экономическим причинам: для этого потребуются огромные инвестиции. Поэтому нужно находить подходы, как же нам развивать микроэлектронику в сложившихся условиях. Выработанная концепция и у российских специалистов, и у белорусских заключается в следующем: сколько мы еще будем пытаться развивать наши заводы, которые выпускают интегральные схемы? Мы должны правильно использовать наш интеллектуальный ресурс, наши специалисты должны уметь проектировать самые сложные изделия, какие только существуют. А сегодня возникает ситуация, что мы начинаем отставать и в этом, мы просто не понимаем, кто что проектирует. Вот это ужасно. А если мы спроектировали изделие и нам нужно его изготовить, то в Китае, например, есть три завода с шириной линии 0,13

мкм, которые не загружены полностью работой.

Идея: мы спроектируем, а изготовим у них. Здесь возникает вопрос об оборонной безопасности: можно ли все отдавать изготавливать на стороне? Существует два ответа на этот вопрос: или делать изделия с нашей шириной линий, или закупать базовые матричные кристаллы на 0,13 мкм, а у нас их соединять в схемы и системы, т.е. основные элементы на 0,13 мкм, а соединяя их на 0,8 мкм.

С этой точки зрения в Беларуси и возникла идея создания интегрирующего дизайн-центра. У нас имеется целый ряд государственных и негосударственных дизайн-центров, каждый из которых работает сам на себя, а объединение их усилий на решение глобальных задач просто не осуществляется.

Интегрирующий дизайн-центр создается на базе вуза БГУИР. Почему? БГУИР, как и БГУ, участвует в программе Европейского союза REASON, в которой 22 страны Европы объединились с целью обмена знаниями в области микроэлектроники. Участниками этого дизайн-центра являются «Белмикросистемы» и «Агат» с белорусской стороны и «Ангстрем» с российской. Создание дизайн-центра находится на заключительной стадии. В конце марта будут поданы документы на регистрацию этого центра как юридической структуры. С открытием дизайн-центра мы открываем интеллектуальную нишу, в первую очередь, для выпускников вузов БГУИР и БГУ, которые будут работать в этом центре, и будут получать подготовку мирового уровня и смогут проектировать изделия самого высокого класса, как для производства в Беларуси, так и на заказ для индустриально развитых стран. Таким образом мы сохраним интеллектуальную элиту нашей страны, мы ее усилим, и мы будем находиться на мировом уровне в понимании того, что происходит. Если этого не случиться, еще год-два – и мы просто не будем знать, что и как проектируется в мире.

Есть люди, которые говорят: дизайн дизайном, но мы должны развивать наши предприятия. Конечно же, надо, если есть деньги. Но есть и другая сторона современного мира. Микроэлектроника переходит в наноэлектронику, и здесь есть два пути: уменьшение транзисторов до той степени, когда работают уже не классические явления переноса носителя, а квантовые. Мир идет по этому пути.

Мы пойдем по пути, когда электронную функцию будут выполнять молекулы. У нас специалисты в области физики, химии и биологии великолепнейшие. Мы начинаем работы по созданию электронных устройств на базе отдельных молекул. И Беларусь в данном случае находится на передовых позициях. У нас создана национальная программа «Наноматериалы и нанотехнологии», в рамках этой программы есть раздел «Наноэлектроника и микросистемы», координатором которой я являюсь. Очень возможно, что через 7-10 лет, а может через 5-7 лет мы перегоним весь мир в области наноэлектроники».



# КОНЦЕПЦИЯ СОЗДАНИЯ ИНТЕГРИРУЮЩЕГО ДИЗАЙН-ЦЕНТРА «ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ» ДЦ «ИНФОТЕХ» – DC INFOTECH

В. А. Лабунов. E-mail: labunov@cit.org.by, г. Минск

**Конечная цель ДЦ – проектирование современных Интегральных микроСхем и Систем (ИСиС) с использованием субмикронной (0,8-0,5 мкм) и глубокой субмикронной (0,35-0,13 мкм) технологий.**

Микроэлектроника (МЭ) требует огромных затрат, поэтому Россия и Беларусь, которые строят Союзное Государство (СГ), могут развивать ее только в той мере, в которой позволяют имеющиеся государственные средства и возможные инвестиции от других заинтересованных групп лиц и организаций.

На сегодня реалии таковы, что микроэлектронные предприятия СГ выпускают Интегральные микроСхемы (ИС) с проектными нормами 0,8 мкм, в то время как индустриально развитые страны (ИРС) выпускают изделия с проектными нормами 0,13 мкм.

Это означает, что СГ выпускает простейшие изделия микроэлектроники и, более того, ограниченной номенклатуры. В результате они имеют очень узкий сектор мирового рынка. Кроме того, рентабельность предприятий МЭ очень низка, что не позволяет осуществлять их дальнейшее развитие.

Если разрыв в развитии микроэлектроники в СГ с ИРС будет увеличиваться, то можно потерять и эти рынки, а основной потребитель ИСиС на внутреннем рынке – Министерство обороны будет иметь изделия, которые не позволят создавать конкурентоспособные вооружения.

Кроме того, следует иметь ввиду, что МЭ вообще может существовать при наличии критической массы средств, предприятий и организаций, обслуживающих ее, и людских резервов. Такой критической массы не имеют отдельно ни Россия, ни Беларусь. Ее можно создать только в рамках СГ. Исходя из вышесказанного, очевидно, что нет другого пути, кроме как интегрировать Микроэлектронику России и Беларусь.

Предприятия Электронной Промышленности вообще и Микроэлектроники в частности России и Беларуси должны работать по совместным программам и строить общую стратегию их развития.

К настоящему времени такая стратегия получила общие очертания. Главная проблема в развитии МЭ в СГ состоит в том, что для организации современного производства ИС нужно осуществить модернизацию хотя бы основных предприятий этой отрасли – «Ангстрем», «Микрон» и «Интеграл». Для этого нужно ин-

вестировать в каждое из них до \$1 млрд. На фоне мирового спада микроэлектронной отрасли найти такие средства нереально. Новая стратегия расставляет акценты так: не обязательно в СГ иметь современное производство ИС, главное – уметь их проектировать. Для этого нужно создать Дизайн-Центры (ДЦ), которые будут проектировать самые сложные изделия, а заказы на их производство можно размещать в ИРС и в Юго-Восточной Азии, где в избытке имеются производственные мощности.

Наиболее актуальными являются так называемые Интегрирующие Дизайн-Центры (ИДЦ), которые объединяют возможности различных разрозненно работающих узко специализированных в дизайне организаций на выполнение крупных проектов. Сейчас в России с таким ключе уже действуют 2 Дизайн-Центра – НИИ Микроэлектронной Аппаратуры «Прогресс» и НТЦ «Модуль».

Для успешной работы ДЦ-ров прежде всего нужно адаптировать международную систему стандартов, создать за 3-4 года всю нормативную базу и наладить обучение. На это нужно ежегодно тратить 200-300 млн. руб. Россия предусматривает расширение сети ДЦ-ров сообразно вкладываемым в эти центры средствам. Беларусь к настоящему времени Интегрирующих ДЦ не имеет. Поэтому создание такого Центра представляется своевременным и целесообразным. При этом белорусский ДЦ должен быть увязан с российскими. Наилучшим вариантом является создание ДЦ как совместного предприятия (СП) с Россией.

Используя международный опыт в создании Ди-



Рис. 1.



зайн – Центров и принимая во внимание условия Беларуси, предполагаемая инфраструктура Интегрирующего Дизайн-Центра в Беларуси должна быть следующей.

Прежде всего ДЦ должен разработать стратегию и тактику создания инфраструктуры проектирования ИСиС. Согласно международной практике при проектировании ИСиС реализуется трех-(четырех-пяти) уровневая инфраструктура проектирования (Рис. 1).

1. Системный уровень (разработка аппаратуры).
  2. Кристальный уровень (проектирование кристаллов ИСиС).
  3. Создание прототипа устройства до его воплощения в ИСиС.
  4. Производство Фотошаблонов.
  5. Изготовление ИСиС в «Кремниевых Мастерских» (Foundries).
- Третий и четвертый уровни могут осуществляться или нет в зависимости от конкретных условий.

#### **Системный уровень проектирования**

Проектирование на системном уровне обычно осуществляют Базовые Фирмы-Холдинги или так называемые Интегрированные Структуры (Системные Интеграторы), при которых создается сеть Дизайн-Центров системного уровня.

Эти ДЦ осуществляют моделирование, отработку и верификацию проекта и выдают задание для кристального уровня на языках описания VHDL или Verylog. Они доводят проект либо до net-листа (схема соединений), либо делают только системный проект до RTL уровня (уровень регистровых передач).

Сегодня во всем мире процесс системного проектирования вышел на новый уровень проектирования Сверх Больших Интегральных Микросхем (СБИС), представляющих собой «Систему на Кристалле»-System on Chip (SoC), которая имеет аппаратно-программную реализацию на одном кристалле значительной (если не всей) функционально законченной части аппаратуры. Средства моделирования системного уровня – как самой аппаратуры, так и кристаллов СБИС SoC одни и те же.

В СГ существует проблема проектирования на системном уровне, заключающаяся в том, что аппарато-строительные фирмы в последнее десятилетие используют в основном импортную элементную базу – стандартные ИС, процессоры, память и не готовы к выдаче и сопровождению заказов на специализированную высокointегрированную элементную базу.

Поэтому необходимо осуществлять процесс обучения аппаратостроительных фирм. Кроме того, эти фирмы должны обладать средствами системно-функционального уровня проектирования и уметь их грамотно использовать.

Необходимо иметь очень дорогостоящие аппаратно-программные средства синтеза и моделирования, реализации топологии, тестирования и ве-

рификации проектов СБИС SoC. Для этого нужны колоссальные вычислительные мощности и дорогостоящие инструментальные средства.

В Беларуси эту проблему можно решать с учетом того, что здесь готовы к выпуску суперкомпьютеры, которые не имеют потребителей в стране. Их использование в ДЦ может быть их первым и наиболее эффективным применением.

#### **Кристальный уровень проектирования**

В СГ существует определенная инфраструктура Дизайн-Центров кристального уровня. При разработке специализированных СБИС требуется ДЦ, узко специализирующиеся в различных областях. Сам процесс проектирования СБИС SoC – это квинтэссенция схемотехников различного профиля.

ДЦ кристального уровня используют методологию проектирования, базирующуюся на так называемых Сложных Функциональных блоках (СФ-блоках). За рубежом их называют IP (Intellectual Property) – блоки, т.е. блоки интеллектуальной собственности.

СФ-блоки – это некие функционально-законченные устройства (процессорные ядра, сигнальные процессоры, блоки жесткой логики, АЦП и т. д.), которые отработаны, верифицированы и аттестованы либо в кристалле, либо в Программируемых Логических ИС (ПЛИС). СФ-блоки – рыночный товар. На Западе продажи СФ-блоков в текущем году составили свыше \$ 10 млрд. Сотни фирм вовлечены в эту индустрию, причем многие из них совсем небольшие.

Поэтому важной сферой деятельности организуемого ДЦ должна быть разработка своей номенклатуры СФ-блоков. Необходимо отработать методологию их проектирования, создавая набор стандартов и нормативных документов, описывающих формирование СФ-блоков и их использование при проектировании.

#### **Создание прототипа устройства до его воплощения в ИСиС**

Система на кристалле – изделие не только очень сложное, но и дорогое при небольших объемах выпуска, поэтому ошибки проектирования должны быть исключены.

Поэтому кроме математического моделирования необходим этап создания прототипа устройства на базе неких специальных аппаратно-программных платформ – «алгоритмически ориентированных платформ проектирования», например, на базе ПЛИС. Они содержат некий набор элементов – процессорные ядра, память, шинную архитектуру, интерфейсы, которые позволяют создать прототип схемы до ее воплощения в СБИС SoC.

#### **Производство Фотошаблонов**

Без сомнения, идея проектирования СБИС в ДЦ Союзного Государства, а их изготовление на зарубежных Foundries не может восприниматься однозначно. Встают вопросы безопасности, конфиден-

циальности и интеллектуальной собственности. Особенно остро эти вопросы встают в случае изделий военного или двойного применения.

Поэтому следует отдавать себе отчет в том, что такой подход является вынужденным в связи с отсутствием средств. Однако необходимо искать пути минимизации перечисленных выше отрицательных последствий. Одним из таких путей является создание в СГ хотя бы одного Центра Производства Фотошаблонов (ЦПФ). Если в СГ будут не только проектироваться СБИС, но и производиться фотошаблоны, которые будут поставляться на Foundries, то все отрицательные последствия предлагаемой стратегии будут минимизированы.

#### **Изготовление ИСиС в «Кремниевых Мастерских»**

Каждая Кремниевая Мастерская (КМ) – (Foundry) разрабатывает и использует свои собственные «Библиотеки Микроячеек» (БМЯ) и документацию: правила проектирования, пособие по проектированию, параметры модели транзистора, документацию на БМЯ. Поэтому проектировщик ИСиС должен использовать БМЯ и документацию той КМ, на которой он собирается изготавливать свою СБИС.

При создании СБИС SoC необходим новый подход к проектированию и новый алгоритм взаимодействия разработчиков систем и аппаратуры, собственно разработчиков СБИС, а также производителей микросхем. В этом случае разработчики аппаратуры (системный уровень) должны быть соразработчиками СБИС SoC, проектируемых на кристальном уровне.

При взаимодействии этих обоих уровней также должны разрабатываться и СФ-блоки. Все это должно делаться с использованием единых программно-аппаратных средств. В мировой практике для осуществления нового подхода к проектированию создана специальная Международная Ассоциация Virtual Socket Interface Alliance (VSIA) – (Виртуальный Альянс Взаимодействия). Задача этого альянса – формировать методологию и маршруты проектирования СБИС SoC, стандарты на описание СФ-блоков и БМЯ. Тем самым обеспечивается единая информационная среда общения между различными фирмами.

Члены ассоциации договорились об обмене интеллектуальной собственностью в виде IP-блоков. Для успешного функционирования белорусского ДЦ необходимо его вхождение в VSIA-альянс. Необходимо взять за основу наработки альянса, приспособливая их к нашим возможностям. Также нужно войти в международный фонд IP-блоков.

Но прежде нужно в СГ создать свой банк СФ-блоков. Инфраструктура разработчиков СФ-блоков и БМЯ должна быть максимально широкой с привлечением лабораторий академических институтов и ведущих вузов. Конечно же, было бы хорошо изыскать средства, чтобы создать в СГ одно, два мощных полупроводниковых предприятия, которые могли бы работать на самом современном уровне.

Здесь крайне интересен опыт Китая, построившего в последние годы ряд мощных субмикронных производств. Однако следует иметь в виду, что в условиях СГ подъем мощного полупроводникового производства требует значительно больших ресурсов и времени, чем создание современной инфраструктуры проектирования.

В принципе, может быть организовано несколько путей создания прототипов и малых серий СБИС SoC:

1. Для белорусских разработчиков ИСиС в качестве КМ необходимо максимально использовать белорусский «Интеграл» и/или российские «Ангстрем» и «Микрон». Эти предприятия работают с технологическими нормами 0,8-0,6 мкм.

Ожидается запуск технологической линии на 0,35 мкм в Институте Системных Исследований (ИСИ) РАН. На эти предприятия необходимо ориентировать библиотеки СФ-блоков, а также БМЯ, использующих особенности технологических процессов каждого из этих предприятий.

Однако у этих предприятий обязательно возникнет вопрос нерентабельности производства прототипов или малых серий СБИС. Это очень серьезная проблема, которая или заставит разработчиков СГ производить специализированные СБИС с любыми проектными нормами только за рубежом, либо вообще их не разрабатывать. Естественно, что ни то, ни другое недопустимо.

С тем, чтобы все-таки, по крайней мере, при проектных нормах 0,8-0,5 мкм в качестве КМ использовались предприятия СГ, необходимо осуществить ряд организационных мероприятий, которые бы резко снизили стоимость создания прототипов или выпуска малых серий СБИС.

2. В случае оборонных заказов, где обычно принимается во внимание не цена, а конфиденциальность, естественно, нужно производить СБИС только на отечественных предприятиях..

3. При разработке СБИС с проектными нормами 0,35-0,13 мкм необходимо будет пользоваться только услугами Foundries в США, Европе, Юго-Восточной Азии , которые могут производить СБИС с такими топологическими размерами.

В настоящее время в мире существует большое количество таких Foundries. Поэтому у разработчиков ИСиС в СГ есть большой выбор. Проблемы заключаются только в том, что необходимо осуществление большой специфической работы по установлению контактов в цепочке проектирование-изготовление и конечная стоимость проекта.

С точки зрения создания такой цепочки, а также с точки зрения осуществления мероприятия по обеспечению рентабельности предприятий СГ при производстве малых серий СБИС, исключительно интересным является опыт Европейского Союза (ЕС) по организации услуг по проектированию, прототипированию и производству малых серий специализированных СБИС – EUROPRACTICE.

## EUROPRACTICE «ЕВРОПАРКТИКА»

Европрактика (ЕП) - это услуги ЕС, предлагаемые консорциумом:

- Межуниверситетский Центр Микроэлектроники (IMEC), Бельгия,
- FhG IIS-A (Германия),
- CLRC (RAL) (Великобритания).

Услуги ЕП относятся как к проектированию СБИС, так и к их прототипированию и изготовлению в малых сериях и в массовом производстве.

ЕП предлагает тотальное решение проблем создания специализированных СБИС, включающее:

- легкий доступ к документации Foundry и библиотекам Микроячеек ;
- услуги по разработке топологии на основе схемы соединений в субмикронной и глубокой субмикронной области и поддержку в проектировании;
- гибкий доступ к прототипированию и производству на ведущих в мире Foundries;
- корпусирование и тестирование.

Важно, что при взаимодействии с ЕП в цепочке перечисленных выше услуг заказчик может выбирать только те услуги, которые ему необходимы.

ЕП позволяет резко снизить стоимость создания прототипов СБИС за счет использования так называемых Мульти Проектных Подложек (МПП). Идея МПП заключается в том, что на одной кремниевой подложке изготавливается одновременно большое количество различных специализированных СБИС, разработанных различными заказчиками. В результате, затраты на запуск подложки делятся среди заказчиков, в зависимости от их количества.

Именно этот принцип должны использовать предприятия СГ, чтобы обеспечить рентабельность производства при выпуске малых серий изделий.

Обоснованность пользования услугами ЕП тем более усиливается, что они связаны с проектом REASON подпрограммы «Технологии Информационного Общества» 6- той Рамочной Программы ЕС, участниками которого являются БГУИР и БГУ.

## REASON (REsearch and training Action for System On chip desigN) «Научные исследования и обучение в области проектирования систем на кристалле»

Целью проекта REASON является обеспечение интеграции академических и исследовательских институтов Центральной и Восточной Европы, работающих в области Микроэлектроники, в основные исследования и разработки, осуществляемые в странах ЕС, посредством подготовленных совместно партнерами акций передачи и обмена знаниями.

Основными задачами проекта являются:

- Развитие интеграции образовательных и научных организаций стран Центральной и Восточной Европы в области научных исследований и проектирования в микроэлектронике и систем на кристалле.

- Повышение уровня образовательной подготовки студентов и профессионализма инженеров-проектировщиков в указанных областях.

- Систематическое совершенствование квалификации специалистов, работающих в области проектирования всех уровней.

В рамках программы REASON предусмотрено большое количество курсов для подготовки и переподготовки специалистов высокого уровня в области проектирования СБИС SoC. В дальнейшем в рамках ДЦ необходимо будет создать современный тренинг-центр совместно с западными специалистами, например, как это сделал Cadence в МИЭТ.

Цели и ожидаемые результаты проекта:

- Повышение уровня осознания проблем в промышленности и уровня компетентности исследователей в Центральной/Восточной Европе с целью содействия сотрудничеству с Европейской промышленностью. Особое внимание должно быть уделено методологиям проектирования систем на кристаллах, включая маломощные схемы на СБИС, повторно используемым проектам и IP проектам, а также методологиям создания ИС на аналоговых и смешанных сигналах для использования в беспроводных коммуникационных изделиях (таких, как радиочастотные КМОП схемы).

- Усиление индивидуальных и университетских связей между академическими и промышленными партнерами для создания новых R&D (Research and Development) проектов и создания консорциумов проектов. Эти цели достигаются посредством организации обучающих курсов, обучения «из первых рук» и семинаров с участием консультантов и/или преподавателей из промышленных предприятий. Результатом этой деятельности является создание обучающих материалов, привлечение специалистов для участия в этой деятельности и отчетов, показывающих, как приобретенные знания используются в научных исследованиях и обучении.

- Распространение знаний в SME (Small and Middle Enterprises – малые и средние предприятия) в странах Центральной и Восточной Европы. Эта цель будет достигнута посредством организации интенсивных курсов и дистанционного обучения в глобальной сети Интернет. Результатом этой деятельности будет создание материалов проведенных курсов, организация курсов, а также обучающих и информационных материалов с использованием Web-технологии.

Практические выгоды участия в проекте:

- Финансирование со стороны ЕС для приобретения современного и высокоеффективного аппаратного обеспечения (Work Stations).

- Финансирование для вступления стран и организаций – партнеров проекта в консорциум EUROPRACTICE, обеспечивающий предпочтительные условия для приобретения современного программного обеспечения САПР в микроэлектронике и изготовления прототипов разрабатываемых интегральных схем по субмикронной и глубокой суб-



микронной технологиям.

- Ограниченнное финансирование для проведения научных и образовательно-методических исследований.

- Предоставление грантов для участия в семинарах, обучающих курсах и пр. с целью овладения современными программными продуктами и методами проектирования в микроэлектронике.

Рабочий план проекта включает следующие виды деятельности:

- Организация обучения в области проектирования систем на кристаллах.

- Организация обучения в области проектирования заказных и полузаказных ИС для беспроводной связи.

- Практическое обучение использованию и поддержки инструментариев САПР, предлагаемых в рамках EUROPRACTICE.

- Организация обучения для SME.

- Разработка обучающих и информационных материалов для дистанционного обучения на основе Web-технологии.

- Предметные семинары, посвященные дискуссиям на основе результатов обучения узким, но жизненным вопросам научных исследований в области проектирования в микроэлектронике.

- Специальные совещания и/или обучающие курсы, посвященные промышленным и образовательным проблемам.

Любой маршрут начинается с того, что ДЦ проектирует ИСиС. В дальнейшем маршруты производства ИСиС будут определяться проектными нормами (области 0,8-0,5 мкм и 0,35-0,13 мкм) и методом создания рисунка межсоединений отдельных IP-блоков – с помощью шаблонов или сканирующим лучом (лазерным или электронным).

При проектных нормах 0,35 – 0,13 мкм:

- ИСиС производятся через ЕП на Западных Foundries при условии поставки на них шаблонов;

- на Западных Foundries закупаются подложки с БМК на основе IP-блоков, а в Кремниевых Мастерских (КМ) СГ с помощью сканирующего луча формируются ИСиС. Конкретно для этих целей может быть использован лазерный генератор изображения, создаваемый НПО Планар в рамках проекта СГ «Победа», с разрешающей способностью 0,35 мкм.

При проектных нормах 0,8 – 0,5 мкм:

- ИСиС производятся на КМ СГ с использованием шаблонов, но применяя МПП подход, используемый в ЕП;

- ИСиС создаются на основе ПЛИС с использованием сканирующего луча. Эта стадия может быть конечной, а может использоваться только для моделирования ИСиС;

- ИСиС создаются на основе БМК, прежде всего производимых на ПО «Интеграл» или «Ангстрем», с использованием сканирующего луча. Конкретно для этих целей может быть использован лазерный генератор изображения, имеющийся в БГУИР, при осуществлении его доработки.

### Разработка инструментальных средств САПР

Основными фирмами-поставщиками программных средств САПР являются: Cadence, Mentor Graphics и Synopsys. Создаваемому ДЦ необходимо установить с ними хорошие отношения, чтобы иметь постоянный доступ к информации по важнейшим разработкам в области методологии и средств САПР.

Предполагается, что в ДЦ будут использоваться зарубежные инструментальные средства САПР, в основном перечисленных выше фирм. Разработкой таких средств в СГ в последнее десятилетие практически не занимались. Однако и в этой области есть поле деятельности для ДЦ. Очевидно, что нам не надо создавать все средства в полном объеме, как в пакетах Cadence и Synopsys. Можно в отдельных областях делать хорошие продукты, которые затем встраиваются в общую цепочку маршрута проектирования со стандартными интерфейсами. Эти продукты можно делать по заказу крупных западных фирм, например, таких как Intel, который сделал ряд предложений БГУИР. Здесь нужно иметь в виду, что затраты на создание новых программных средств САПР колоссальны. Так, фирма Cadence только в 2002 г. истратила \$ 250 млн. собственных ресурсов. Но делать определенные подсистемы можно и нужно.

*Продолжение следует.*

### Маршрут Проектирование-Производство ИСиС



Рис. 2.

- Рекламная деятельность в средах студентов и потенциальных пользователей заказных и полузаказных ИС

- Объединенная деятельность по проектированию, включающая как разработку, так и использование результатов разделов IP.

### Варианты маршрутов проектирования – производство ИСиС

С учетом использования услуг ЕВРОПРАКТИКА (ЕП) и проекта REASON становятся очевидными следующие маршруты проектирования – производства ИСиС (рис. 2).



## ТАНТАЛОВЫЕ КОНДЕНСАТОРЫ. ОСОБЕННОСТИ ПРИМЕНЕНИЯ

Продолжение. Начало в журналах «Электроника» № 4-12,2002, 1-3,5-12,2003, «Электроника инфо» №1,2,2004

Андрей Колпаков. E-mail: kai@megachip.ru

### Нормы параметров пульсаций в ТК

Мощность, рассеиваемая конденсаторами, независимо от их типа определяется, прежде всего, величиной тока пульсаций и тока утечки. Выделяющаяся при этом тепло отводится во внешнюю среду, и перегрев зависит от окружающей температуры, материала и размеров ЭК и способов отвода тепла.

Таблица 2.2.

Температура	Напряжение пульсаций (коэффициент)	Ток пульсаций (коэффициент)
-55°C	1.4	0.7
+85°C	0.5	1.0
+125°C	0.3	0.6

Ток пульсаций определяет омические потери  $Irms^2R$ , где  $Irms$  – среднеквадратичное значение тока пульсаций на данной частоте, а  $R$  – эквивалентное последовательное сопротивление (ESR) на этой же частоте. Следует учесть, что ток пульсаций обычно имеет сложный спектральный состав, и среднеквадратичное значение необходимо вычислять с учетом всех гармоник.

Существуют методики, позволяющие осуществить такой расчет, однако самый простой способ определения  $Irms$  – анализ практической схемы с помощью программы аналогового моделирования типа PSPICE.

Значение ESR выбирается по характеристикам ЭК для наиболее тяжелого режима работы с учетом температуры и рабочей частоты.

Потери, создаваемые токами утечки, определяются как произведение величины тока на приложенное напряжение.

Естественно, что ра-

бочее напряжение должно быть ниже предельно допустимого значения. Диэлектрические потери увеличиваются с ростом температуры, так как при нагреве возрастает ток утечки.

Тепло отводится на поверхность чип-конденсатора за счет теплопроводности эпоксидного наполнителя ТК и металлических выводов. Дальнейший отвод тепла обеспечивается через припой, фиксирующий клей и материал печатной платы.

Тепловая энергия, выделяющаяся при нагреве, отводится во внешнюю среду за счет конвекции и излучения. Тепловой режим работы соответственно может быть улучшен за счет принудительного охлаждения (обдува).

Разность температур чипа и окружающей среды создает локальные перемещения воздуха, способствующие выравниванию температуры по поверхно-

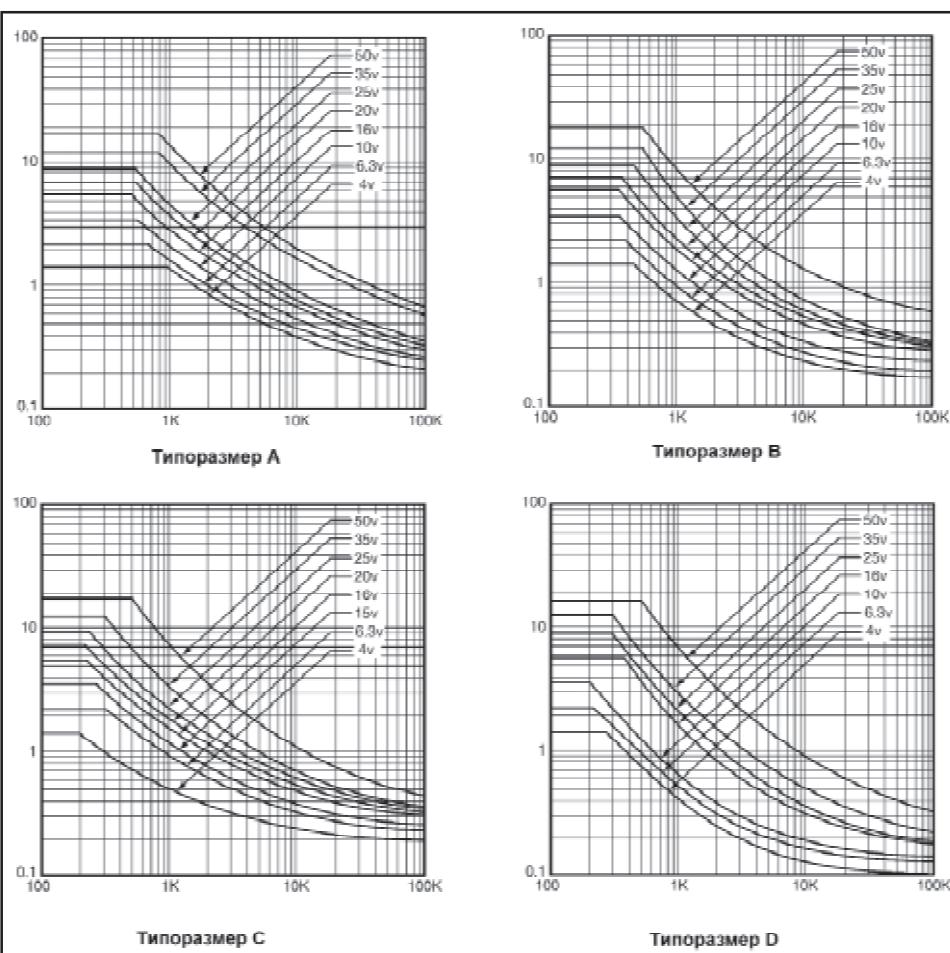


Рис. 2.1.



сти. Этот процесс зависит от ориентации платы (вертикальное или горизонтальное) и от тепловыделения элементов, стоящих рядом с конденсатором.

Предельные режимы ТК задаются для условия горизонтального расположения платы, неподвижного воздуха и расстояния не менее 25мм до окружающих компонентов или элементов крепежа.

В установившемся состоянии зона наибольшей температуры находится в центре чипа. Чем выше температура окружающей среды, тем меньше допустимый перегрев конденсатора.

Для расчета тепловых режимов необходимо рас-

шой перепад температуры и им в большинстве случаев можно пренебречь.

Для «жестких» ТК, т.е. конденсаторов на основе tantalового порошка, разность температур между поверхностью чипа и окружающей средой должна быть не более 10°C при перепаде внешней температуры от 2°C до 125°C, и это значение берется за основу при расчетах. Тепловой расчет включает следующие стадии:

a) Задается температура перегрева корпуса конденсатора.

b) Определяется допустимая мощность ( $P_c$ ),

Таблица 2.1.

Типоразмер	Емк. мкФ	Напр. В	Ток пульсаций (mA)					Напряжение пульсаций (Vrms)			
			120Hz	1KHz	10KHz	100KHz	120Hz	1KHz	10KHz	100KHz	
A	0,1	50	1,3	8	11	13	17,7	13,2	2,1	0,7	
	0,1	35	0,9	8	11	13	12,4	12,4	2,1	0,7	
	0,15	35	1,4	8	11	12	12,4	8,8	1,5	0,6	
	0,22	35	2	9	11	12	12,4	6,9	1,2	0,6	
	0,33	35	3	10	12	13	12,4	5,1	0,9	0,4	
	0,47	25	3,1	12	14	15	8,8	4,5	0,8	0,4	
	0,68	20	3,5	14	17	18	7,1	3,6	0,7	0,4	
	1	16	4,2	16	19	21	5,7	2,8	0,5	0,3	
	1,5	10	3,7	16	19	21	3,5	2,1	0,4	0,3	
	2,2	6,3	3,6	17	20	21	2,2	1,5	0,4	0,3	
	3,3	4	3,4	21	23	24	1,4	1,3	0,3	0,2	
B	0,15	50	2	9	12	14	17,7	9,9	1,7	0,7	
	0,22	50	2,9	10	12	14	17,7	7,7	1,3	0,7	
	0,33	50	4,3	13	16	18	17,7	6,6	1	0,5	
	0,47	35	4,4	14	17	19	12,4	5,2	0,9	0,4	
	0,68	35	6,3	22	28	32	12,4	5,6	0,8	0,3	
	1	35	9,2	24	30	34	12,4	4,1	0,6	0,3	
	1,5	25	9,8	26	35	40	8,8	3,3	0,5	0,2	
	2,2	20	11	28	36	40	7,1	2,3	0,4	0,2	
	2,2	16	9,3	22	26	28	5,7	1,9	0,4	0,3	
	3,3	16	14	29	36	40	5,7	1,7	0,4	0,2	
	4,7	10	12	30	37	40	3,5	1,2	0,3	0,2	
	6,8	6,3	11	32	38	40	2,2	0,9	0,3	0,2	
	10	4	10	35	38	40	1,4	0,7	0,2	0,2	
C	0,47	50	6,2	22	27	30	17,7	8	1,4	0,6	
	0,68	50	8,9	30	38	43	17,7	7,6	1,1	0,4	
	1	50	13	32	46	54	17,7	5,4	0,8	0,3	
	1,5	35	14	32	46	54	12,4	3,9	0,6	0,3	
	2,2	35	20	35	48	54	12,4	2,8	0,5	0,3	
	3,3	25	22	38	48	54	8,8	2,1	0,4	0,3	
	4,7	20	25	42	49	54	7,1	1,7	0,3	0,3	
	4,7	16	20	42	49	54	5,7	1,7	0,4	0,3	
	6,8	16	28	48	55	61	5,7	1,3	0,3	0,2	
	10	10	25	57	64	70	3,5	1,1	0,3	0,2	
	15	6,3	24	63	68	70	2,2	0,9	0,3	0,2	
	22	4	22	78	85	86	1,4				

смотреть два тепловых перехода: между наиболее нагретой точкой внутри конденсатора и его поверхностью и между поверхностью и окружающей средой.

Первый из этих переходов обеспечивает неболь-

обеспечивающая заданный перегрев.

c) Рассчитывается мощность рассеяния ( $P_L$ ) за счет токов утечки.

d) Устанавливается максимальное значение ESR для данного диапазона частот и температур.

Таблица 2.1 (продолжение).

Типоразмер	Емк.мкФ	Напр.В	Ток пульсаций (mA)					Напряжение пульсаций (Vrms)			
			120Hz	1KHz	10KHz	100KHz	120Hz	1KHz	10KHz	100KHz	
D	1,5	50	20	50	70	85	17,7	6	0,9	0,3	
	2,2	50	24	50	75	105	15,1	4	0,7	0,2	
	3,3	50	30	50	70	85	12,3	2,7	0,4	0,2	
	3,3	35	30	50	73	105	12,3	2,7	0,6	0,3	
	4,7	50	36	55	78	105	10,3	2,1	0,4	0,2	
	4,7	35	46	55	78	105	10,3	2,1	0,4	0,2	
	6,8	35	43	64	85	105	8,7	1,6	0,3	0,2	
	6,8	25	43	64	85	105	8,7	1,6	0,3	0,2	
	10	35	52	85	122	166	7,2	1,4	0,3	0,2	
	10	35	52	85	122	166	7,2	1,4	0,3	0,2	
	10	25	52	85	122	166	1,5	0,2	0,2	0,2	
	10	16	41	67	78	85	5,7	1,6	0,3	0,3	
	15	25	64	95	129	166	5,9	1,2	0,2	0,2	
	15	20	64	95	129	166	5,9	1,2	0,3	0,2	
	22	20	78	100	129	156	4,9	0,9	0,2	0,2	
	22	16	78	100	129	156	4,9	0,9	0,2	0,2	
	22	6,3	35	92	100	105	2,2	0,8	0,2	0,2	
	33	16	95	114	138	156	4	0,6	0,2	0,2	
	33	10	52	114	138	156	3,5	0,6	0,2	0,2	
	47	10	114	147	183	221	3,3	0,6	0,2	0,1	
	47	6,3	76	138	147	156	2,2	0,5	0,2	0,2	
	47	4	48	138	147	156	1,4	0,5	0,2	0,2	
	68	6,3	110	166	200	221	2,2	0,5	0,1	0,1	
	68	4	70	166	200	221	1,4	0,5	0,1	0,1	
	100	6,3	157	183	200	221	2,2	0,5	0,1	0,1	

е) Из формулы  $I_{\text{rms}} R = P_C - P_L$  вычисляется допустимый среднеквадратичный ток пульсаций  $I_{\text{rms}}$ .

В таблице 2.1 приведены допустимые значения тока и напряжения пульсаций для различных типономиналов конденсаторов, а на рис.2.1 графически показана частотная зависимость напряжения пульсаций. В таблице 2.2 даны множительные коэффициенты для различных температур в диапазоне частот (1 – 100)кГц.

### Перегрузки в ТК

За счет совершенствования технологии изготовления надежность tantalевых конденсаторов в по-

ледние годы неуклонно повышается. Однако несоблюдение требований по предельным режимам ТК по-прежнему может привести к выходу их из строя.

Танталовые конденсаторы находят все большее применение в низкоомпреданских схемах, где раньше использовались алюминиевые ЭК. Внимательное отношение к работе в режимах перегрузки для таких схем особенно важно.

Необходимо отметить, что перегрузки конденсаторов могут приводить к ранним отказам некоторого количества ТК, в частности, выходу из строя при подаче питания на этапе производственных испытаний. При этом остальные конденсаторы могут нормально функционировать в течение всего срока службы.

Причиной выхода из строя ТК часто является короткое замыкание. Конденсатор может оказаться закороченным, если ток в цепи не ограничен последовательным сопротивлением. При этом в ТК рассеивается большая мощность и локальный перегрев может вызвать повреждение конденсатора.

Эта проблема хорошо известна разработчикам и производителям ТК, которые много делают для повышения допустимой мощности рассеяния и предотвращения отказов.

Анализ неисправностей ТК, возникших из-за перегрузок, затрудняется тем, что tantalовым конденсаторам присущ эффект «самовосстановления».

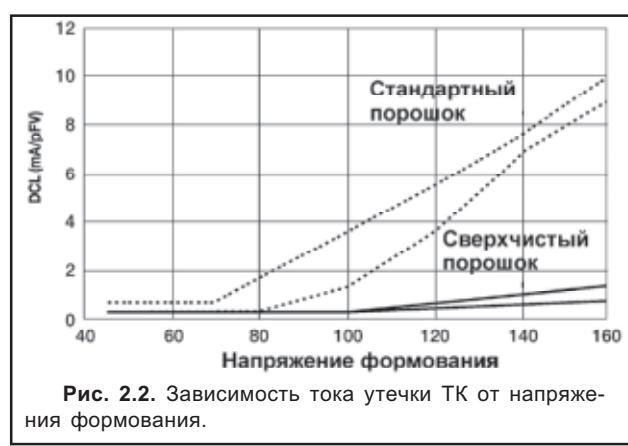


Рис. 2.2. Зависимость тока утечки ТК от напряжения формования.



Этот эффект может проявляться в зоне, где слой диэлектрика оказался тоньше, чем в окружающей области. В такой зоне будет наблюдаться увеличение тока (зарядного, утечки) выше среднего значения. Соответственно, данная область будет испытывать локальный перегрев.

Если температура зоны достигнет значений  $(400-500)^{\circ}\text{C}$ , произойдет химическая реакция, преобразующая проводящую двуокись марганца с сопротивлением  $(1-10)\Omega/\text{см}^3$  в окись марганца ( $\text{Mn}_2\text{O}_3$ ), объемное сопротивление которой  $(10^6-10^7)\Omega/\text{см}^3$ . Увеличение со-

противления прекратит избыточную проводимость и исключит дефектный участок.

Производители ТК, особенно в SMD исполнении, рекомендуют устанавливать последовательно с конденсатором сопротивление  $(1-3)\Omega$  на 1В рабочего напряжения. Это снижает вероятность пробоя за счет ограничения тока.

Также рекомендуется использовать конденсаторы при напряжении, не превышающем  $(50-75)\%$  от предельного, особенно в импульсных схемах с низкоомным источником питания. Например, при питании от напряжения 12В следует

Таблица 2.2.

Рабочее напряжение ТК, В	16	16	16	20
Напряжение формования, В	54.4	61.2	65.7	87.1
Толщина диэлектрика, нм	92.5	104.0	111.7	148.1
Процент отказов (12В, 3А), %	0.4	0.2	0	0
Процент отказов (12В, 5А), %	0.4	0.2	0	0
Процент отказов (16В, 3А), %	6.8	6.6	2.4	0.2

применять конденсаторы, рассчитанные на 35В.

Причиной выхода из строя ТК также может быть работа в импульсной высокочастотной низкоимпедансной схеме, где возможно возникновение пиковых токовых перегрузок. Известно довольно много механизмов, приводящих к отказу ТК по этой причине.

Режим токовой перегрузки может возникнуть при тестировании полностью собранной платы с помощью специальных испытательных устройств, широко применяемый сейчас в мире.

Типичным примером является производство импульсных источников питания. Собранный источник проверяется на функционирование при предельном рабочем напряжении и максимальном токе нагрузки. Далее проводится проверка режима короткого

замыкания. Ток разряда конденсатора может достигать при этом значения 100А и более.

Перегрузка конденсатора может возникнуть в схеме, где происходит коммутация тока в индуктивной нагрузке, например, в устройствах управления дросселями, двигателями.

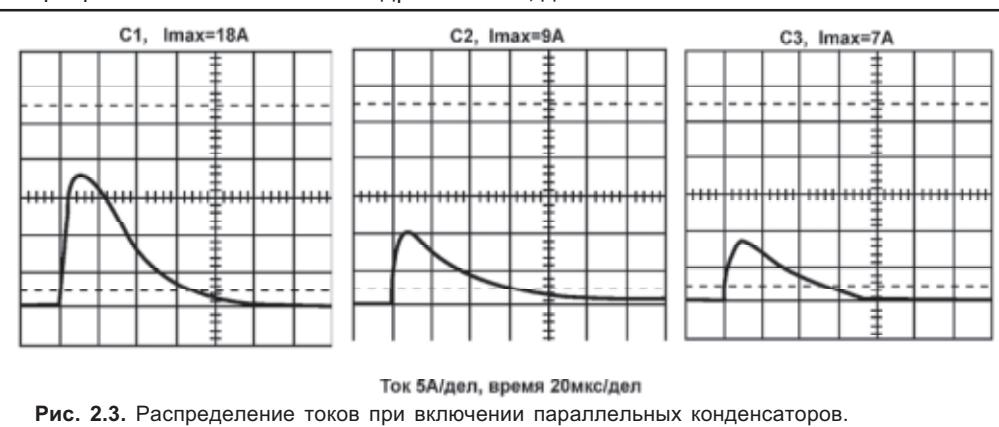


Рис. 2.3. Распределение токов при включении параллельных конденсаторов.

Распространенной причиной отказа также является установка электронной платы в разъем работающего электронного устройства.

Существуют три основных фактора, увеличивающих вероятность повреждения ТК от перегрузки:

- технологические дефекты – неравномерный слой диэлектрика, посторонние включения в порошке и др.;
- неправильный расчет режимов работы схемы;
- низкий импеданс последовательной с ТК цепи.

Величина тока утечки является хорошим показателем качества диэлектрика и чистоты tantalового порошка.

На рис.2.2 показаны сравнительные характеристики тока утечки ТК, выполненного из обычного порошка и очищенного порошка, технология которого разработана в последнее время.

Таблица 2.2 демонстрирует связь количества отказов ТК, напряжения формования и испытательного напряжения. Проверка проводилась на конденсаторах 47мкФ, 16В, которые имеют максимальное значение параметра CV (752мкФВ) и, соответственно, максимальную площадь поверхности.

В таблице приведены результаты ускоренных испытаний 4 партий конденсаторов по 500 шт. при на-

Таблица 2.3.

Напряжение схемы	Напряжение конденсатора
3.3	6.3
5	10
10	20
12	25
15	35

пряжении, равном 75% и 100% от предельного и заданном токе.

С ростом напряжения формования количество отказов падает. Возрастание рабочего напряжения приводит к резкому увеличению вероятности отказов.

Таблица 2.4.

CV	Объем испытательной партии	Кол. отказов, % ( $U_c=0.5U_{max}$ )	Кол. отказов, % ( $U_c=U_{max}$ )
47мкФ 16В	1500000	0.03	1.1
100мкФ 10В	600000	0.01	0.5
22мкФ 25В	2 250 000	0.01	0.3

зов, и этот факт должны учитывать разработчики при выборе конденсатора.

Особенно важно иметь большой запас по напряжению, если конденсатор работает в импульсных низкоимпедансных схемах.

В таблице 2.3 приведены рекомендуемые значения напряжения ТК в зависимости от рабочего напряжения схемы. В таблице 2.4 приведены значения количества отказов при ускоренных испытаниях большой партии конденсаторов при двойном запасе по напряжению и без запаса.

Пиковый ток, возникающий в конденсаторе при подаче питания, определяется суммой сопротивлений, стоящих последовательно с ним. Это – импеданс источника питания, сопротивление подводящих цепей и ESR самого конденсатора.

Если не принять специальных мер для ограни-

чения этого тока, ТК может выйти из строя из-за локального пробоя. Лучшим выходом является установка индуктивности или резистора последовательно с конденсатором.

В большинстве применений на плате бывает установлено несколько конденсаторов, соединенных параллельно и распределенных по плате, например, по шине питания. В случае отказа из-за перегрузки чаще всего выходит из строя емкость, установленная ближе других к разъёму, на который подается питание.

Происходит это из-за того, что распределенная индуктивность шины, ограничивающая пик тока при включении, возрастает при удалении от первой емкости к последней.

Сказанное иллюстрируется эпюрами, приведенными на рис. 2.3. Эпюры получены с помощью специальной тестовой платы, на которой были установлены в параллель три ТК по 22мкФx25В.

Видно, что основная доля тока приходится на конденсатор С1, установленный непосредственно рядом с разъёмом питания.

Т.о. при выборе ТК и при разработке топологии платы обязательно необходимо учитывать, что именно этот конденсатор будет подвержен максимальной перегрузке.

*Продолжение следует.*

info@megachip.ru

Mega-  
Электроника  
www.megachip.ru

PHILIPS

ST MICROELECTRONICS

ICR

TEXAS  
INSTRUMENTS

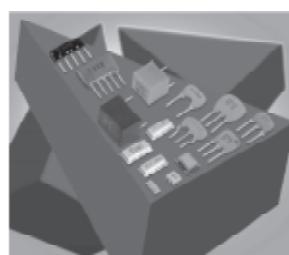
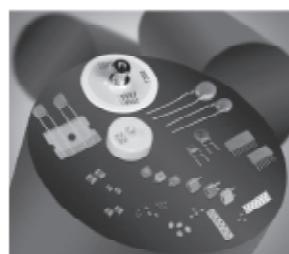
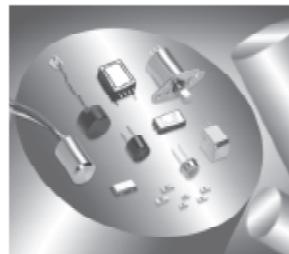
iMP

(812) 232-12-98, 327-32-71 /факс (812) 325-44-09  
197101 Санкт-Петербург, Большая Пушкарская, д. 41

# ! ВНИМАНИЕ! ВЫСОКОЕ КАЧЕСТВО! !



- **Конденсаторы**
  - Керамические конденсаторы 12/16/25/50/500V
  - Соответствующие стандартам безопасности
  - Керамические конденсаторы высокого напряжения 250v-6.3kV
  - Подстроечные конденсаторы
- **Термисторы, резисторы**
  - NTC Термисторы
  - SIP резисторные сборки
  - Подстроечные резисторы, потенциометры
- **Сенсор**
  - Пироэлектрические инфракрасные сенсоры
  - Пьезоэлектрические керамические сенсоры
  - Пьезоэлектрические гироскопы серии ENC
- **Дроссели/Линии задержки/Ферритовые сердечники**
  - Чип индукторы
  - Многослойные чип линии задержки
- **Шумоподавление. Фильтры для обеспечения EMC**
  - EMC фильтры для цепей DC, AC
  - Ферритовые сердечники для шумоподавления
- **Резонаторы**
  - Керамические резонаторы ("CERALOCK")
- **Пьезоэлектрические звуковые компоненты**
  - Пьезоэлектрические керамические
  - Пьезоэлектрические звуковые компоненты
- **Микроволновые компоненты для коммуникационного оборудования**
  - ПАВ фильтры для средств коммуникаций
  - Керамические фильтры ("CERAFIL") для средств коммуникаций
  - Диэлектрические резонаторы ("RESOMICS")
  - Высокочастотные коаксиальные разъемы
- **Фильтры для аудио видео оборудования**
  - ПАВ фильтры для телевизоров и видеомагнитофонов
  - Керамические фильтры для амплитудной модуляции
  - Керамические фильтры для частотной модуляции
- **Макет для исследования воздействия ЭМВ на еловека**



**И ВСЕ ЭТО ВЫ МОЖЕТЕ ПРИОБРЕСТИ СО СКЛАДА И ПОД ЗАКАЗ  
У ОФИЦИАЛЬНОГО ДИСТРИБЬЮТОРА**

129075 Российская Федерация  
г. Москва, ул. Калибровская, д. 31  
Тел: (095) 215-97-06, 215-73-13,  
факс (095) 216-23-08  
E-mail: rtk@rtkcomponent.com  
www.rtkcomponent.com



200035 Республика Беларусь  
г. Минск, ул. Тимирязева, 65А-433  
Тел: (017) 250-60-17, 250-60-18,  
Факс (017) 254-89-53  
E-mail: technop@rtkcomponent.com  
www.rtkcomponent.com

**КОМПЛЕКСНЫЕ ПОСТАВКИ, ПРИЕМЛИМЫЕ ЦЕНЫ**

семинары

# ТЕХНИЧЕСКИЙ СЕМИНАР «НОВЫЕ КОМПОНЕНТЫ КОМПАНИИ MICROCHIP»

29 марта 2004 года специалисты компании Microchip Technology Inc. совместно с фирмами «Гамма С-Петербург» и «Альфасофт» (г.Минск) проводят технический семинар по аналоговой и микропроцессорной продукции Microchip.

#### **В программе семинара:**

1. Новые FLASH-микроконтроллеры от Microchip:
    - новые контроллеры с малым числом выводов PIC12F683/PIC16F684/PIC16F688, PIC12F508/F509 их отличительные свойства. Их расширенные 20-выводные версии;
    - новые контроллеры PIC16F737/747/767/777, режимы управления питанием, особенности периферии (3-канальный ШИМ), области применения (управление двигателями, измерение эл. энергии);
    - новые FLASH микроконтроллеры со встроенными драйверами ЖКИ;
  2. Микроконтроллеры для управления двигателями PIC18Fxx31;
  3. Новые FLASH-микроконтроллеры MegaPIC семейства PIC18 с тактовой частотой до 40МГц;
  4. Особенности новых автономных и интегрированных ECAN-контроллеров (MCP2515);
  5. Новые аналоговые и интерфейсные компоненты (АЦП, ОУ, DC-DC преобразователи, программируемые усилители MCP6G, контроллеры аккумуляторных батарей и др.);

## СЕМИНАР ПО ПРОДУКЦИИ SIEMENS

Петербургская Электронная Компания приглашает посетить технический семинар по продукции SIEMENS «Системы автоматизации фирмы SIEMENS», который пройдет 28 апреля с 10.00 до 14.00 в г. Санкт-Петербурге, пл. Победы, 2, здание РНИИ Электронстандарт.

Докладчики – технические специалисты российского представительства SIEMENS.

Департамент A&D фирмы Siemens ([www.automation-drives.ru](http://www.automation-drives.ru)) является крупнейшим мировым производителем технических средств автоматизации, промышленного программного обеспечения, компонентов промышленной связи, контрольно-измерительных приборов, частотно-регулируемых приводов, коммутационной и защитной аппаратуры, электрических машин и силовых агрегатов, электроустановочной техники, многих других изделий и продуктов.

Успешному продвижению продукции департамента на мировом рынке способствует наличие единых концепций: Totally Integrated Automation (TIA) – Комплексная Интегрированная Автоматизация и Totally Integrated Power (TIP) – Комплексные Электротехнические Решения, являющимися новым революционным путем ре-

6. Семейство dsPIC, планируемый график выпуска. Особенности архитектуры для задач цифровой обработки сигналов, периферия. Рассмотрение доступных библиотек и примеров применений. Доступные средства разработки и отладки;

7. Отладочные средства для новых микроконтроллеров. Новые программаторы, эмуляторы и программные продукты.

#### **Наши координаты:**

Телефон: +375 17 209 80 45 (многоканальный), 284  
43 33. e-mail: [alfachip@open.by](mailto:alfachip@open.by)

Участие в семинаре – бесплатное. Информационные материалы (каталоги, CD-диски) резервируются на зарегистрировавшихся участников.

**Пожалуйста, заполните и принесите с собой на Семинар следующую анкету:**

Фамилия \_\_\_\_\_  
Имя \_\_\_\_\_ Отчество \_\_\_\_\_  
Организация \_\_\_\_\_  
Телефоны \_\_\_\_\_  
Факс \_\_\_\_\_  
E-mail \_\_\_\_\_  
http://\

**Семинар состоится по адресу:** г. Минск, пр. Ф. Скорины, 117, в здании ГНПО «Агат» (актовый зал).

Проезд на метро до станции «Московская»

Начало регистрации – 9:20

Начало регистрации – 9:20

шения задач автоматизации производства и распределения электроснабжения.

Зарегистрироваться на семинар можно на корпоративном сайте [www.pec.spb.ru](http://www.pec.spb.ru) в разделе «Новости». Посетители семинара обеспечиваются комплектом технических материалов. Участие в семинаре бесплатное.

За дополнительной информацией обращайтесь в компанию «ПЭК» [www.pec.spb.ru](http://www.pec.spb.ru)

Журнал «Электроника инфо» является официальным представителем в Республике Беларусь Издательского дома «Электроника» (г. Москва). В редакции журнала можно приобрести или подписаться на издания ИД «Электроника»: ежегодник «Живая электроника России», журнал «Электронные компоненты», журнал «Ремонт электронной техники».

**Тел./факс: +375 (0) 17 251-67-35 E-mail:**  
**[electro@bekopen.by](mailto:electro@bekopen.by)**

# ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СХЕМ НА ПЛИС С ИСПОЛЬЗОВАНИЕМ САПР XILINX ISE

В. А. Хацук. E-mail: vah@scan.ru

Практически вся современная радиоэлектронная аппаратура содержит в себе цифровую часть. Реализация ее может быть самой разнообразной – микроконтроллер, микропроцессор, жесткая логика или программируемая логическая интегральная схема (ПЛИС).

В связи с разным исполнением различны и подходы к проектированию. Для микроконтроллеров или микропроцессоров это среда отладчика. В этом случае к достоинствам можно отнести низкие затраты на изготовление печатной платы, поскольку изменение алгоритма работы не влечет за собой изменение тополо-

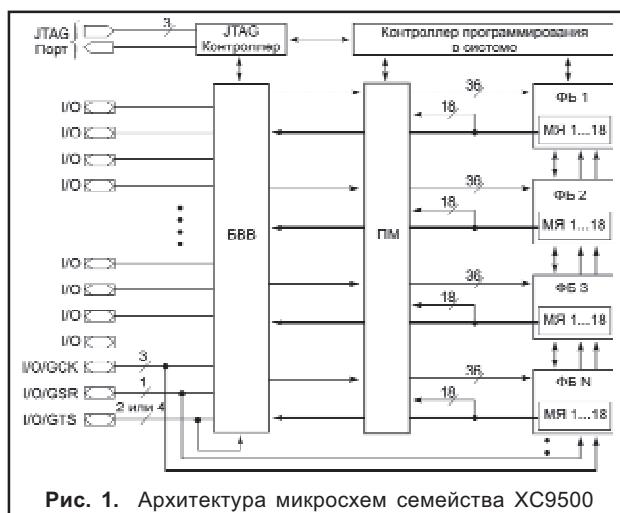


Рис. 1. Архитектура микросхем семейства XC9500

гии печатной платы, а к недостаткам – низкая тактовая частота. В случае жесткой логики – проектирование и последующая верификация проекта происходит в специализированных. К достоинствам этого метода можно отнести высокую рабочую частоту, параллельность процессов, к недостаткам – высокие затраты на изготовление печатной платы из-за большого количества слоев, переходных отверстий и изменения топологии печатной платы при модификации проекта. Проектирование с использованием ПЛИС значительно упрощает задачу для разработчика, поскольку он сам, исходя из требований к печатной плате, назначает вы-

воды. Тем самым в отдельных случаях плата может стать однослоиной, и дальнейшие изменения в схеме электрической принципиальной не потребуют изменения в топологии печатной платы. На сегодняшний день рабочая частота ПЛИС превышает 400МГц, а число системных вентилей превышает 10 млн. Переходя на передовые технологии производства компания XILINX выпускает ПЛИС по КМОП технологии с проектными нормами 0,09 мкм, благодаря чему себестоимость ПЛИС с объемом 1 млн. вентилей составляет примерно 20 долларов США, составляя серьезную конкуренцию заказным схемам - ASIC (Application Specific Integrated Circuit).

Что же собой представляет ПЛИС? Рассмотрим этот вопрос на примере продукции мирового лидера на рынке программируемой логики – фирмы XILINX. На сегодняшний день фирма XILINX выпускает ПЛИС структуры CPLD (Complex Programmable Logic Device) и FPGA (Field Programmable Gate Array) [1].

ПЛИС структуры CPLD выполняются на основе FLASH-памяти (серия XC9500) или ЭППЗУ (серия CoolRunner). Конфигурационные данные, определяющие функционирование ПЛИС хранятся в конфигурационной памяти, расположенной на кристалле ПЛИС, и в любой момент могут быть перезаписаны. Структура CPLD напоминает структуру EPLD – основу их составляют макроячейки PAL-типа, позволяющие получать логические функции многих переменных с ограниченным числом термов.

Микросхемы (MC) этого типа могут быть использованы для создания нестандартных АЛУ, дешифраторов, мультиплексоров и т.д., т.е. таких устройств, где требуется логические функции многих переменных и небольшое количество триггеров. MC семейства XC9500 могут использоваться в крупносерийной аппаратуре, а также в системах, где требу-

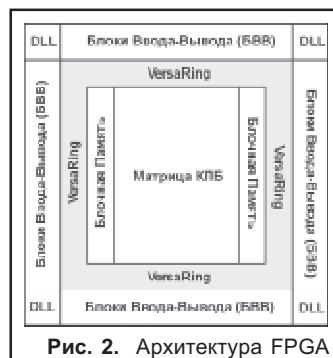


Рис. 2. Архитектура FPGA

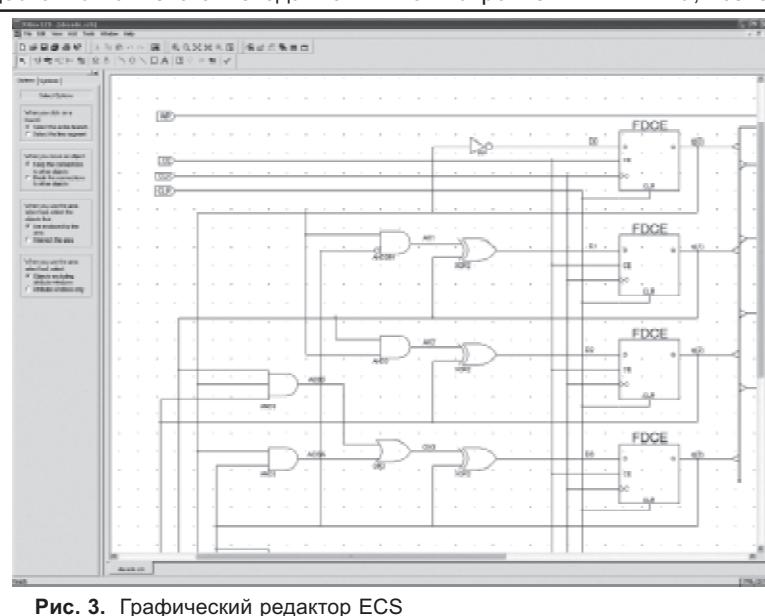


Рис. 3. Графический редактор ECS

ется перепрограммирование в процессе функционирования (программирование «на ходу»).

Для программирования МС семейства XC9500 не требуется программатор – перепрограммирование осуществляется сигналами от элементов с напряжением питания 5 В через специальные выводы МС (JTAG-порт) в той же системе, где и при новых переключающей матрицей (ПМ) (Рис. 1).

БВВ обеспечивают буферизацию всех входов и выходов МС. Каждый ФБ содержит 18 макроячеек (МЯ) со структурой 36V1 и позволяет получить 18 логических функций от любой комбинации из 36 переменных.

ПМ обеспечивает подачу любых выходных сигналов ФБ и входных сигналов на входы ФБ. От 12 до 18 выходных сигналов каждого ФБ (в зависимости от количества выводов в корпусе) и соответствующие сигналы разрешения выхода поступают непосредственно на блоки ввода-вывода.

ПЛИС структуры FPGA выполняются на основе статического ОЗУ, при этом конфигурация хранится во внутреннем «теневом» ОЗУ, а инициализация осуществляется из внешнего массива памяти, в качестве которого может выступать отдельно стоящая микросхема ПЗУ, или же данные могут быть загружены любым другим внешним устройством (микроконтроллер, ПЭВМ).

Программируемая пользователем вентильная матрица кристалла структуры FPGA показана на Рис. 2. Основными программируемыми элементами матрицы являются:

- конфигурируемый Логический Блок - КЛБ (в английском варианте Configurable Logic Block – CLB). КЛБ являются основными элементами, на основе которых реализуется вся схема;

- блок Ввода-Вывода - БВВ (в английском варианте Input/Output Blocks - IOB). БВВ осуществляют интерфейс между контактами микросхемы и КЛБ.

Соединение между КЛБ осуществляется с помощью главных трассировочных матриц (ГТМ). ГТМ – это матрица программируемых транзисторных двунаправленных переключателей, расположенных на пересечении горизонтальных и вертикальных линий связи. Каждый КЛБ окружен локальными линиями связи (VersaBlock™), которые позволяют осуществить соединения с матрицей ГТМ.

Интерфейс ввода-вывода VersaRing создает дополнительные трассировочные ре-

сурсы по периферии кристалла. Эти трассы улучшают общую «трассируемость» устройства и возможности трассировки после закрепления электрических цепей к конкретным контактам. Микросхемы структуры FPGA также включают следующие элементы, которые соединяются с матрицей ГТМ:

- специальные блоки памяти (BRAM) размером 4096 бит каждый;

- модули автоподстройки задержки (DLL), предназначенные для компенсации задержек тактовых сигналов, а также деления, умножения и сдвига фазы тактовых частот;

- буферы с тремя состояниями (BUFT), которые расположены вблизи каждого КЛБ и управляют горизонтальными сегментированными трассами.

Коды, записанные в ячейки статической памяти, управляют настройкой логических элементов и коммута-

торами трасс, осуществляющих межсоединения в схеме. Эти коды загружаются в ячейки после включения питания и могут перезагружаться в процессе работы, если необходимо изменить реализуемые микросхемой функции.

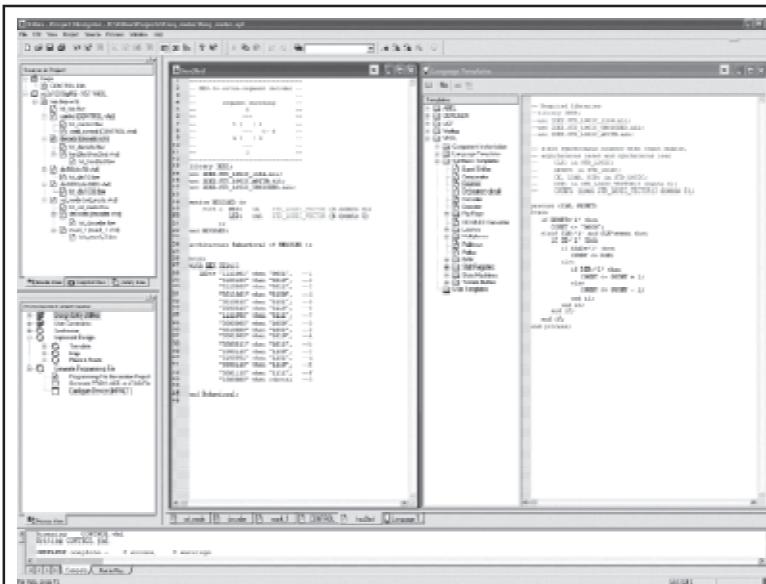


Рис. 4. Описание проекта с помощью языков высокого уровня

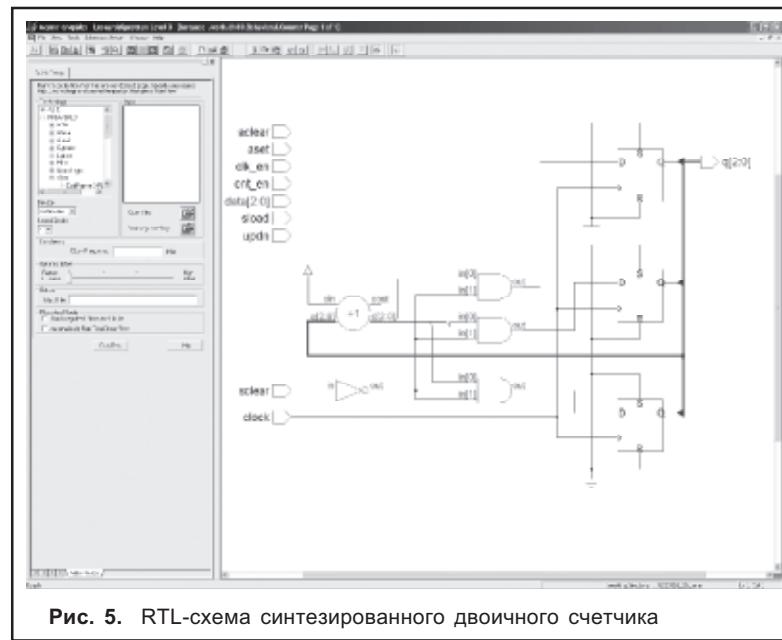


Рис. 5. RTL-схема синтезированного двоичного счетчика

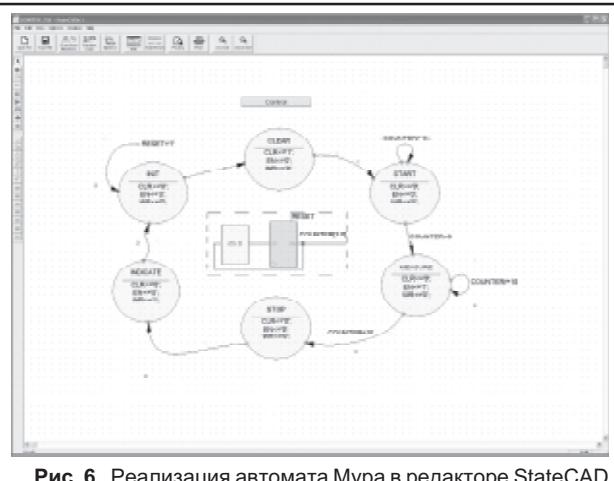


Рис. 6. Реализация автомата Мура в редакторе StateCAD

Более подробно об архитектурных особенностях и временных параметрах ПЛИС фирмы XILINX можно ознакомиться в [2] или в Интернете по адресу: [http://www.xilinx.com/xlnx/xweb/xil\\_publications\\_index.jsp](http://www.xilinx.com/xlnx/xweb/xil_publications_index.jsp)

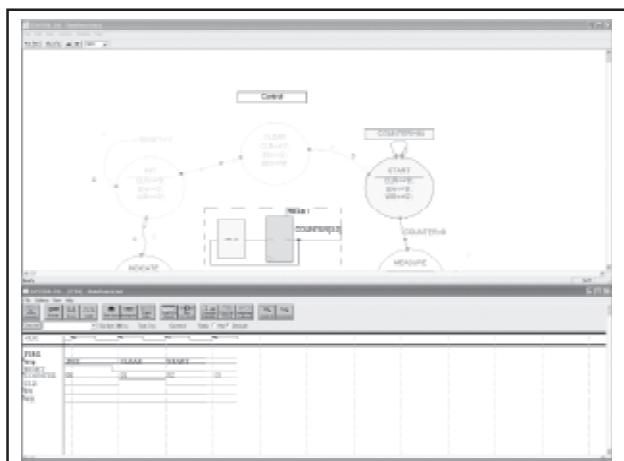


Рис. 7. Вид экрана при моделировании поведения автомата, описанного в редакторе StateCAD с использованием утилиты StateBench

накомиться в [2] или в Интернете по адресу: [http://www.xilinx.com/xlnx/xweb/xil\\_publications\\_index.jsp](http://www.xilinx.com/xlnx/xweb/xil_publications_index.jsp)

Для проектирования устройств с применением ПЛИС фирма XILINX выпустила специализированное программное обеспечение XILINX ISE. Базовую его версию (ограничено количеством поддерживаемых МС с объемом системных вентиляй до 300 тысяч и отсутствием двух утилит: генератора логических ядер XILINX CORE Generator и редактора топологии FPGA - FPGA Editor) именуемую как Xilinx ISE WebPACK можно скачать с официального сайта фирмы XILINX: [http://www.xilinx.com/xlnx/xil\\_prodcat\\_landingpage.jsp?title=ISE+WebPack](http://www.xilinx.com/xlnx/xil_prodcat_landingpage.jsp?title=ISE+WebPack)

САПР Xilinx ISE WebPACK представляет собой комплекс программных средств, позволяющих разработчику эффективно и с минимальными по времени затратами, по сравнению с классическим подходом к проектированию с использованием жесткой логики, спроектировать устройство. Проект можно описывать несколькими способами.

Первый способ описания проекта – схемотехнический. Это наиболее понятный для разработчиков способ

описания, поскольку он нагляден и понятен. Ввод схемы электрической принципиальной осуществляется с помощью графического редактора ECS (рис. 3). С его помощью можно целиком описать проект, создать собственные библиотечные элементы, и налагать ограничения на отдельные элементы, впоследствии повлияющие на процессы размещения и трассировки. Но несмотря на простоту и наглядность, графический редактор имеет один недостаток – сложные проекты получаются многолистовыми и громоздкими, что затрудняет

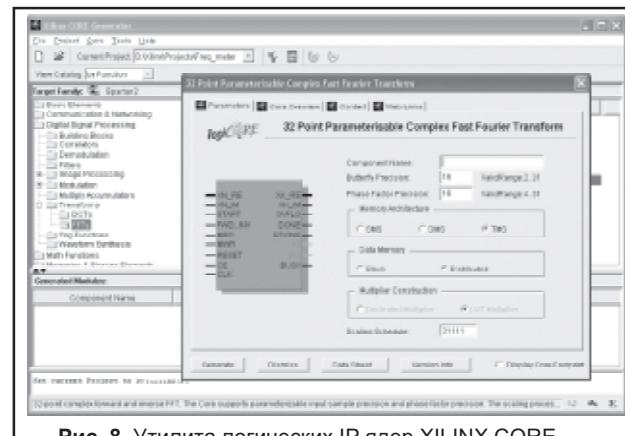


Рис. 8. Утилита логических IP ядер XILINX CORE Generator

понимание схемы и ее ввод. Описание какого-либо логического процесса или алгоритма у разработчика займет уйму времени. А понимание его другим разработчиком без комментариев автора и описания функционирования потребует еще большего времени.

Для решения этой проблемы начали развиваться языки высокого уровня – HDL (Hardware Description Language). Наибольшее распространение получили языки VHDL, Verilog, в меньшей мере – Abel, поскольку он изначально разрабатывался для описания проектов под ПЛИС структуры CPLD. Язык VHDL был разра-

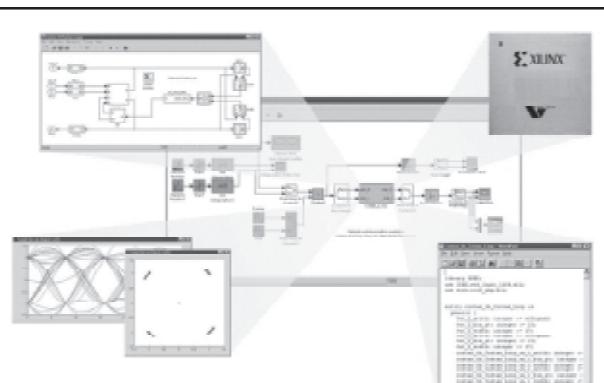


Рис. 9. Интегрированный маршрут проектирования устройств цифровой обработки сигналов

ботан в США по инициативе министерства обороны этой страны. В 1987 г. VHDL был принят в качестве стандарта ANSI/IEEE Std 1076-1987. Данный стандарт часто называют VHDL'87. Затем язык был усовершенствован, новый стандарт ANSI/IEEE Std 1076-1993 (стандарт

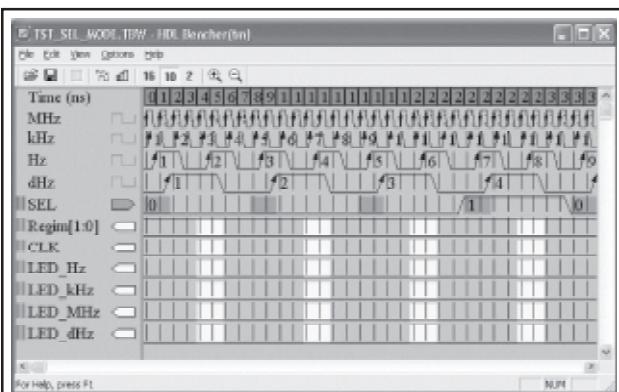


Рис. 10. Графическая утилита создания поведенческого VHDL описания TestBench

VHDL'93) появился в 1993 г. В 1999 г. Утвержден стандарт Std 1076.1-1999 (или более распространенное наименование VHDL-AMS), который включает расширения дающие возможность описания моделей аналоговых и

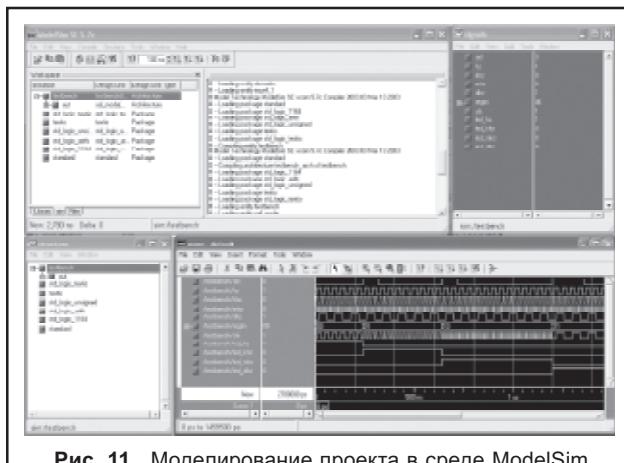


Рис. 11. Моделирование проекта в среде ModelSim

смешанных (цифроанalogовых) схем.

САПР XILINX ISE разрабатывался с ориентацией именно на работу с языками высокого уровня. Ввод HDL описания осуществляется в главном окне оболочки Project Navigator (рис. 4).

Если разработчик никогда не использовал в своей работе языки высокого уровня, то для более быстрого его освоения в САПР имеется набор шаблонов - Language Template. В нем даны примеры описания конструкций основных функциональных элементов (мультиплексоры, триггеры, дешифраторы, счетчики и т.д.) Например описание мультиплексора на языке VHDL выглядит следующим образом:

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;
entity mux4_1 is
  Port ( A:  in  std_logic;
         B:  in  std_logic;
         C:  in  std_logic;
         D:  in  std_logic;
         SEL: in  std_logic_vec
```

```
        (1 downto 0);
         MUX_OUT: out  std_logic);
end mux4_1;
architecture Behavioral of mux4_1 is
begin
process (SEL, A, B, C, D)
begin
  case SEL is
    when <<00>> => MUX_OUT <= A;
    when <<01>> => MUX_OUT <= B;
    when <<10>> => MUX_OUT <= C;
    when <<11>> => MUX_OUT <= D;
    when others => NULL;
  end case;
end process;
end Behavioral;
```

Внимательно изучив это описание, несложно будет сделать мультиплексор не на 4, а на 8 входов [3, 4]. Языки высокого уровня дают возможность разрабатывать устройства, описывая их на уровне алгоритмов, что гораздо проще и удобнее. Синтез осуществляется встроенным компилятором XST.

Однако, САПР позволяет подключить компиляторы других производителей, например, такой программный продукт как LeonardoSpectrum компании Mentor Graphics. Данный компилятор обладает более полнофункциональным набором сервисных функций [5, 6, 7], в частности, дает возможность разработчику просмотреть, какая получилась схема электрическая принципиальная (RTL Schematic) из введенного HDL кода (рис. 5).

Важной особенностью LeonardoSpectrum является то, что он, как и все программные продукты компании Mentor Graphics, не привязывается к одному производителю, а дает возможность пользователю выполнять компиляцию не только в библиотеках всех производителей ПЛИС, но и в библиотеках заказных схем – ASIC (Level 3).

Развитие языков высокого уровня дало толчок к развитию визуально-графических способов описания проекта. В частности в САПР XILINX ISE имеется встроенный графический редактор описания схем с помощью диаграмм состояний – StateCAD. StateCAD дает возможность пользователю без труда ввести автомат Мили или автомат Мура (рис. 6). Далее с помощью встроенной утилиты StateBench можно быстро промоделировать поведение автомата на логическом уровне (рис. 7) без применения HDL компиляторов.

По окончании теста выдается отчет о полноте эксперимента. После того, как автомат будет отложен, генерируется синтезируемое его VHDL описание, и, дополнительно, можно сгенерировать для него тестовые векторы для последующего моделирования.

Зачастую бывает, что в разрабатываемом устройстве должно присутствовать устройство, сложное по функционированию и требующее значительного времени для освоения принципов его работы (например PCI интерфейс, ядро микропроцессора, модуль БПФ и т.д.). Для решения этих задач в пакете применяется утилита логических IP ядер XILINX CORE Generator. С ее помощью разработчик, предварительно сконфигурировав, может



сгенерировать библиотечный элемент типа «черный ящик», выполняющий требуемые пользователю функции (рис. 8). Некоторые функции являются платными, но так же есть и набор бесплатных функций (БПФ 32-1024 точки, DDS синтезатор частоты, цифровые FIR-фильтры, модуль вычисления квадратного корня, умножители, сумматоры, компараторы, ОЗУ, двупортовое ОЗУ, память типа FIFO, ПЗУ и т.д.). Утилита имеет также возможность создания собственного ядра, что позволяет разработчику прода- вать собственную разработку с защи- той своих авторских прав.

XILINX System Generator – это мост между концептуаль- ной разработкой ал- горитма и его практической реализацией. Разработан- ный совместно фирмой Xilinx и MathWorks, SystemGenerator позволяет автоматически переносить модели, созданные в среде MATLAB/Simulink, в среду физического синтеза проектов для FPGA Xilinx. На эта- пе разработки SystemGenerator предоставляет набор блоков Xilinx - XBS, реализованный в виде S-функций, в состав которого вхо- дят параметризи- ванные модули математических, логических и DSP-функций, модули для взаимо- действия с Simulink, специальные конст- рукции для работы с закрытыми поль- зовательскими функциями и программным обеспечением Xilinx. XBS позволяет перевести и промоделировать работу алгоритма в bit-true режиме, когда учиты- вается разрядность данных и эффекты переполнения. Затем, при помощи ути- лит Netlister и

Mapper, Simulink-модель, созданная при помощи мо- дулей XBS, транслируется в VHDL-описание, переда- ваемое затем средствам синтеза.

SystemGenerator также содержит Testbench

Generator, который позволяет формировать из тестовых воздействий и отклика Simulink-модели тестовые векторы для VHDL систем моделирования. Моделирова- ние поведения проекта происходит с помощью про- граммного продукта компании Mentor Graphics – ModelSim, исходны- ми данными для ко- торого является по- веденческое VHDL описание проекта. Для его составле- ния в САПР исполь- зуется графическая утилита TestBench (рис. 10), в которой разработчик указа- телем типа мыши «рисует» времен- ные диаграммы, из которых система ге- нерирует поведен- ческое VHDL описа- ние.

Всего различают 5 типов моделиро-

вания поведения схемы:

- Simulate Behavioral VHDL Model (поведенческое мо- делирование, т.е. все задержки принимаются равными нулю);
- Generate Expected Simulation Result (генерирова- ние результата моделирования поведенческой модели в HDL Bencher с заранее установленным ожидал- емым откликом);

- Simulate Post- Translate VHDL Model (моделирование пост-трансляцион- ной VHDL модели, т.е. модели, получен- ной после преобра- зования VHDL кода в элементарные венти- ли, при этом в расче- т принимаются еди-ничные задержки вен- тилей);

- Simulate Post- Map VHDL Model (мо- делирование пост- мапированной VHDL модели, т.е. модели, полу-ченной после преобра- зования схемы из элемен-тарных вентилей в примитив-

ные логические элемен- ты ПЛИС. В расчет принимают- ся реальные задержки используемых вентилей ПЛИС);

- Simulate Post-Place&Route VHDL Model (моделиро- вание с учетом данных временных задержек элемен- тов

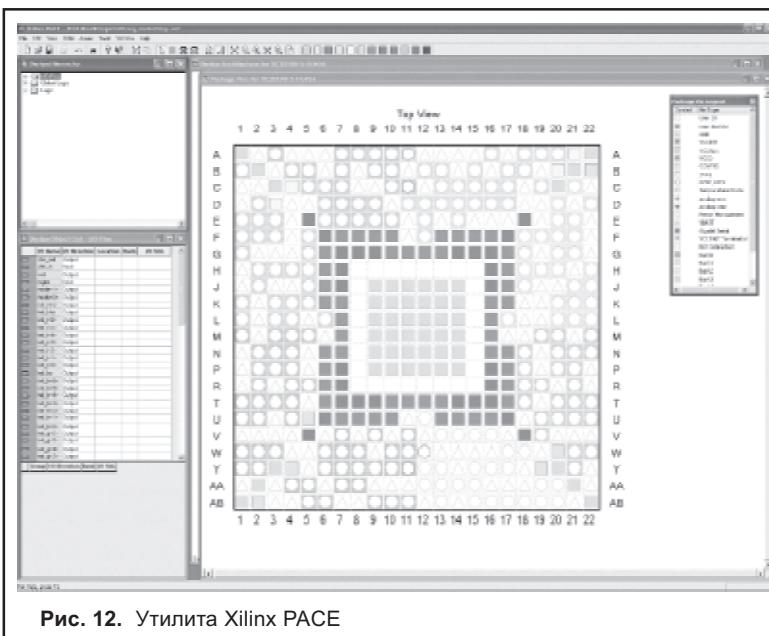


Рис. 12. Утилита Xilinx PACE



Рис. 13. Утилита ручного размещения FloorPlanner



и трасс, полученных после размещения и трассировки). При запуске выбранного способа моделирования [9, 10] САПР автоматически вызывает ModelSim и в качестве исходных векторов для моделирования подключает созданные в TestBench тестовые векторы (рис. 11).

После того как схема окончательно отлажена, можно переходить к ее физической реализации. Для этого необходимо произвести операцию имплементации, состоящую из двух основных этапов: размещение элементов на ПЛИС и трассировка межсоединений с учетом накладенных ранее временных и физических ограничений. Создание таких ограничений происходит под управлением специализированных утилит.

Для назначения сигналов на необходимые выводы используется специальная утилита Xilinx PACE. Утилита позволяет пользователю быстро и легко произвести размещение сигналов по выводам без трудоемкого процесса ручного изображения корпуса на листе бумаги и поиска в технической документации номеров выводов доступных пользователю для выбранного корпуса (рис. 12). При запуске система автоматически подключает данные из проекта. В главном окне программы будет отображен выбранный ранее корпус, на котором выводы в зависимости от своих функциональных характеристик обозначены разным цветом и формой. Для назначения сигналов проекта определенным выводам на корпусе микросхемы выбирается в окне Design Object List – I/O Pins интересующий нас сигнал и удерживая левую клавишу мыши перетаскиваем на нужное место в корпусе микросхемы. После окончания расстановки выводов нажатием соответствующей кнопки сохраняем работу.

САПР имеет довольно неплохие автоматические средства для размещения и трассировки, однако, для достижения максимального быстродействия без ручного труда не обойтись. Для ручного размещения требуемых элементов схемы применяется утилита FloorPlanner. В ней можно разместить в необходимом порядке блоки

внутри кристалла ПЛИС и дальше запустить систему в автоматическом режиме.

Для окончательного завершения этапа проектирования необходимо произвести трассировку межсоединений. Как и в случае размещения можно воспользоваться автоматической трассировкой, а можно и вручную, с помощью утилиты FPGA Editor. Как показала практика, ручная правка уже разведенного проекта улучшает временные показатели примерно на 10-15%. Важным достоинством САПР XILINX ISE является то, что в ней есть возможность частичной перетрассировки проекта, что значительно сокращает время проектирования.

На этом процесс логической верификации будем считать законченным. Однако теория так и останется теорией, пока она не найдет своей физической реализации. Завершающим этапом процесса проектирования устройств на ПЛИС является программирование [11]. Программирование может осуществляться непосредственно в ПЛИС или же из отдельно стоящей на плате ПЗУ/РПЗУ. Конфигурационные данные в ПЛИС

могут быть загружены с помощью Parallel Download Cable III (рис. 15).

Устройство представляет собой модуль согласования, позволяющий осуществлять обмен данными между ПЛИС/РПЗУ и ПЭВМ. Кабель с одной стороны подключается к свободному LPT порту ПЭВМ, с другой стороны, с помощью соединительных кабелей подключается к ПЛИС/РПЗУ с рабочим напряжением 3,3В или 5В. Питание на кабель подается с внешнего источника. Схема кабеля довольно просто и не является секретом и представлена на рис. 16. Устройство выполняется на отдельной печатной плате и подключается к параллельному порту ПЭВМ, работающему в режиме EPP. В качестве кабеля берется стандартный кабель для принтера Centronics, у которого удаляется разъем,

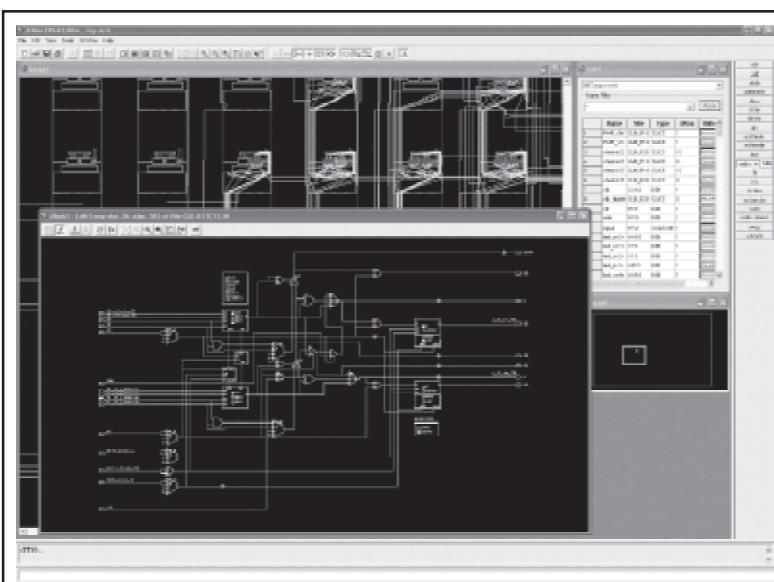


Рис. 14. Утилита ручной трассировки FPGA Editor



Рис. 15. Кабель Parallel Download Cable III, внешний вид



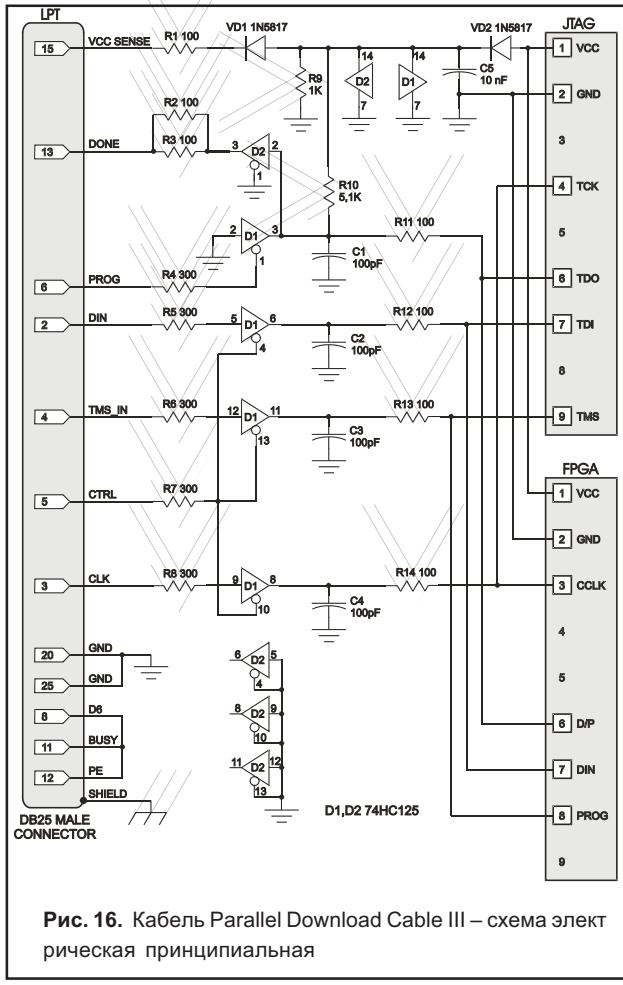


Рис. 16. Кабель Parallel Download Cable III – схема электрическая принципиальная

подключаемый к принтеру (CENR-36). Буферные микросхемы 74HC125 (KP555ЛП8). Все резисторы МЛТ-0,125±5%. Емкости C1-C5 керамические малогабаритные. Сигналы D6, BUSY и PE соединяются вместе непосредственно на разъеме. Экран кабеля соединяется с корпусом разъема DB 25. Выходы 14 микросхем D1 и D2 подсоединяются к цепи VCC, выводы 7 к цепи GND. Разъемы FPGA и JTAG типа PLS9. Внешний вид платы Parallel Cable III показан на рис. 3. Плата подключается к ПЛИС/РПЗУ через соединительный кабель, длина которого не должна превышать 10 см.

Теперь, когда проект загружен в ПЛИС, остается проверить его функционирование. В классическом случае этот процесс выполняется с помощью измерительной техники (логический анализатор, осциллограф - рис. 17) стоимость которых исчисляется десятками тысяч долларов США. При этом подключаемые щупы за счет собственной емкости обяза-

тельно внесут искажение в сигнал. И будет хорошо, если есть возможность «зазепиться» за вывод. А если МС выполнена в BGA корпусе или корпус в планарном исполнении но с очень мелким шагом? Опять же не малую роль в этом в этом процессе играет и человеческий фактор. Для решения этих проблем фирма XILINX выпустила на рынок программный продукт ChipScope, который в свою очередь является развитием утилиты Hardware Debugger, которая входила в состав САПР более ранних версий – Xilinx Foundation 4 и ранее.

Подключение к ПЛИС происходит с помощью параллельного загрузочного кабеля или же с помощью более полнофункционального кабеля Multilinx через JTAG интерфейс. Достоинство кабеля MultiLinx в том, что помимо RS-232 интерфейса он имеет и USB, что позволяет в несколько раз быстрее производить обмен данными между ПЛИС и компьютером (загрузка конфигурационного файла в ПЛИС, обратное считывание). Так, например, загрузка ПЛИС с объемом системных вентилей в 1 млн.с помощью Parallel Download Cable III составляет несколько минут.

В проекте вводятся дополнительные элементы (пробники) в те места схемы, в которых есть необходимость контролировать формирование сигналов. При этом часть внутренней блочной памяти забирается под память виртуального логического анализатора. С помощью программного обеспечения ChipScope на экране компьютера получаем временные диаграммы прохождения сигналов внутри ПЛИС, что дает дополнительное удобство, поскольку нет необходимости для контроля какого-то внутреннего сигнала выводить его на внешний вывод.

### Заключение

Применение ПЛИС для разработки РЭА является наиболее дешевым и экономически оправданным маршрутом в проектировании новых изделий. Применяя ПЛИС, разработчик получает возможность производить схемотехнические изменения, не изменяя топологию печатной платы. Благодаря возмож-

ности назначения пользователем сигналов на выводы, доступные пользователю, значительно снижается уровень электромагнитных влияний проводников на печатной плате. Сначала разрабатывается топология печатной платы с учетом требований на взаимное влияние соседних проводников, а затем разработчику проекта на ПЛИС указываются номера выводов и

соответствующие им имена сигналов. Описывая проект с использованием языков высокого уровня, разработчик может без серьезных изменений в проекте перевести его на ПЛИС любого другого производителя или же в дальнейшем перевести проект на ASIC.

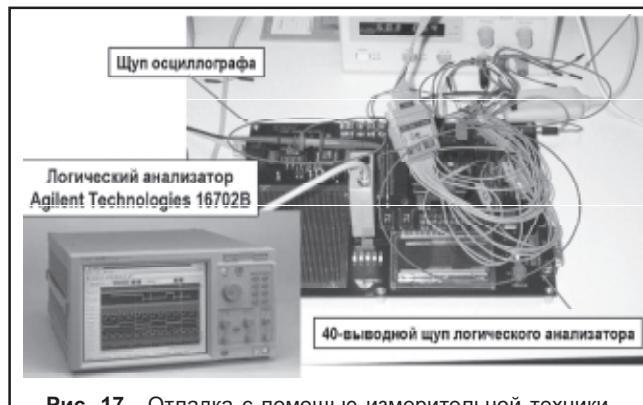


Рис. 17. Отладка с помощью измерительной техники

**Список сокращений**

ASIC	Application Specific Integrated Circuit
BRAM	Block RAM
CLB	Configurable Logic Block
CPLD	Complex Programmable Logic Device
DLL	Delay-Locked Loops
EPLD	Electrically Programmable Logic Device
FFT	Fast Fourier Transform
FPGA	Field Programmable Gate Array
HDL	Hardware Description Language
IOB	Input/Output Block
IP	Intellectual Property
JTAG	Joint Test Action Group
PAL	Programmable Arrays Logic
RAM	Random Access Memory
RTL	Register Transfer Level
VHDL	Very High speed integrated circuit
Hardware	Description Language
АЛУ	Арифметико-Логическое Устройство
БВВ	Блок Ввода-Вывода
БПФ	Быстрое Преобразование Фурье
ГТМ	Главная Трассировочная Матрица
КЛБ	Конфигурируемый Логический Блок

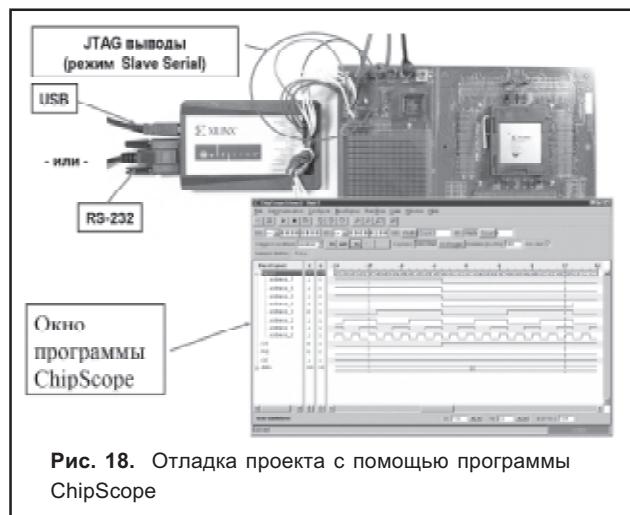


Рис. 18. Отладка проекта с помощью программы ChipScope

КМОП	Кристалл Металл Оксид Полупроводник
МС	Микросхема
ОЗУ	Оперативное Запоминающее Устройство
ПЗУ	Постоянное Запоминающее Устройство
ПЛИС	Программируемая Логическая Интегральная Схема
ПМ	Переключающая Матрица
ПЭВМ	Персональная Электронно-Вычислительная Машина
РПЗУ	Репрограммируемое Постоянное Запоминающее Устройство
РЭА	Радио-Электронная Аппаратура
САПР	Система Автоматизированного Проектирования
ФБ	Функциональный Блок
ЭППЗУ	Электрически Перепрограммируемое Постоянное Запоминающее Устройство

**Список литературы:**

1. Кнышев Д.А., Кузелин М.О. ПЛИС фирмы «Xilinx»: описание структуры основных семейств. – М.: Издательский дом «Додэка-XXI», 2001. – 238 с.
2. The Programmable Logic Xilinx Databook 2000 // Xilinx – 454 с.
3. Бибило П.Н. Основы языка VHDL. Второе издание. - Москва: Солон-Р, 2002. - 224 с.
4. Бибило П.Н. Синтез логических схем с использованием языка VHDL - Москва: Солон-Р, 2002. - 384 с.
5. LeonardoSpectrum HDL Synthesis Manual // LeonardoSpectrum Reference Manual // Mentor Graphics Corporations – 292 с.
7. LeonardoSpectrum User's Manual // Mentor Graphics Corporations – 248 с.
8. Косткин М.Д., Лохов А.Л. Комплексное проектирование FPGA/ASIC с помощью пакета FPGA Advantage. //Информационные технологии. – 2002. – N 11. – С. 45 – 48.
9. Зотов В. WebPack ISE: интегрированная среда разработки, конфигурации и программирования ПЛИС Xilinx. Создание нового проекта. //Компоненты и технологии. – 2001. - N 7. – С. 108 – 113.
10. Хацук В. Проектирование в среде Xilinx WebPack ISE 4.2. //Электроника. – 2002. – N 5-12
11. Хацук В. Программирование конфигурационного ПЗУ/РПЗУ и ПЛИС структуры FPGA и CPLD фирмы XILINX. //Электроника. – 2003. – N 1-2

220024 г. Минск ул. Кижеватова д.7/2  
оф.2 тел./факс: 275-62-61, 275-67-50  
e-mail: scanwest@scan.ru

- САПР электроники
- САПР машиностроения
- Измерительная техника
- Вычислительная техника
- Электронные компоненты
- Системы радиочастотной идентификации
- Полный спектр продукции ф. Texas Instruments
- ПЛИС XILINX (САПР, ИМС, отладочные платы, IP)

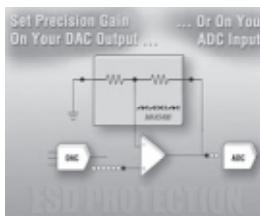
## СВЕРХТОЧНЫЙ ДЕЛИТЕЛЬ НАПРЯЖЕНИЯ В КОРПУСЕ SOT23 С ТЕМПЕРАТУРНЫМ ДРЕЙФОМ 3 РРМ/°С

Maxim Integrated Products представляет MAX5490/MAX5491/MAX5492 – прецизионные делители напряжения со сверхмалым температурным дрейфом параметров, которые состоят из высокостабильных тонкопленочных резисторов, упакованных в 3-выводной SOT23 корпус.

Эти сверхточные делители напряжения имеют гарантированную точность коэффициента деления – не менее 0.035 % и температурный уход 3 ppm/°C в диапазоне температур от -40°C до +85°C. Приборы идеально подходят для применения в цепях обратной свя-

зи прецизионных усилителей. Для гарантирования надежной работы делители MAX5490/MAX5491/MAX5492 имеют защиту от ЭСП ±2 кВ, соответствующего модели тела человека.

Приборы выпускаются в модификациях с одним из десяти стандартных коэффициентов деления и сквозным сопротивлением 10, 30 или 100 кОм. Под заказ могут быть изготовлены делители со специальными параметрами. MAX5490/MAX5491/MAX5492 имеют максимальное рабочее постоянное напряжение 50 В.



## ДРАЙВЕР ГОЛУБОГО СВЕТОДИОДА ДЛЯ ПРИМЕНЕНИЯ В УСТРОЙСТВАХ СЧИТЫВАНИЯ ОПТИЧЕСКИХ ДИСКОВ 2Х

Драйвер голубого светодиода, предназначенный для применения в устройствах считывания оптических дисков 2Х Maxim Integrated Products, представляет MAX3701 – драйвер голубых лазеров 2Х со встроенным УВХ.

Программируемый пятиуровневый выход с максимальным выходным током 200 мА позволяет обеспечить время установки сигнала в пределах 8% 0.9 нс. Для отслеживания выходной оптической мощности драйвер содержит встроенное УВХ с переключаемым коэффициентом усиления. Также он содержит програм-



мируемую схему контроля частоты и амплитуды РЧ сигнала, имеющую диапазон измерения частоты от 200 до 600 МГц и диапазон измерения размаха тока от 15 до 150 мА. Для контроля падения напряжения на лазерном диоде MAX3701 не требуется никаких внешних активных компонентов.

MAX3701 идеален для применения в любых устройствах с голубым лазером, включая устройства считывания оптических дисков повышенной плотности и промышленные системы. Он доступен в 5x5 мм 32-выводном QFN корпусе и имеет рабочий температурный диапазон от 0°C до +70°C.

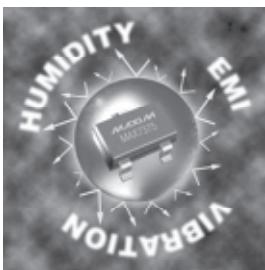
## ДЕШЕВЫЙ ТРЕХВЫВОДНОЙ ПОЛУПРОВОДНИКОВЫЙ АВТОГЕНЕРАТОР, УСТОЙЧИВЫЙ К ВОЗДЕЙСТВИЮ ЭМИ, ВИБРАЦИЙ И ВЛАЖНОСТИ, ПРЕДНАЗНАЧЕННЫЙ ДЛЯ ЗАМЕНЫ КВАРЦЕВЫХ И КЕРАМИЧЕСКИХ РЕЗОНАТОРОВ

Maxim Integrated Products представляет MAX7375 – полупроводниковый автогенератор. Доступный в компактных 3-выводных SC70 и SOT23 корпусах, этот прибор является автогенератором с фиксированной рабочей частотой и не требует никаких внешних компонентов для установки или фиксации рабочей частоты. Генерирование сигнала непосредственно без использования цепи ФАПЧ позволяет обеспечить время запуска 5 мкс.

MAX7375 предназначен для замены керамических и кварцевых резонаторов и генераторных модулей микроконтроллеров и UART. В отличие от автогенераторов с керамическими и кварцевыми резонаторами, этот прибор устойчив

к воздействию вибраций и ЭМИ, возникающих как при производстве, так и в процессе эксплуатации. Высокий максимальный выходной ток ( $\pm 10$  мА) и отсутствие моментов высокоомного состояния выхода делают MAX7375 пригодным для работы в условиях загрязнения и повышенной влажности.

MAX7375 имеет гарантированный рабочий температурный диапазон от -55°C до +135°C, однако его параметры определены в диапазоне от -40°C до +125°C. Начальная точность - 2% (максимальное значение), а температурная стабильность - 50 ppm/°C (типовое значение) и 325 ppm/°C (максимальное значение) С. При питании от 2.7 В 8 МГц автогенератор потребляет всего 1mA.



## ДРАЙВЕР ДЛЯ УПРАВЛЕНИЯ 9 СВЕТОДИОДАМИ, СОДЕРЖАЩИЙ RST ВХОД, 240-ШАГОВЫЙ ШИМ КОНТРОЛЛЕР ЯРКОСТИ И ДВУХФАЗНЫЙ КОНТРОЛЛЕР МИГАНИЯ

Maxim Integrated Products представляет MAX6965 - драйвер для управления RGB и белыми светодиодами. Через 400 кГц двухпроводный SMBus-/I2C - совместимый последовательный интерфейс MAX6965 обеспечивает управление девятью выходами, имеющими максимальное допустимое напряжение 7 В и максимальный втекающий ток 50 мА.

При подаче на вход RST сигнала сброса прибор устанавливает выходы в заданное по умолчанию состояние (высокоомное).

Низкий ток потребления и исполнение в компактных 16 выводных 3x3x0.8 мм QFN и QSOP корпусах делают этот драйвер идеальным для применения в портативном оборудовании.

MAX6965 содержит встроенный 8-битный ШИМ контроллер для регулировки яркости свечения светодиодов. Четыре бита контролируют общую яркость свечения всех светодиодов, что упрощает общее их гашение и включение. Остальные четыре бита предназначены для реализации 16-шаговой регулировки яркости каждого светодиода. Кроме того, одно 8-битное



управляющее слово может устанавливать 240-шаговую яркость свечения всех светодиодов.

Каждый выход имеет независимое двухфазное управление миганием. Выходы могут быть индивидуально настроены, чтобы быть включенными или выключенными в течение каждой фазы или игнорировать регулировку мигания. Частота мигания задается внешним синхросигналом, поданным на вход BLINK и имеющим частоту до 1 кГц, или состоянием встроенного регистра. Вход BLINK может использоваться в качестве логического входа включения/выключения всех светодиодов или в качестве порта ввода-вывода общего назначения.

MAX6965 имеет один адресный вход, который обеспечивает установку одного из четырех подчиненных адресов. Этот прибор работают от однополярного источника питания от 2.0 до 3.6 В и имеют рабочий температурный диапазон от -40°C до +125°C. При этом прибор потребляет в ненагруженном состоянии 51 мА (при активном интерфейсе и ШИМ контроллере) и 1.2 мА в дежурном режиме.

## РЧ ЛОГАРИФМИЧЕСКИЙ ДЕТЕКТОР С САМЫМИ ЛУЧШИМИ ДИНАМИЧЕСКИМИ ХАРАКТЕРИСТИКАМИ И ТОЧНОСТЬЮ ВО ВСЕМ РАБОЧЕМ ТЕМПЕРАТУРНОМ ДИАПАЗОНЕ

Maxim Integrated Products представляет MAX2015 – первый промышленный РЧ логарифмический усилитель, полностью перекрывающий диапазон частот от 0.1 до 2.5 ГГц и имеющий превосходную динамическую характеристику и точность ±1 дБ во всем рабочем температурном диапазоне.

Прибор может работать в качестве РЧ детектора мощности или в качестве законченного управляющего элемента замкнутой петли обратной связи. Недостигаемая другими усилителями комбинация точности и ширины динамического диапазона делают этот логарифмический усилитель идеальным для использования в базовых станциях и другой аппаратуре беспроводной связи для выполнения функций автоматической регулировки усиления (АРУ), измерения мощности передатчика или индикации уровня принимаемого сигнала (RSSI).

Имея при 25°C отклонение характеристики от логарифмической не более чем на ±3 дБ, MAX2015 обеспечивает динамический диапазон 75, 65 и 45 дБ для частотных диапазон 900, 1900 и 2500 МГц соответственно. Ключем к успеху MAX2015 является его превосходная точность во всем рабочем температурном



диапазоне и рабочем диапазоне напряжения питания. На частоте 900 МГц в диапазоне температур от -40°C до +85°C этот прибор имеет динамический диапазон 55 дБ и точность характеристики ±1 дБ. На частотах 1900 и 2500 МГц в этом же температурном диапазоне прибор имеет динамический диапазон 46 и 38

дБ соответственно. При изменении напряжения питания в пределах ±15 % усилитель имеет точность характеристики ±0.25 дБ. Такая точность позволяет значительно расширить точность измерения РЧ сигнала. Для большинства устройств точность характеристики большинства экземпляров во всем рабочем температурном +1 дБ вполне приемлема для детектирования сигналов. Однако, для других приложений, требующих большей точности во всем рабочем температурном диапазоне, можно использовать таблицы температурной коррекции. В этих случаях MAX2015 также является незаменимым, так как имеет весьма незначительный разброс параметров у различных приборов.

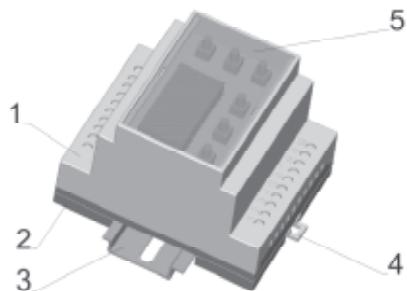
MAX2015 доступен в компактном 8 контактном μMAX корпусе, что делает его идеальным для замены тестового усилителя AD8313.

Более подробную информацию можно получить в компании RAINBOW TECHNOLOGIES, официального дистрибутора MAXIM-DALLAS, e-mail: chip@rainbow.by, www.rtcs.ru

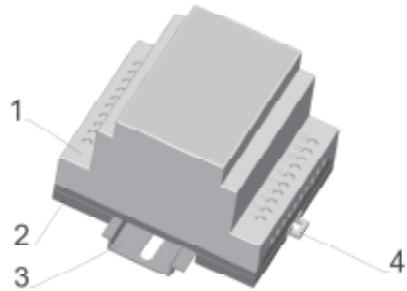
## КОРПУСА ЭЛЕКТРОИЗДЕЛИЙ ДЛЯ УСТАНОВКИ НА DIN-ШИНУ М36

ПК ООО «Литопласт». Тел. + 375 (17) 235-61-40, 544-44-27, 544-44-28. E-mail: litoplast@nsys.by

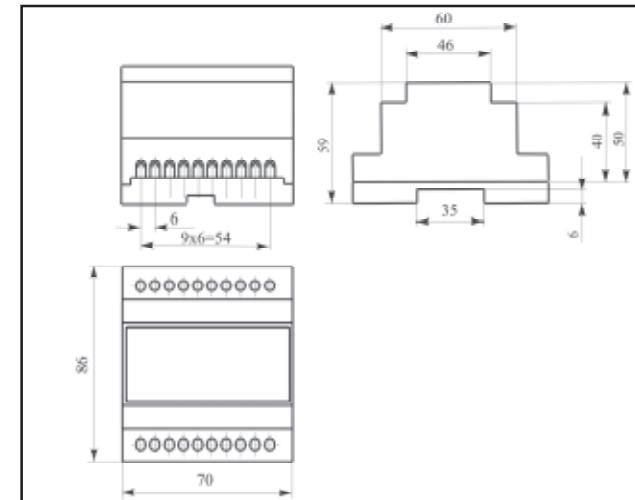
С прозрачной крышкой



Закрытого типа



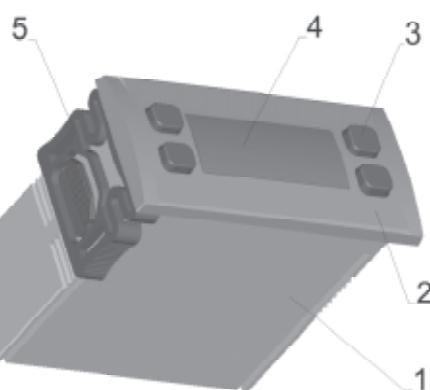
1 - корпус; 2 - основание; 3 - DIN-шина; 4 - защелка;  
5 - стекло.



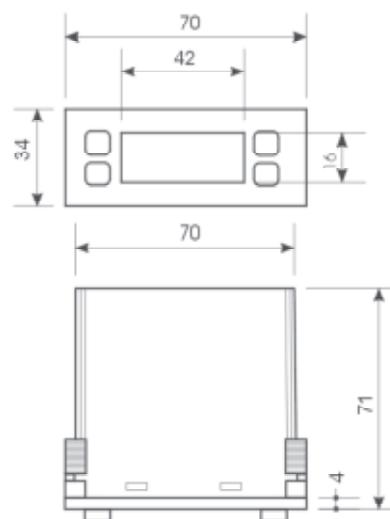
### Материал:

- корпус - полипропилен самозатухающий, цвет серый или черный;
- основание - полипропилен самозатухающий цвет серый или черный;
- защелка - пластик АБС, цвет серый или черный;
- стекло - полистирол ПСМ-115, цвет красный или зеленый (прозрачный).  
Максимальная температура - 100°C.  
Максимальный ток - 16A.

## КОРПУСА ДЛЯ ИЗДЕЛИЙ С ЦИФРОВОЙ ИНДИКАЦИЕЙ И КЛАВИШАМИ УПРАВЛЕНИЯ

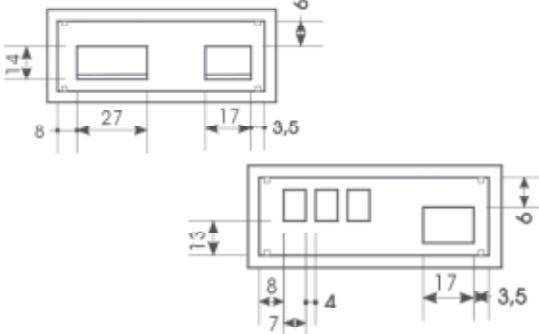
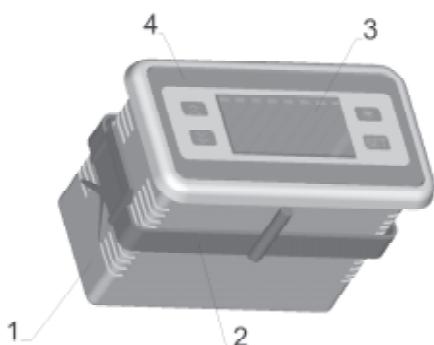


1 - корпус; 2 - крышка; 3 - клавиша управления;  
4 - стекло; 5 - защелка.

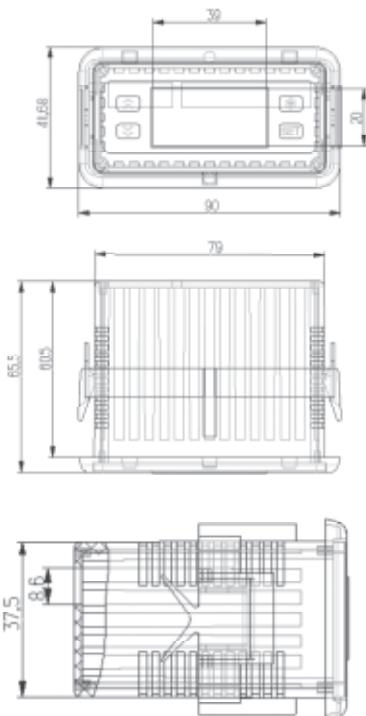


**Материал:**

- корпус - полипропилен самозатухающий, цвет серый или черный;
  - крышка - полипропилен самозатухающий, цвет серый или черный;
  - клавиша - пластик ПВХ, цвет серый
  - защелка - пластик АБС, цвет серый или черный; стекло - полистирол ПСМ-115, цвет красный или зеленый (прозрачный)
- Максимальная температура - 100°C.  
Максимальный ток - 16A.

**КОРПУСА ДЛЯ ИЗДЕЛИЙ С ЦИФРОВОЙ ИНДИКАЦИЕЙ**

1 - корпус; 2 - защелка; 3 - стекло; 4 - наклейка.

**Материал:**

- корпус - полипропилен самозатухающий;
  - защелка - пластик АБС,
  - цвет серый или черный;
  - стекло - полистирол ПСМ-115,
  - цвет красный или зеленый (прозрачный).
- Максимальная температура - 100°C.  
Максимальный ток - 16A.

# ГИБКИЙ НАГРЕВАТЕЛЬНЫЙ ПРОВОД

**производство и поставка****Характеристики:**

- Никромовая спираль в термостойкой пластмассовой оболочке;
- Напряжение питания : 12-220 В;
- Удельная мощность: 2-50 Ватт/метр;
- Максимальная рабочая температура поверхности: +105° C;
- Выпускаются 2-х видов: ПН-провод нагревательный, ПНХ-провод нагревательный с наличием холодных концов;
- СЕРТИФИКАТ СООТВЕТСТВИЯ РБ, РФ.

**Область применения:**

- Промышленные и бытовые нагревательные приборы различного назначения (электро-грелки, электро-одеяла и т. п.);
- "теплый пол";
- Обогрев сидений автомобиля;
- Антизапотевание витрин и т. п.

**ЛИТОПЛАСТ**  
220038, г. Минск, пер. Козлова, 7а. Тел./факс (+37517):  
239-99-24, 235-61-42, 544-27-77, 544-27-76, 235-61-40.  
E-mail:litoplast@nsys.by

## ТЕМПЕРАТУРНЫЕ ДАТЧИКИ ФИРМЫ MAXIM

Михаил Крюков

**Фирма MAXIM выпускает широкий ассортимент устройств для измерения температуры и преобразования данных в цифровую форму.**

Температурные датчики, термостаты, цифровые термометры и термоконтроллеры фирмы MAXIM (в том числе и из номенклатуры Dallas Semiconductor) позволяют существенно упростить измерение температуры благодаря прямому преобразованию температуры в цифровой код без применения дополнительных АЦП. Заводская регулировка и встроенная коррекция нелинейности обеспечивают гарантированную точность измерения температуры без подстройки и дополнительной регулировки.

Часть микросхем содержит встроенную схему управления термостатом, позволяющую сигнализировать о выходе измеряемой температуры за установленные пределы и подключать или отключать

внешние приборы (например, вентилятор). Пользователь может сам задавать верхний и нижний пороги срабатывания для формирования этого сигнала. Микросхемы цифровых термометров, термостатов и датчиков температуры выполняют следующие функции:

- прямое преобразование температуры в цифровой код, не требующее дополнительных внешних АЦП;

- возможность передачи данных через 3-проводной, 2-проводной и однопроводной интерфейсы;

- возможность адресации большого количества приборов на однойшине.

Программирование термостата осуществляется по верхней температуре (Thigh), нижней температуре (Tlow), диапазону температур (Tcom) или выходной температуре (Tout).

Наимено-вание	Точность измерения °C	Рабочий диапазон измерения, °C	Разрешение, бит	Интер-фейс	Напряжение питания, В	Тип корпуса	Дополнительные опции и особенности
MAX6633 - 6635	±1.0	-55... +150	13 (12 + знак)	I <sup>2</sup> C	3.0... 5.5	SO-8	Прецизионный цифровой термометр с расширенным диапазоном измерения
MAX6675	±3.0	0... 1024	12	SPI (3W)	3.0... 5.5	SO-8	Цифровой термометр с широким диапазоном измерения (термопара внешняя)
DS1620	±0.5	-55... +125	9	SPI (3W)	2.7... 5.5	DIP-8, SO-8	Не требует внешних компонентов, время преобразования температуры в цифровой код не более 1 с
DS1621	±0.5	-55... +125	9	I <sup>2</sup> C	2.7... 5.5	DIP-8, SO-8	Не требует внешних компонентов, время преобразования температуры в цифровой код не более 1 с
DS1624	±0.03	-55... +125	13	I <sup>2</sup> C	2.7... 5.5	DIP-8, SO-8	Не требует внешних компонентов, время преобразования температуры в цифровой код не более 1 с, 256 байт EEPROM
DS1629	±2.0	-55... +125	9	I <sup>2</sup> C	2.2... 5.5	SO-8	Низкое энергопотребление, отсчет секунд, минут, часов, дней недели, числа месяцев, месяцев и лет до 2100 года
DS1631	±0.5	-55... +125	9 - 12 программир.	I <sup>2</sup> C		μMAX-8, DIP-8, SO-8	Прецизионный цифровой термометр и термостат
DS18B20	±0.5	-55... +125	9 - 12 программир.	1-Wire	3.0... 5.5	TO-92, μMAX-8, SO-8	Код идентификации, время преобразования температуры в цифровой код не более 750 мс
DS18S20	±0.5	-55... +125	9	1-Wire	3.0... 5.5	TO-92, SO-8	Высокопрецизионный, код идентификации, время преобразования температуры в цифровой код не более 750 мс
DS1821	±1.0	-55... +125	8	1-Wire	2.7... 5.5	PR-35, SO-8	Не требует внешних компонентов, время преобразования температуры в цифровой код не более 1 с

## ПИРОЭЛЕКТРИЧЕСКИЕ ИНФРАКРАСНЫЕ ДАТЧИКИ ФИРМЫ MURATA

Наталья Игнатьева. E-mail: natign@platan.ru

**Пироэлектрические инфракрасные датчики преобразуют энергию поглощенного теплового излучения в электрический сигнал. Основное физическое явление, характерное для пироэлектриков, – это способность кристалла изменять свою спонтанную поляризацию при изменении температуры.**

Аналогично пьезоэффекту, пироэлектрический эффект проявляют кристаллы с нецентросимметричной кристаллической решеткой. В настоящее время в серийно производимых датчиках используется, в основном, титанат бария.

Инфракрасные датчики применяются для детектирования присутствия и положения теплокровных объектов (преж-

де всего, человека), нагретых предметов и очагов пламени в системах безопасности, противопожарных си-

Японская фирма Murata ([www.murata.com](http://www.murata.com)) разработала уникальную технологию создания элементной базы на основе пироэлектрической керамики. Она выпускает серию инфракрасных датчиков IRA, которые проявляют высокую чувствительность и надежность своих параметров.

В таблицах 1, 2 приведено краткое описание нескольких датчиков этой серии.

В таблице 2 в качестве параметра чувствительности приводится значение выходного напряжения датчика при импульсной засветке с частотой 1 Гц тепловым излучением от черного тела, нагретого до 500 К (для IRA-E410QW1 – 700 К, 5

Гц) в указанном оптическом диапазоне. Измерительная схема приведена на рисунке 1. Пример схемы включения датчика показан на рисунке 2.

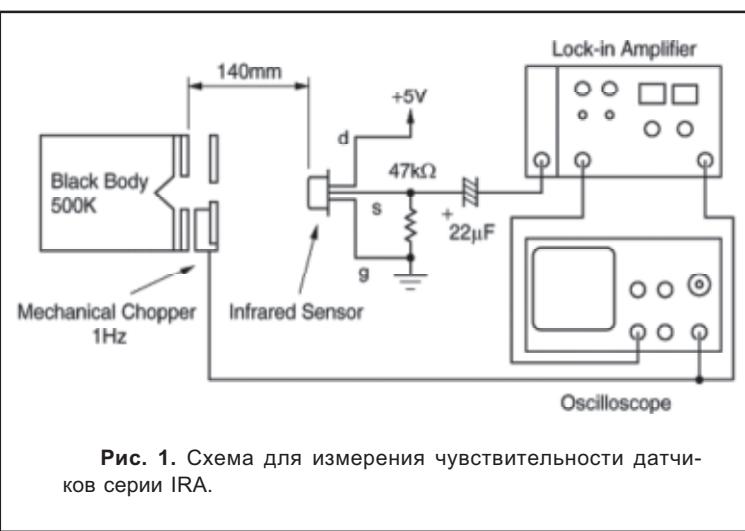


Рис. 1. Схема для измерения чувствительности датчиков серии IRA.

Таблица 1. Пироэлектрические инфракрасные датчики серии IRA.

	IRA-E910ST1	IRA-E940ST1	IRA-E710ST1	IRA-E410QW1 IRA-E410ST1
Внешний вид				
Расположение чувствительных элементов				
Схема включения чувствительных элементов				

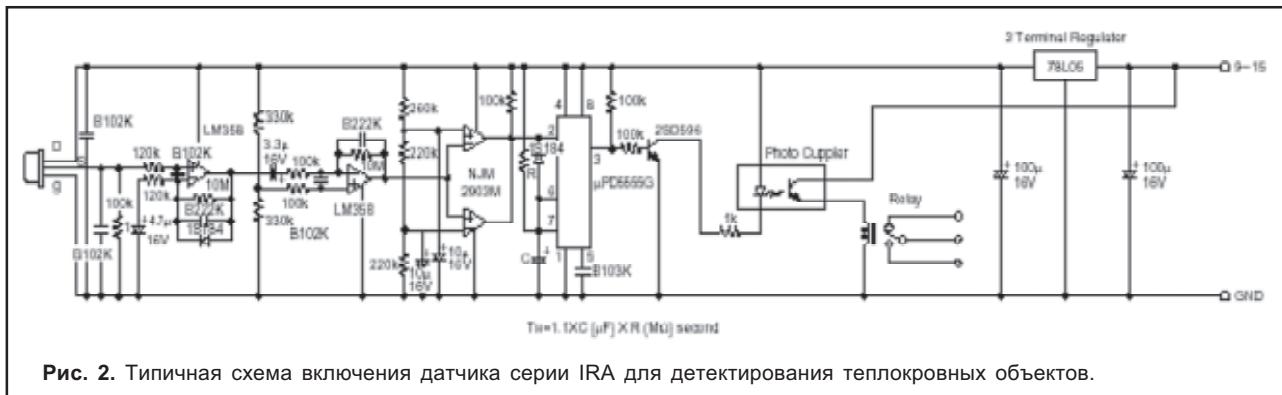


Рис. 2. Типичная схема включения датчика серии IRA для детектирования теплокровных объектов.

Таблица 2. Основные технические характеристики и области применения датчиков серии IRA.

Название	Кол-во чувствительных элементов	Чувствительность (см. в тексте)	Оптический диапазон	Угол обзора	Температурный диапазон	Применение
IRA-E410QW1	Один	1.3 мВ	4.3 мкм	17° × 17°	-25..+55 °C	Детекторы пламени
IRA-E410ST1		3.3 мВ	5-14 мкм	17° × 17°	-25..+55 °C	Определение положения человеческого тела
IRA-E710ST1	Два	4.3 мВ	5-14 мкм	45° × 45°	-40..+70 °C	Освещение, системы безопасности, бытовая техника
IRA-E910ST1	Четыре	3.3 мВ	5-14 мкм	41° × 41°	-25..+55 °C	
IRA-E940ST1		3.3 мВ	5-14 мкм	55° × 50°	-25..+55 °C	

## ОДО “БелНИК и К”

### Импортные и отечественные компоненты:

Разъемы (ШР, СНО, СНП, ГРППМ, СР, ОПП, РС и др.)

Микросхемы

Транзисторы

Модули

Диоды

Тиристоры

Резисторы (МЛТ 0,125; 0,25; 0,5; 1; 2 Вт; ПЭВ; ПЭВР; СП и др.)

Конденсаторы электролитические, tantalовые и др.

Электромеханические, твердотельные реле

Автоматические выключатели (А, АЕ, АП)

Оптоэлектроника

Симисторы

Пускатели (ПМЕ, ПМА, ПМЛ)

**15 000 наименований на складе**

**Под заказ минимальные сроки поставок**

Импортные электронные компоненты известных мировых производителей:  
BB, IR, PII, AD, TI, AMD, DALLAS, ATMEL, MOTOROLA, MAXIM, INTEL и др.

220036, г. Минск, Бетонный проезд, 21, к. 10.

Отдел сбыта: тел/факс: (017) 256-74-93, 256-57-44, 259-64-39.

Отдел снабжения: (017) 286-26-70, 259-64-39.

E-mail: belnik@infonet.by

# ДАТЧИКИ И ИНФОРМАЦИОННО-ИЗМЕРИТЕЛЬНЫЕ СИСТЕМЫ ФИРМЫ «Р И Ф Т Э К»

## КРАТКИЙ ОБЗОР ПРОДУКЦИИ

### Растровые датчики

Измерение перемещений, размеров, формы, деформации технологических объектов.

Модельный ряд с рабочим диапазоном: от 1 до 55 мм и дискретностью отсчета от 10 до 0.1 мкм; скорость перемещения измерительного наконечника: до 1 м/с.

### Триангуляционные лазерные датчики

Бесконтактные измерения перемещений, размеров, формы, деформаций любых технологических объектов, уровня жидкостей и сыпучих материалов.

Модельный ряд с рабочим диапазоном от 1 до 500 мм; погрешность: 0.1%-0.2% диапазона; быстродействие: до 2000 измерений в секунду.

### Конфокальные оптические датчики

Бесконтактное измерение размеров и перемещений с погрешностью менее 1 мкм.

**Датчики угла поворота** индуктивного (магниторезистивного) типа для жестких условий эксплуатации.

Разрешение: 20 угловых минут; частота вращения: до 40 об/с; рабочий диапазон температур: -60...+70 °C.

**Датчики угла наклона** емкостного типа. Диапазон 0...180 град; разрешение 20 угл.мин.

### Лазерные сканеры для специальных применений.

Частота съема – до 500кГц, пространственное разрешение <1мм.

**Магнитометры** феррозондового типа для измерения трех компонент и модуля вектора индукции магнитного поля. Предназначены для неразрушающего контроля, дефектоскопии и технической диагностики. Диапазон измерения индукции магнитного поля: -2000...+2000A/m; погрешность: 0.1%.

### Системы сбора, обработки и цифровой индикации данных

Автономные, многоканальные, перепрограммируемые модули для приема и преобразования сигналов с датчиков, цифровой индикации, регистрации, накопления данных и передачи их в ПК.

### Электронные динамометрические ключи

Предназначены для контролируемой затяжки ответственных резьбовых соединений.

Модельный ряд с рабочим диапазоном от 10 до 1000Нм; погрешность измерения 1% диапазона; цифровая индикация; контроль поля допуска кручущего момента.

### Приборы контроля геометрических параметров колесных пар

Электронные скобы для измерения диаметра колесных пар и параметров гребня. Сканирующие лазерные профилометры для снятия профиля поверхности катания. Автоматизированные системы учета износа колесных пар. Варианты исполне-

ния для колесных пар локомотивов, вагонов, метро и трамваев. Контрольно-измерительное оборудование для производства кинескопов.

Системы контроля несоосности и неперпендикулярности горловины конуса. Датчики бесконтактного контроля расстояния экран-маска. Оптические датчики контроля сборки электронно-оптических систем (ЭОС) с погрешностью измерения зазоров ±2 мкм. Машины автоматической сборки ЭОС.

### Контрольно-измерительное оборудование для энергетики

Автоматизированные системы лазерной центровки узлов турбоагрегатов. Электронные скобы для контроля диаметра валов турбин. Системы контроля тепловых деформаций турбин. Аппаратура контроля факела газомазутных котлоагрегатов.

### Оборудование для автоматизации дорожно-строительных работ

Аппаратура автоматического управления положением рабочих органов автогрейдеров и других строительных машин, включающая лазерный сканер слежения за копирной направляющей, датчики угла наклона, микропроцессорный модуль индикации и управления. Аппаратура слежения за полосой для разметочных машин на базе лазерного сканера. Аппаратура для измерения ровности, прочности, углов наклона и коэффициента сцепления дорожного покрытия.

### Оборудование для метрологических лабораторий

Модернизация измерительных машин ДИП1...3: подключение к ПК, установка программ координатных измерений. Модернизация установок для поверки концевых мер длины 70701. Модернизация эволовентометров БВ-5062. Автоматизированные рабочие места для поверки измерительных головок.

### Оборудование для ультразвуковой очистки

Модели с производительностью от 5 до 70000 изделий/час.

### Оборудование и ПО для тренажеров и обучающих комплексов

Микропроцессорные средства сбора информации с датчиков, средства отображения состояния объектов. Программы обработки данных, формирования виртуальных миров, обучающие и контролирующие программы.

### Готовятся к выпуску

- оптические (теневые) микромеры для измерения размеров стационарных и движущихся объектов. Рабочий диапазон 25 мм, погрешность ±2 мкм;
- динамометрические ключи с программированием от PC и протоколированием результатов затяжек;
- оптические датчики толщины пленок с разрешением 0,1 мкм;
- электронные компасы для систем навигации.

Беларусь, Минск,  
тел/факс +375-17-2653513  
e-mail: info@riftek.com  
<http://www.riftek.com>

## МОДУЛИ ЦЕНТРАЛЬНОГО ПРОЦЕССОРА С 8-РАЗРЯДНОЙ МАГИСТРАЛЬЮ ISA

E-mail: [info@fastwel.ru](mailto:info@fastwel.ru)

### Модуль центрального процессора CPU686

Модуль центрального процессора CPU686 специально разработан компанией Fastwel для создания систем на базе платформы MicroPC, от которых требуется наивысшая производительность.

Модуль обеспечивает возможность работы с такими операционными системами, как MS-DOS, Windows 2000/NT/98/95, Windows CE, Sun Java, QNX, Linux. Наличие встроенной подсистемы SVGA и контроллера IDE на локальнойшине позволяет использовать изделие для запуска приложений, требующих быстрого обмена данными с экраном и дисковыми накопителями.

Последовательные порты позволяют работать со скоростями до 1,5 Мбит/с. BIOS обеспечивает ускоренную загрузку DOS и запуск приложений в течение 1-2 секунд после подачи питания.

#### Характеристики:

- Процессор Geode™ GXLV/200 МГц (производительность Pentium MMX 166).
- Совместимость с DOS, Windows/NT/CE (Microsoft), Java™ (Sun Microsystems), QNX, Linux.
- BIOS во флэш-памяти с резервированием.
- ОЗУ 32 Мбайт (SDRAM).
- Флэш-диск 8 Мбайт с возможностью наращивания до 144 Мбайт.
- Видеоадаптер SVGA с 2D-акселератором и видеопамятью до 4 Мбайт в области системного ОЗУ, разрешение до 1280x1024 при 256 цветах.
- Порт для подключения 2 НЖМД.
- Универсальный параллельный порт с поддержкой режимов EPP и ECP.
- Последовательные порты COM1 (RS-232) и COM2 (RS-232/RS-422/RS-485).
- Порт клавиатуры и мыши.
- Часы реального времени.
- Сторожевой таймер.
- Возможность быстрой загрузки (минимум 1,5 с).
- Питание +5 В, максимальный ток потребления 1,5 А.
- Диапазон рабочих температур от -40 до +70°C.
- Относительная влажность до 95% при 25°C без конденсации.
- Среднее время безотказной работы 100 тысяч часов.

#### Информация для заказа:

CPC10201 CPU686 Модуль процессора, GXLV, 200 МГц, 32 Мбайт SDRAM, DOC 8 Мбайт, SVGA.

#### Принадлежности:

- KIB98001 интерфейсная плата PSKI686 для под-



ключения к модулю CPU686 мыши, клавиатуры PS/2 и другой периферии.

- ACS00006 FCD9F/M, плоский кабель для последовательного порта, вилка/розетка, 1,8 м.
- ACS00013 FC14-60, плоский кабель, 14 жил, разъемы IDC, 0,6 м.
- ACS00010 FC44, плоский кабель, 44 жилы, шаг 1 мм, IDE, 0,3 м.
- ACS00011 FCD25F, плоский кабель, 25 жил, LPT, 0,6 м.
- ACS00012 FCDH15F, плоский кабель, 25 жил, CRT, 0,6 м.

### Модуль центрального процессора CPU686E

Модуль центрального процессора CPU686E является дальнейшим развитием популярного процессора CPU686.

В отличие от предыдущей модели в данном изделии появляются черты, характерные для современных мультимедийных компьютеров: наличие сетевой подсистемы 10/100Base-T Ethernet, 16-разрядного аудиоконтроллера, поддержка плоских панелей и периферийных устройств с шиной USB.

Ядром процессорного модуля CPU686E стал последний процессор GX1 300 фирмы National Semiconductors из серии Geode™.

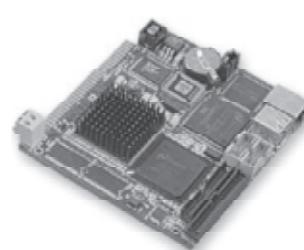
Этот процессор имеет производительность в полтора раза больше, чем у своего предшественника, при столь же низком энергопотреблении и широком диапазоне рабочих температур.

Процессорный модуль полностью совместим с операционными системами:

- Microsoft MS-DOS®, Windows® 2000/ 9x/ NT/ CE;
- QNX®;
- Linux®.

Благодаря специальной функции BIOS скорость загрузки DOS и запуска приложений составляет 1-2 с после подачи питания. Новая функция BIOS SafeBoot™ позволяет активизировать таймер-сторож уже на этапе загрузки BIOS и DOS.

#### Характеристики:



- Модуль центрального процессора с поддержкой Ethernet и CompactFlash.
- Новый процессор Geode™ GX1/300 МГц (производительность P55C-250) с низковольтным малопотребляющим ядром.

- Совместимость с DOS, Windows NT/CE (Microsoft), Java™ (Sun Microsystems), QNX, Linux.

- Fastwel™ Software BIOS во флэш-памяти с резер-

вированием и опцией быстрой загрузки.

- ОЗУ 32/128 Мбайт (SDRAM) на плате.
- Флэш-диск 8 Мбайт на плате.
- Возможность подключения твердотельных дисков CompactFlash.
- Порт EIDE для подключения 2 НЖМД.
- Порт для подключения НГМД .
- Видеоадаптер SVGA с 2D-акселератором и видеопамятью до 4 Мбайт, разрешение до 1280x1024 при 256 цветах.
- Встроенная поддержка плоских ЖК-дисплеев.
- Встроенный контроллер 10/100Base-T Ethernet.
- Встроенный контроллер USB.
- Встроенный контроллер звука AC'97.
- Универсальный параллельный порт с поддержкой режимов EPP и ECP.
- Последовательные порты COM1 (RS-232) и COM2 (RS-232/IR).
- Порт клавиатуры и мыши.
- Часы реального времени.
- Сторожевой таймер.
- Возможность быстрой загрузки (минимум 1,5 с).
- Питание +5 В, максимальный ток потребления 2 А
- Диапазон рабочих температур от -40 до +70°C
- Относительная влажность до 95% при 25°C без конденсации

Среднее время наработки на отказ не менее 100 тыс. часов.

#### **Информация для заказа:**

- CPC10301 CPU686E, модуль процессора, GX1/300 МГц, 32 Мбайт SDRAM, 8 Мбайт флэш-диск, 10/100Base-T Ethernet, Audio, SVGA/LCD, USB.
- CPC10302 CPU686E, модуль процессора, GX1/300 МГц, 128 Мбайт SDRAM, 8 Мбайт флэш-диск, 10/100Base-T Ethernet, Audio, SVGA/LCD, USB.

#### **Принадлежности:**

- KIB98101 KB686E-2, интерфейсная плата.
- KIB98201 KB686E-3, интерфейсная плата.
- ACS00010 FC44, плоский кабель, 44 жилы, 0,3 м.
- ACS00015 FC60-30, плоский кабель, 60 жил, 0,3 м.
- ACS00016 FC72-30, плоский кабель, 72 жилы, 0,3.

#### **Модуль центрального процессора CPC105**

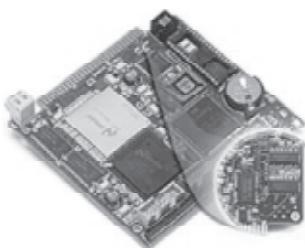
##### **Общие сведения:**

1. Процессор Geode™ GX1 300 МГц:

- 32 бит x86 ядро;
- 64 бит сопроцессор;
- 64 бит шина памяти;
- 16 Кбайт кэш-памяти L1;
- MMX™ поддержка.
- 2. Оперативная память: SDRAM 32 Мбайт.
- 3. FLASH BIOS:
- 256 Кбайт с резервированием;
- Мбайт видеопамяти

(выделяется из системной);

- до 1280 x1024 @ 256 цветов.



4. Порт подключения НЖМД:

- до 2-х устройств;
- поддержка Ultra DMA/33.

5. Универсальный параллельный порт: с поддержкой режимов EPP, ECP.

6. Последовательные порты:

- до 115.2 Кбит/сек в режиме 16450 и 16550A;
- до 1.5 Мбит/сек в расширенном режиме;
- COM1: RS232;
- COM2: RS232/RS422/RS485 (программное переключение);

7. Два CAN 2.0B контроллера.

8. Порт клавиатуры и мыши PS/2.

9. CMOS+SEEPROM: для хранения конфигурации.

10. Часы реального времени.

11. AT-совместимость:

- 2 контроллера прерываний 8259A
- 2 контроллера DMA 8237
- таймеры 8254
- звуковой выход и зуммер

12. Сторожевой таймер:

- программное включение/ выключение
- интервал подтверждения 1.6 секунды

13. GENERAL Software Embedded BIOS™.

14. Совместимость с ОС:

- Microsoft®: DOS, Windows®, NT®, CE®
- Sun® Microsystems: Java™
- QNX®
- Linux®

15. Консольный ввод/вывод через последовательные порты.

16. Возможность быстрой загрузки (мин. 1.5 сек.).

17. Производительность: P55C-250 возможность модификации в системе.

18. FLASH-диск: 8 Мбайт с возможностью наращивания до 144 Мбайт.

19. Видеоадаптер SVGA:

- 2D акселератор;
- до 4.

#### **Технические характеристики:**

- Питание: +5В ±5%, ток потребления 1.5А (без внешних устройств).

- Диапазон рабочих температур: от -40°C до +85°C.

- Относительная влажность: до 95% без конденсации.

- Среднее время наработки на отказ: не менее 100000 часов.

- Габаритные размеры: 124,5 x 114,3 мм.

#### **Информация для заказа:**

CPC10501 CPC105, SDRAM 32 MB;

CPC10502 CPC105, SDRAM 128 MB.

#### **Аксессуары:**

- KIB98001 CPU686 Terminal Kit Board;
- KIB98501 CPC105 Terminal Kit Board;
- ACS00006 FCD9F Cable ribbon, Serial 9-pin, 1.8 m;
- ACS00010 FC44 Cable ribbon HDD 44-pin, 0.45 m;
- ACS00011 FCD25F Cable ribbon LPT 25-pin, 0.6 m;
- ACS00012 FCDH15F Cable ribbon CRT 15-pin, 0.6 m;
- ACS00013 FC14-60 Cable ribbon 14-pin, 0.6 m.



## ЧАСЫ-ТЕРМОМЕТР НА БАЗЕ PIC16F676

E-mail: alfachip@open.by

**Микроконтроллер PIC16F676, пришедший на смену популярному когда-то PIC16C505, занимает промежуточное место в семействе 8-разрядных быстродействующих микроконтроллеров.**

PIC16F676 располагает следующими возможностями:

- 14-выводный корпус;
- 12 контактов ввода-вывода с индивидуальной настройкой направления;
- модуль аналогового компаратора;
- 8 каналов 10-разрядного аналого-цифрового преобразователя (АЦП);
- 2 таймера;
- внутренний прецизионный тактовый генератор 4МГц;
- Flash-память программ объемом 1024 слова;
- EEPROM – перепрограммируемая память данных объемом 128 байт;
- 7 источников прерывания;
- сторожевой таймер;
- 8-уровневый стек.

На примере данного устройства мы рассмотрим, как объединить модули АЦП и таймера 1 с соответствующим программным обеспечением для реализации часов-термометра с автономным питанием.

### Аппаратная реализация

Для создания часов-термометра используются следующие модули микроконтроллера:

- АЦП для контроля температуры и степени разрядки батареи питания;
- таймер 1 в режиме работы генератора, стабилизированного часовым кристаллом.

При разработке устройства перед нами стояла задача получения таких свойств, как малое энергопотребление, низкая стоимость, минимальное число компонентов, обрамляющих микроконтроллер. Из внешних компонентов потребуются только датчик температуры и источник опорного напряжения (ИОН).

Показания времени, температуры и напряжения выводятся на ЖК-дисплей, а выбор режима отображения данных и настройка часов производятся всего тремя кнопками.

Схема часов-термометра представлена на рисунке.

### Модуль аналого-цифрового преобразователя

В данном устройстве используются два входа АЦП. Входные каналы последовательно подключаются к преобразователю. Результатом АЦ преобразования является 10-разрядный код напряжения, который считывается из регистров ADRESH:ADRESL. Модуль АЦП использует вне-

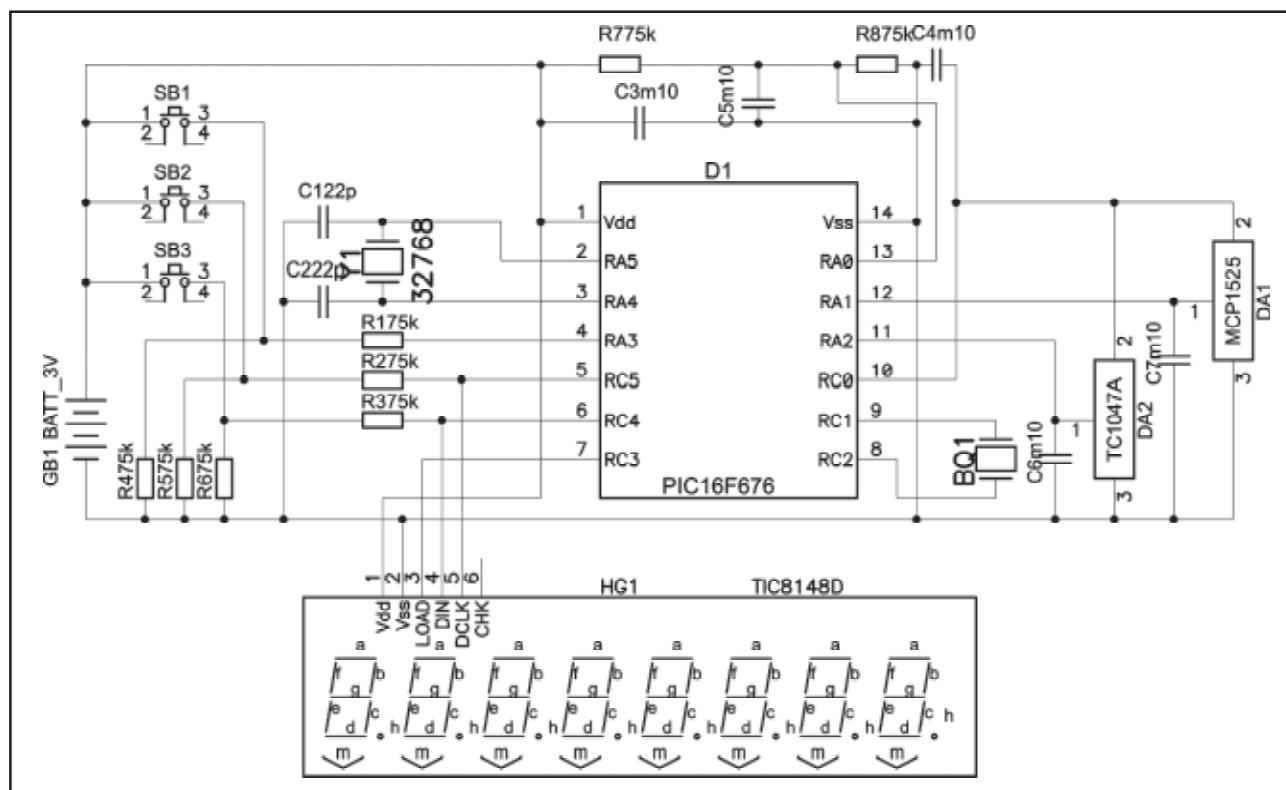


Рисунок. Схема часов-термометра.

шний источник образцового напряжения.

### Модуль таймера 1

Кварцевый резонатор на частоту 32768 Гц подключается к контактам RA5 и RA4, сконфигурированных как выводы генератора. Импульсы генератора поступают на счетчик таймера 1, при переполнении которого происходит прерывание.

### Внешние компоненты

Источник опорного напряжения типа MCP1525 фирмы Microchip формирует напряжение 2,5 В при токе до 2 мА и входном напряжении от 2,7 до 5,5 В с удовлетворительным температурным коэффициентом. Собственное потребление составляет не более 100 мкА. ИОН необходим для правильного измерения температуры и напряжения питания. Температурный сенсор TC1047A фирмы Microchip вырабатывает напряжение, пропорциональное температуре в диапазоне от -40 до 125°С, с крутизной 10 мВ/°С. Напряжение на выходе изменяется от 100 мВ до 1750 мВ соответственно. В точке 0°С выходное напряжение составляет 500 мВ, а при 100°С – 1500 мВ. Собственное потребление составляет всего 35 мкА при питании от 2,5 до 5,5 В. Поскольку опорное напряжение ниже напряжения питания, то для измерения последнего применен резистивный делитель. Для формирования звуковых сигналов используется пьезоизлучатель, который подключен к контактам RC1 и RC2 микроконтроллера.

Вывод информации осуществляется через линии DIN, DCLK и LOAD на дисплей, в качестве которого выступает в данном случае 8-разрядный ЖК-индикатор TIC8148D со встроенным статическим драйвером, выполненным по технологии COG (кристалл на стекле). Наряду с малым энергопотреблением, индикатор обладает простым протоколом обмена: контроллеру необходимо только записать информацию в драйвер, который сам «позаботится» об обслуживании сегментов ЖКИ. Кроме того, в момент «сна» основной схемы ЖКИ будет отображать введенную в него информацию.

При низком уровне на выводе LOAD ЖКИ данные по линии DIN поступают на вход сдвигового регистра драйвера. На вход драйвера DCLK поступают тактовые импульсы. По положительному фронту на выводе LOAD данные переносятся из сдвигового регистра в регистр данных сегментов. ЖКИ в этот момент начинает отображать новую информацию. Среднее потребление тока индикатором составляет около 200 мкА.

Кнопки подключены к контактам RA3, RC4 и RC5 через резисторы для исключения влияния на остальные элементы схемы, в данном случае – на ЖКИ. Один контакт каждой кнопки подключен к источнику питания, а второй – через резистор с общим проводом. При ненажатой кнопке во время чтения вход микроконтроллера имеет потенциал логического нуля. При нажатии на кнопку питание подается через резистор, что соот-

ветствует логической единице. Питание схемы осуществляется от 3-вольтовой литиевой батарейки либо двух 1,5-вольтовых элементов. Работоспособность устройства сохраняется при снижении питания до 2,8 В.

### Программная реализация

Всю логику работы устройства определяет программа, содержащаяся в памяти микроконтроллера. После сброса при включении питания микроконтроллер инициализируется, при этом настраиваются периферийные устройства (модули АЦП и таймер 1), очищается память, необходимая для переменных, и устанавливаются значения некоторых переменных. Внешние контакты микроконтроллера также конфигурируются в соответствии с выполняемой функцией. Контакты RA0, RA1 и RA2 порта А настраиваются на ввод аналоговых сигналов, а контакты RA3-RA5 используются как цифровые входы. В регистре TRISA все контакты конфигурируются как входы. В регистре ANSEL три младших бита установлены в «1», остальные очищены. Кроме того, аналоговый канал определен как вход образцового напряжения для модуля АЦП установкой бита 6 VCFG в регистре ADCON0. Синхронизация АЦП осуществляется от внутреннего RC-генератора. Все контакты порта С используются как цифровые выводы. Контакты RC0-RC4 используются только как выходы, а RC4 и RC5 – как двунаправленные, в зависимости от необходимой функции в данный момент времени. Микроконтроллер настраивает таймер 1 для работы в режиме счета импульсов от кварцевого генератора с вызовом прерываний на каждой секунде.

### Основной цикл программы

В исходном состоянии микроконтроллер находится в режиме останова. Переполнение счетчика таймера 1 генерирует прерывание каждую секунду. Если микроконтроллер находится в режиме останова, то происходит запуск внутреннего RC-генератора, и микроконтроллер «просыпается». Подпрограмма, обслуживающая прерывание, модифицирует значения регистров времени и возвращает управление основному циклу программы.

### Чтение кнопок

Контакты RC4 и RC5 переводятся в состояние входов, и программа проверяет логические уровни на входах RC4, RC5 и RA3. При наличии логического нуля хотя бы на одном из них программа обрабатывает нажатие кнопки (дребезг, идентификация кнопки), а микроконтроллер выполняет предписанное логическое действие, определяемое функцией кнопки в текущем режиме.

Вначале проверяется состояние кнопки «Установка», нажатие которой приводит к переходу в режим установки времени, если на дисплее ин-



дицировалось только время. Изменяемый параметр начинает мигать – в течение одной секунды высвечивается, а в течение следующей гасится. В данном режиме нажатие кнопки «+» приводит к циклическому увеличению параметра, а нажатие кнопки «-» – к уменьшению. Изменение параметра отображается на индикаторе. Смена изменяемого параметра происходит при дальнейшем нажатии на кнопку «Установка».

Если установка времени не производится, то нажатие кнопок «+» и «-» приводит к смене отображаемой информации на дисплее: часы (часы-минуты-секунды), термометр, напряжение батареи, часы + термометр (часы-минуты-температура).

### **Измерение температуры и напряжения питания**

С выхода RC0 подается питание на ИОН MCP1525, сенсор TC1047A и делитель напряжения для проведения измерений температуры и уровня разряда. Программа также производит включение модуля АЦП, который до этого времени был выключен, и выбирает канал AN0 (напряжение батареи). Задержка около 1 мс необходима для завершения переходных процессов, вызванных переключениями. АЦП выполняет преобразование, а программа ожидает завершения, циклически опрашивая флагок GO/DONE в регистре ADCON0. 12-разрядный результат сохраняется в программном регистре. Затем ко входу АЦП подключается канал AN0 (измерение температуры) и вычисляется значение напряжения батареи питания. Этого времени достаточно для завершения переходных процессов при переключениях каналов АЦП.

После преобразования производится расчет температуры по измеренному напряжению. После проведения измерений модуль АЦП отключается с целью сохранения энергии батарей.

### **Обработка и вывод результатов**

Полученные значения времени, температуры и напряжения преобразовываются в состояния сегментов индикатора и запоминаются в регистрах сегментов Segs0-Segs8. На линии LOAD устанавливается низкий уровень. Информация из регистров, начиная со старшего бита регистра Segs8, последовательно подается на вход DIN ЖКИ. На вход DCLK поступают тактовые импульсы. После того, как все биты всех регистров занесены в драйвер ЖКИ, на линии LOAD устанавливают высокий уровень. Записанные таким образом данные отображаются на дисплее.

### **Формирование звуковых сигналов**

Напряжение звукового сигнала подается с выходов RC1 и RC2 на пьезоизлучатель BQ1. Гром-

кость звучания имеет два уровня. Высокий уровень получается при подаче на оба контакта противофазных импульсов, а низкий – при подаче импульсов только на один из них. В данной версии программа не реализована.

### **Основные функции устройства**

Термометр показывает температуру с разрешающей способностью в один градус. Как дальнейшее усовершенствование можно предусмотреть возможность калибровки термометра и увеличить разрешающую способность. Часы отображают текущее время (часы, минуты, секунды), есть возможность вывода информации о текущем дне, дне недели, месяце и году.

Точность хода часов зависит от точности используемого кварцевого резонатора. Прецизионные резонаторы стоят дорого. Например, кварцевый резонатор с номинальной точностью  $20 \times 10^{-6}$  может вызывать ошибку приблизительно 1,7 секунды в сутки.

Для сведения ошибки суточного хода к минимуму целесообразно предусмотреть режим его коррекции. Напряжение батареи питания измеряется с точностью 0,01 В.

Поскольку существует разброс выходного напряжения MCP1525, можно программным путем корректировать в небольших пределах возникающую погрешность.

### **Заключение**

Известная фирма Microchip обновляет парк микроконтроллеров, постепенно заменяя устаревшие чипы отвечающими современным требованиям устройствами. На рынке микроэлектроники до сих пор присутствует PIC16C505 – микроконтроллер в 14-выводном корпусе, специально разработанный для автомобильных охранных систем и приемо-передающих устройств.

Охранная сигнализация моего автомобиля, приобретенная в далеком 1998 году, содержит именно эту микросхему. Но прогресс не стоит на месте, и Microchip выпустила flash-версии (PIC16F676/630) этого микроконтроллера, добавив целый ряд функций. Microchip всегда следовала своей политике: микроконтроллеры должны быть универсальны, даже при наличии специализированных модулей. Это справедливо и для представленного здесь микроконтроллера.

Модуль таймера 1 позволяет реализовать часы реального времени для многих устройств с минимальной стоимостью системы.

Следует отметить, что PIC16F676/630 – единственные 14-выводные микроконтроллеры, имеющие этот модуль. Если не требуется контролировать температуру и напряжение питания, то для часов можно использовать PIC16F630, не имеющий модуль АЦП и компаратор.

Дополнительную информацию можно получить в компании «Альфасофт», [www.alfa-chip.com](http://www.alfa-chip.com)

## ФИРМА EPCOS РАЗРАБОТАЛА 5 НОВЫХ СЕРИЙ АЛЮМИНИЕВЫХ ЭЛЕКТРОЛИТИЧЕСКИХ КОНДЕНСАТОРОВ

E-mail: sales@dialectrolux.ru

**Они были специально спроектированы для применения в автомобильной электронике, компьютерах, промышленной электронике и осветительных приборах.**

Новые конденсаторы отличаются долгим сроком службы и высокой температурной стабильностью.

Новая серия низковольтных конденсаторов B41868 была разработана для работы при температуре окружающей среды до 150 °C. Диапазон емкости данных конденсаторов от 100 uF до 4700 uF. Номинальное напряжение от 10 до 50 V. Конденсаторы данной серии идеально подходят для применения их в автомобильной электронике и в источниках питания компьютеров. Низковольтные конденсаторы серии B41888 отличаются низким импедансом и эквивалентным последовательным сопротивлением. Они имеют емкость от 100 до 4700 uF при номинальном напряжении от 6,3 до 50 V. Высокая температурная стабильность делает их пригодными для применения в телекоммуникационном оборудовании, промышленной электронике и компьютерах. Их максимальная рабочая темпе-

ратура составляет 105 °C, емкость от 3,3 до 220 uF, номинальное напряжение от 160 до 350 V. Высоковольтные конденсаторы серии B43866 применяются в компактных энергосберегающих лампах и электронных балластах ламп дневного света. Максимальная рабочая температура данных конденсаторов составляет 125 °C. Серия B43867 высоковольтных конденсаторов также была разработана для применения в осветительных приборах. Их отличительной способностью является высокая температурная стабильность при высоком пульсирующем токе и компактные размеры. Емкость от 3,3 до 100 uF при номинальном напряжении от 160 до 350 V. Максимальная рабочая температура составляет 140 °C.

Высоковольтные конденсаторы новой серии B43888 были разработаны для сверх продолжительного срока службы при постоянной температуре окружающей среды 105 °C. Диапазон емкости от 6,8 uF до 100 uF при номинальном напряжении от 160 до 450 V. Данные конденсаторы применяются для источников питания и электронных баластов в лампах.

## ФИРМА EPCOS РАСШИРИЛА РЯД ВЫПУСКАЕМЫХ СИЛОВЫХ КАТУШЕК ИНДУКТИВНОСТИ ДЛЯ ПОВЕРХНОСТНОГО МОНТАЖА

Фирма EPCOS добавила две новые серии: B82464-A4 и B82464-G4. Катушки этих серий имеют габаритные размеры 10 x 10 x 4,8 мм. Благодаря их очень высокой температурной стабильности, они могут применяться в температурном диапазоне от -55 до +125°C.

Значения индуктивности для B82464-A4 имеют диапазон от 1 до 1000 uH, номинальный ток – до 7 A. Диапазон индуктивности для серии B82464-G4 от 0,82 до 1000 uH, номинальный ток – до 7,6 A. Т.к. катушки этих серий работают при высоком номинальном токе,

они имеют низкое сопротивление и минимальные потери на высоких частотах. Инновационные материалы и технологии, применяемые при изготовлении катушек индуктивности EPCOS, позволяют применять их как дроссели в DC/DC преобразователях и как компоненты с электромагнитной совместимостью. EPCOS производит широкий спектр силовых катушек индуктивности, которые идеальны для применения в автомобильной промышленности. Также катушки фирмы EPCOS находят применение в телекоммуникационном оборудовании, бытовой и промышленной электронике.

## SIPLACE HS КОМПАНИИ SIEMENS

Революционная система для поверхностного монтажа SIPLACE HS компании Siemens является новым поколением машин благодаря ее феноменальной производительности – 60000 компонентов в час и малым габаритным размерам.

Добиться такой производительности помогает инновационная система приводов порталов и 4 револьверные головки. Питатели HS взаимозаменяемы с остальными системами SIPLACE. Помимо сверхвысокой скорости HS имеет очень высокую точность установки компонентов: 90 mm при 4 сигма, и самый низкий процент брака. Возможно устанавливать компоненты размером 0201 до 19 mm, QFP, PLCC, MBGA и CSP. При создании SIPLACE HS инженеры Siemens потра-

тили много времени и сил, чтобы снизить непроизводственное время.

Для этой цели было уменьшено тактовое время револьверной головки, время распознавания, увеличена скорость перемещения головок и увеличена скорость транспортировки платы по конвейеру. SIPLACE HS может быть укомплектована как одиночной, так и двойной конвейерной системой. Также возможна работа в асинхронном режиме. Это значит, что можно устанавливать компоненты на 2 платы, разные по комплектации, в одно и то же время. Система имеет сложную систему технического зрения и PCB распознавания, обеспечивая сверхвысокую точность установки компонентов.

## НОВЫЙ ОТЛАДЧИК ICD2 – НОВЫЕ ВОЗМОЖНОСТИ ОТЛАДКИ!

С. Н. Кушнир. E-mail: goldenmill@tut.by

**Появление на рынке микроконтроллеров компании Microchip серии PIC16F87X с Flash-памятью и встроенным механизмом внутрисхемной отладки позволило осуществить программирование и отладку непосредственно в разрабатываемом устройстве с использованием внутрисхемного отладчика MPLAB-ICD в реальном масштабе времени. Инженеры компании предлагают проводить отладку на основе PIC16F87X с последующим переносом программ на другие PIC16XXX-микроконтроллеры.**

Неудобства такого способа отладки очевидны. Поэтому компания Microchip, перейдя на новейшую FLASH-технологию и начав выпуск микроконтроллеров со встроенным механизмом внутрисхемной отладки ICD, предложила новую версию внутрисхемного отладчика, названного MPLAB-ICD2.

Став преемником предыдущего отладчика, ICD2 значительно расширил номенклатуру поддерживаемых микроконтроллеров. Теперь стало возможным осуществлять внутрисхемную отладку и программирование большинства FLASH-микроконтроллеров Microchip.

Отладчик MPLAB ICD2 действует под управлением бесплатной универсальной среды разработчика MPLAB IDE, которая доступна на сайте [www.microchip.com](http://www.microchip.com). Связь с компьютером осуществляется через USB или RS-232 кабель. Одновременное подключение обоих кабелей не допускается – отладчик просто откажется работать. Сам отладчик построен на базе PIC16F877, в память которого загружается операционная система, соответствующая отлаживаемому микроконтроллеру. По команде MPLAB IDE отладчик считывает код идентификации микроконтроллера, по которому и определяется ПО, необходимое для программирования и отладки. Поэтому с выходом очередного обновления среды разработки программное обеспечение отладчика ICD2 также обновляется для поддержки новых микроконтроллеров.

С помощью ICD2 отладка программы стала легкой, быстрой и доступной, поскольку осуществляется в микроконтроллере, установленном непосредственно в отлаживаемом изделии, и программа выполняется с реальной периферией и сигналами, что позволяет учсть все особенности устройства.

Для внутрисхемной отладки необходимо в конфигурационном слове контроллера включить режим отладки (Background Debug – enabled), выключить сторожевой таймер (WDT – disabled), выключить защиту кода (Code Protect – disabled), выключить низковольтное программирование (Low Voltage Program – disabled), выключить защиту чтения таблиц (Table Read Protect – disabled) и правильно задать тип генератора в соответствии с используемым в отлаживаемом устройстве. Далее MPLAB IDE загружает отлаживаемую программу в микроконтроллер, дописывает в

последние ячейки программной памяти подпрограмму отладчика и задает точку останова в специальном регистре.

Во время работы микроконтроллера при достижении точки останова или при пошаговой отладке отрабатывается немаскируемое прерывание, и управление передается подпрограмме отладчика. Эта подпрограмма передает через ICD2 в компьютер состояние ячеек памяти микроконтроллера, а также изменяет их состояние и переключает режимы работы по команде с компьютера. Таким образом, программа может выполняться в реальном времени в соответствии с тактовой частотой, осуществлять пошаговую отладку и видеть состояние нужных регистров в среде разработки MPLAB IDE как при программировании на языке ассемблер, так и на языке высокого уровня Си. Также легко можно просмотреть и изменить данные ОЗУ и EEPROM.

За удобства отладки приходится расплачиваться. В режиме отладки становятся недоступными 1 или 2 уровня стека (зависит от семейства отлаживаемого устройства), порты ввода-вывода RB6 и RB7 (через них производятся программирование и отладка), вывод MCLR/Vpp, а также часть программной и оперативной памяти. При отключенном режиме отладки все ограничения снимаются.

Отладчик MPLAB ICD2 можно использовать в качестве серийного внутрисхемного программатора, поскольку он имеет встроенную защиту от перегрузок по току и напряжению, а также диагностические светодиоды состояния. Отладчик может питать небольшие схемы во время отладки (+5 В, 250 мА). Компания Microchip предлагает отладчики ICD2 практически по себестоимости, но цена все еще остается довольно высокой.

Разработанный облегченный вариант отладчика – ICD2Light полностью программно и по разъемам совместим с ICD2, а по стоимости более чем в два раза ниже его, так как не имеет в своем составе интерфейса USB. Возможностей порта RS-232, работающего на скоростях 9,6 и 56 кБод, более чем достаточно для большинства применений с использованием семейств микроконтроллеров Microchip PIC12FXXX и PIC16FXXX. Применение для данных семейств USB-интерфейса в ICD2 практически не приводит к повышению скорости программирования и отладки в сравнении с RS-232. За счет полной совместимости с ICD2 не возникает проблем с поддержкой новых микроконтроллеров и обновлением ПО. Небольшой и легкий корпус в сочетании с быстросъемным модульным кабелем делает отладчик достаточно неприхотливым в размещении его по отношению к отлаживаемому устройству. В комплект поставки входят отладчик, сетевой адаптер, модульный кабель, модульная розетка, RS-232 кабель, диск с ПО.

Дополнительную информацию можно получить в компании «Альфасофт», [www.alfa-chip.com](http://www.alfa-chip.com)

## LT1678/LT1679 – СПАРЕННЫЙ/СЧЕТВЕРЕННЫЙ RAIL-TO-RAIL ПРЕЦИЗИОННЫЙ ОПЕРАЦИОННЫЙ УСИЛИТЕЛЬ

**LT®1678/LT1679 являются спаренными/счетверенными Rail-to-Rail прецизионными операционными усилителями, характеризующимися как низким уровнем шума, так и высокой точностью.**

Уровень широкополосного шума 3.9nV/rtHz, 1/f угловая частота 4Hz и размах шума 90nV от 0.1Hz до 10Hz сочетаются с непревзойденной точностью: 100µV максимальное напряжение смещения, ослабление синфазного сигнала более чем 100dB и полоса частот усилителя 20MHz.

LT1678/LT1679 делает возможным высокую точность и низкий уровень шума в приложениях с единственным источником питания напряжением до 3V. Входной диапазон превосходит напряжение источника питания на 100mV, без инверсии фазы, а выход может изменяться в пределах 170mV по каждой из шин. LT1678/LT1679 поставляется в корпусах SO-8 и SO-14. Микросхема предназначена для использования с источниками питания с напряжением ±15V, а также 5V и 3V. LT1677 представляет собой одиночный усилитель со сходными характеристиками.

### Характеристики:

1. Вход и выход Rail-to-Rail.

2. 100% протестированный низкий уровень шумов напряжения:

- 3.9nV/rtHz Тип на частоте 1kHz;
- 5.5nV/rtHz Max на частоте 1kHz .

3. Функционирует от единственного источника питания с напряжением 2.5-36V.

4. Напряжение смещения: 100µV Max.

5. Низкий уровень входного тока смещения: 20nA Max.

6. Высокий уровень  $A_{vol}$ : 3V/µV Min,  $RL = 10k$ .

7. Высокий уровень CMRR: 100dB Min.

8. Высокий уровень PSRR: 106dB Min.

9. Полоса частот усилителя: 20MHz.

10. Температурный диапазон: от -40°C до 85°C..

11. Без инверсии фазы.

12. орпусировка: 8- и 14-выводной SO.

### Применение:

- Усилители датчиков деформаций;
- Портативные микрофоны;
- Устройства Rail-to-Rail с питанием от батарей;
- Обработка сигналов, в случае когда необходимо достичь низкого уровня шума;
- Инфракрасные датчики.

## MICRON ПРЕДСТАВЛЯЕТ РЕВОЛЮЦИОННЫЙ СЕНСОР РАЗРЕШЕНИЕМ 1.3 МЕГА-ПИКСЕЛЯ

**Новая архитектура сенсора и производственный процесс нового поколения позволили Micron увеличить разрешение без значительного увеличения размера, стоимости и энергопотребления.**

Компания Micron анонсировала новейший сенсор изображений с разрешением 1.3 Мега-пикселя – MT9M011. Эта микросхема является первым сенсором компании с большим разрешением, предназначенный специально для рынка мобильных устройств среднего и высокого класса, таких как смартфоны и сотовые телефоны третьего поколения (3G). В MT9M011 используется новейшая архитектура сенсоров, разработанная Micron, и производственный процесс последнего поколения, позволяя достичь лучших в своем классе показателей, таких как чувствительность при слабом освещении, отношение сигнал-шум, сверхнизкое энергопотребление. Новый революционный сенсор дополняет линейку VGA решений Micron, позволяя ком-

пании предлагать клиентам широкий спектр продукции серии DigitalClarity™, удовлетворяя практически любые потребности в области мобильных изображений. Основанный на оптическом формате 1/3 дюйма, сенсор MT9M011 обладает неоспоримыми преимуществами по сравнению с другими подобными сенсорами, предназначенными для мобильных устройств.

Сенсор Micron обладает непревзойденной чувствительностью при низкой освещенности, превосходя по этому параметру CMOS сенсоры и обеспечивая сравнимую чувствительность с лучшими CCD сенсорами.

Технология снижения шумов DigitalClarity дает возможность получать цветные изображения высочайшего качества, не увеличивая при этом потребление энергии. Дополнительные функции микросхемы, такие как программируемый коэффициент усиления и управление экспозицией позволяют говорить о Micron, как о лидере в области мобильный изображений.

За дополнительной информацией обращайтесь в компанию «ПЭК», [www.pec.spb.ru](http://www.pec.spb.ru)

Журнал «Электроника инфо» является официальным представителем в Республике Беларусь Издательского дома «Электроника» (г. Москва). В редакции журнала можно приобрести или подписаться на издания ИД «Электроника»: ежегодник «Живая электроника России», журнал «Электронные компоненты», журнал «Ремонт электронной техники».

Тел./факс: +375 (0) 17 251-67-35 E-mail: [electro@bek.open.by](mailto:electro@bek.open.by)

## АЦП С ДРАЙВЕРОМ 3.5- И 4.5- РАЗРЯДНЫХ СВЕТОДИОДНЫХ ИНДИКАТОРОВ, ПОЗВОЛЯЮЩИЕ СОКРАТИТЬ ВРЕМЯ РАЗРАБОТКИ И УМЕНЬШИТЬ РАЗМЕРЫ ПЛАТЫ

**Maxim Integrated Products** представляет MAX1497. Этот прибор является членом семейства сигма-дельта АЦП MAX1495-MAX1499 и MAX1447, имеющих встроенный драйвер 3.5- и 4.5- разрядных светодиодных индикаторов.

Эти приборы идеальны для применения в измерительных устройствах. MAX1495-MAX1499 и MAX1447 содержат встроенный задающий генератор и 2.048 В ИОН и выпускаются в 28 контактных SSOP или 32 контактных TQFP корпусах, что позволяет обеспечить площадь посадочного места в десятки раз меньшую, чем у аналогичного прибора ICL7137CPL.

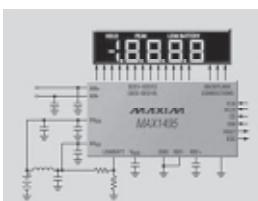
Эти АЦП имеют коэффициент режекции сигналов частоты 50/60 Гц более 100 дБ. Они способны обрабатывать двухполарный ±2 В или дифференциальный ±200 мВ сигнал, имеют функцию удержания и содержат индикатор снижения напряжения питания. Эти приборы потребляют всего 900 мкА при работе от однополярного источника питания от 2.7 до 5.25 В.

MAX1495-MAX1499 и MAX1447 устраняют необходимость использования внешних конденсаторов накопления и автоматической установки нуля, которые необходимы для аналогичных при-

боров. Такие конденсаторы должны иметь превосходную диэлектрическую проницаемость и малый ток утечки. Таким образом, эти конденсаторы вносили ошибку в измерение при помощи АЦП типа ICL7137, а MAX1495-MAX1499 и MAX1447 позволяют улучшить точность измерения и упростить конструкцию.

MAX1497/MAX1499 имеют дополнительный SPI-/QSPI/MICROWIRE – совместимый последовательный интерфейс для независимого управления драйверами светодиодов и АЦП. Это позволяет проводить микроконтроллерную обработку результата измерения перед его индикацией, что делает эти приборы идеальными для измерения нелинейных величин. Для отображения специфических сообщений MAX1497/MAX1499 имеют индивидуальное управление сегментами светодиодного индикатора.

3.5 разрядные автономный MAX1496 и имеющий микроконтроллерный интерфейс MAX1497 доступны в 28 выводных PDIP и SSOP корпусах. 4.5 разрядные автономный MAX1498/MAX1447 и имеющий микроконтроллерный интерфейс MAX1499 доступны в 32 контактном 7x7 мм TQFP корпусе. Все приборы имеют рабочий температурный диапазон от -40°C к +85°C.



## ИП Сергиевич Н.П.

Свид. № 101451121

E-mail:.snp@open.by

т./ф. 286-05-52, 284-43-09 т. 8-029 684-43-09

### Разработка и изготовление печатных плат (производство Тайвань):

- любой класс точности и слойности;
- изготовление образцов;
- широкий спектр покрытий;
- обработка контура (фрезерование, скрайбирование, вырубка штампом);
- многоуровневая система контроля качества;
- контрактная сборка;
- короткие сроки изготовления, низкие цены.

Поставка со склада в Минске материалов для производства печатных плат (фото-, термо-, ультра-фиолетового отверждения масок и маркировочных красок фирм PETERS, SCRL)

### Поставка со склада в Минске электронных компонентов:

- диоды, транзисторы, микросхемы фирм Philips, STMicroelectronics;
- резисторы выводные, чип;
- конденсаторы керамические, электролитические, чип; и другие.

# МИКРОСХЕМЫ ЗАПИСИ/ВОСПРОИЗВЕДЕНИЯ ЗВУКА CHIPCORDER СЕРИИ ISD5100 КОМПАНИИ WINBOND

Предлагается вниманию разработчиков краткое описание микросхем ChipCorder серии ISD5100 для записи и воспроизведения голосовых сообщений на основе технологии Multi-Level Storage.

Компания Winbond, один из ведущих производителей полупроводниковых приборов, компьютеров, коммуникационных и электронных устройств, представляет на рынке электронных компонентов микросхемы ChipCorder серии ISD5100 для записи и воспроизведения голосовых сообщений. Микросхемы, входящие в состав семейства, позволяют осуществлять высококачественную запись и

воспроизведение голосовых сообщений продолжительностью от 1 до 16 минут и хранение их в естественной форме по технологии Multi-Level Storage (MLS). Использование запатентованной ChipCorder технологии открыло возможности для создания энергонезависимой памяти с длительностью хранения до 100 лет при количестве циклов перезаписи свыше 10 000 для цифровых данных и более 100000 для аналоговых сообщений. Микросхемы ISD5100 предоставляют идеальные решения для применений в сотовой связи, автомобильной технике, бытовой электронике, телефонии, GPS навигации и других портативных системах. Улучшенная архитектура кристалла ISD5100 определила функциональную гибкость и простоту применения. Появилась возможность отключать от питания незадействованные элементы, уменьшая общее потребление. Использование I<sup>2</sup>C интерфейса для управления режимами работы позволило минимизировать количество выводов микросхемы. Такие факторы, как низкая потребляемая мощность и напряжение питания от 2,7 до 3,3 В (Vcc) с поддержкой 2,0 В и 3,0 В логического интерфейса, значительно расширили область применения представленной серии для портативных устройств.

Приведенная выше структурная схема 1. показывает возможное использование ISD5100 в схеме телефонного автоответчика. Сигнал с микрофона поступает на вход микросхемы и сохраняется в памяти в виде OGM (OutGoing Message) записи также, как может быть записан и телефонный разговор.

Если автоответчик активирован, речевой сигнал, поступающий с другого конца линии на AUX IN, может быть сохранен в памяти микросхемы. В последствие, все сообщения можно прослушать на динамике с управляемым уровнем громкости. При

Владимир Хоменко. E-mail: Khamenko@rainbow.by

дуплексной записи с микрофонного входа и телефонной линии сообщения могут записываться одновременно, а затем воспроизводиться. В добавление, при работе в режиме громкой связи голос с микрофонных входов поступает на AUX OUT и передается в телефонную линию, в то время как сообщение с другого конца линии поступает на AUX IN и передается на динамик для прослушивания.

Специальная схема DAA обеспечивает изоляционный барьер между телефонной линией и низковольтными цепями, к которым может прикоснуться пользователь. Устройства «DTFM detect» и «Caller ID» выделяют тональные сигналы и определяют телефонный номер. Например, при звонке в компанию клиент услышит

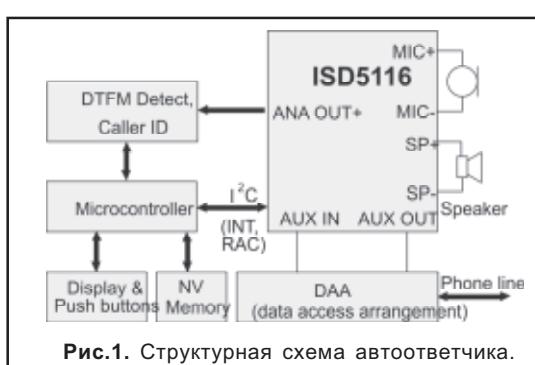


Рис.1. Структурная схема автоответчика.

приветственное сообщение и наберет на своем телефоне определенный номер в тоновом режиме.

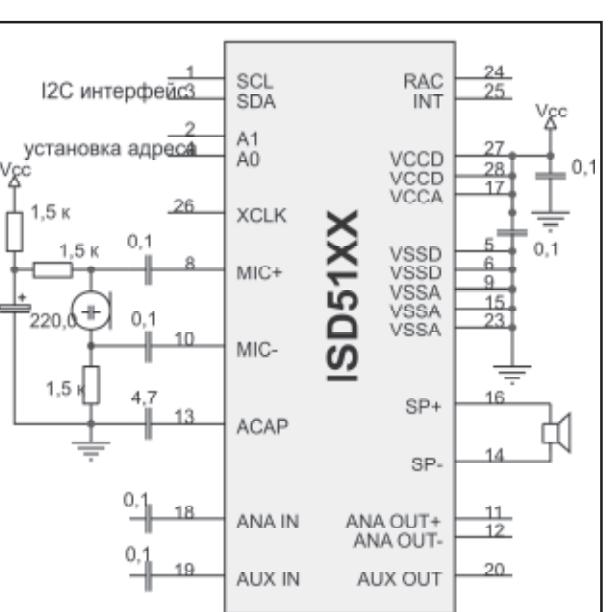


Рис.2. Схема записи с микрофона.

приветственное сообщение и наберет на своем телефоне определенный номер в тоновом режиме.

Это выглядит так: «Здравствуйте, Вы дозвонились в офис компании АБВГ.

Для звонка в отдел маркетинга наберите цифру 1, для склада 2, для секретаря 3». Дополнительно, Вас могут попросить оставить сообщение, которое будет сохранено в памяти.

Номер Вашего личного телефона может быть определен, сохранен в памяти и некоторое со-

Таблица значений адресов по шине I<sup>2</sup>C.

A1	A0	Slave address	R/W бит	HEX
0	0	100 0000	0	80
0	1	100 0001	0	82
1	0	100 0010	0	84
1	1	100 0011	0	86
0	0	100 0000	1	81
0	1	100 0001	1	83
1	0	100 0010	1	85
1	1	100 0011	1	87



общение передано только Вам. На рисунке 2 приведена схема подключения электретного микрофона для записи речевых сообщений.

Все управление и обмен цифровыми данными

дения речи. Память ISD5100 устроена таким образом, что в ней могут размещаться одновременно цифровые данные и аналоговые сообщения. Информация о том, какие секции отводятся под цифровые,

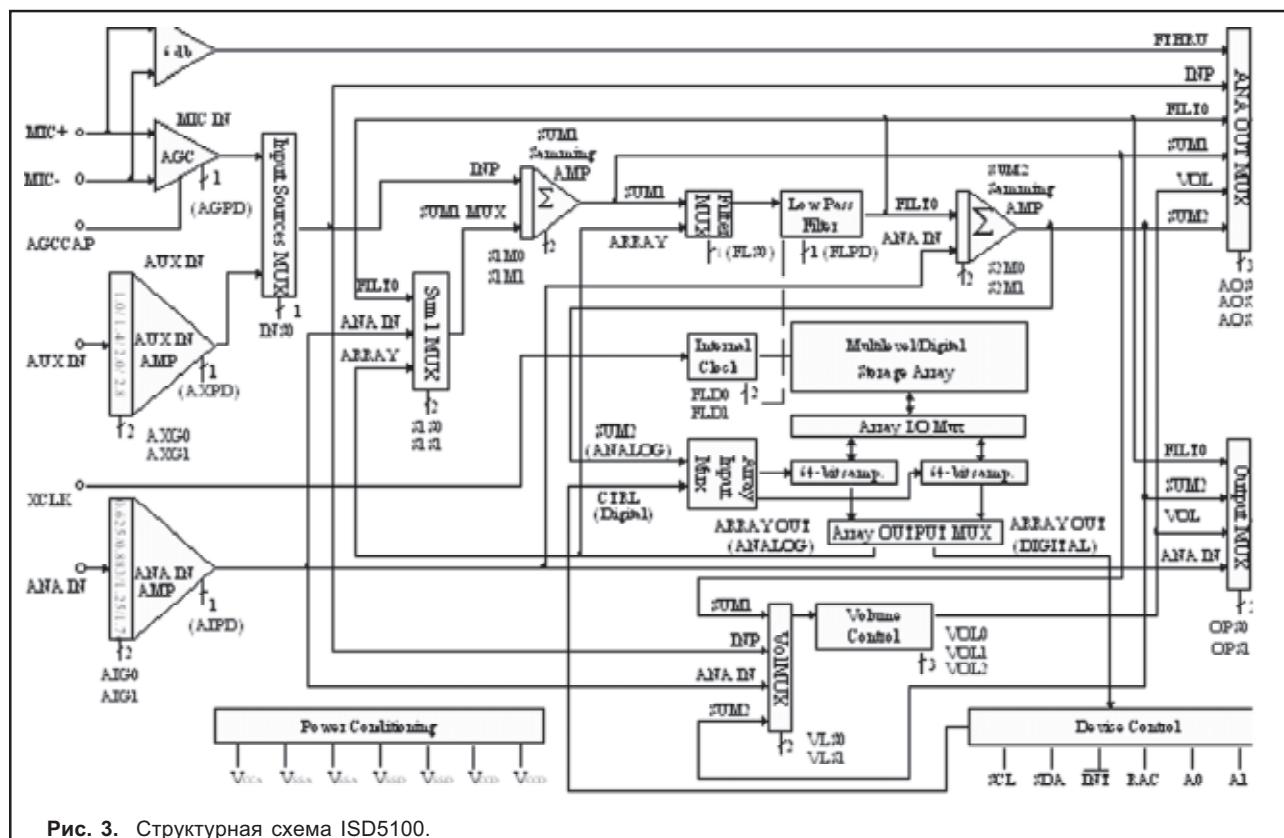


Рис. 3. Структурная схема ISD5100.

происходит по последовательному интерфейсу I<sup>2</sup>C. Серия ISD5100 имеет 7-битный подчиненный адрес вида <100 00xy>, где x и y эквивалентно внешним адресным выводам A0 и A1.

Поскольку байты данных должны содержать 8 бит, то младший бит R/W адресного байта будет указывать подчиненному устройству на передачу или

а какие под аналоговые сообщения, записывается в таблицу адресов сообщений MAT (Message Address Table) системным микроконтроллером. Вся память имеет страничную организацию. Под каждую страницу отводится 2048 бит.

Страница разбита на 32 64-битных блока и адресуется 11 разрядным словом. Отведение страницы под цифровые либо аналоговые

данные определяется командой микроконтроллера во время записи данных. Информация, определяющая статус каждой страницы, прописывается в таблицу MAT.

Использование этой таблицы позволяет эффективно управлять сообщениями. Сегменты сообщений могут быть сохранены в любом свободном месте массива памяти.

При использовании страницы под аналоговую память она также разбивается на 32 блока и имеет дополнительно 8 EOM (меток конца сообщений), т.е. для каждого 4-х блоков один EOM-маркер в конце.

В режиме записи, аналоговая запись будет остановлена в любой из этих 8 позиций.

В результате, при частоте квантования 8 кГц, разрешение составит 32 мс. Запись останавливается не сразу после команды СТОП, а продолжается еще до тех пор, пока не заполниться 32-миллисекундный

прием данных.

Таким образом, ISD5100 использует 8 адресов. Наличие двух дополнительных выводов RAC и INT для организации обратной связи с контроллером, значительно улучшают показатели обмена данными. Микросхемы семейства ISD5100 программно конфигурируются на различную частоту дискретизации в зависимости от требуемого качества воспроизве-

Микросхема	Количество страниц	Количество бит на страницу	Размер памяти, бит
ISD 5116	2048	2048	4 194 304
ISD5108	1024	2048	2 097 152
ISD5104	512	2048	1 048 576
ISD5102	256	2048	524 288

**Таблица значений командного байта.**

Команда	HEX
POWER UP	80
POWER DOWN	00
STOP (DO NOTHING) STAY ON	80
STOP (DO NOTHING) STAY OFF	00
LOAD CFG0	82
LOAD CFG1	83
RECORD ANALOG	90
RECORD ANALOG @ ADDR	91
PLAY ANALOG	A8
PLAY ANALOG @ ADDR	A9
MSG CUE ANALOG	B8
MSG CUE ANALOG @ ADDR	B9
ENTER DIGITAL MODE	C0
EXIT DIGITAL MODE	40
DIGITAL ERASE PAGE	D0
DIGITAL ERASE PAGE @ ADDR	D1
DIGITAL WRITE	C8
DIGITAL WRITE @ ADDR	C9
DIGITAL READ	E0
DIGITAL READ @ ADDR	E1
READ STATUS <sup>1</sup>	N/A

блок и установится бит маркера EOM. При воспроизведении EOM маркер будет служить сигналом окончания сообщения.

Управление работой микросхемы осуществляется посредством записи/чтения внутренних регистров: конфигурационных, адресных и командного. Приведенные ниже команды доступны через I<sup>2</sup>C интерфейс и составляют управляющий командный байт.

Play: аналоговое воспроизведение.

Record: аналоговая запись.

Message Cue: вызов аналогового сообщения.

Read: чтение в цифровом формате.

Write: запись в цифровом формате.

Erase: стирание цифровой страницы и блока.

Power up: включение/выключение питания.

Load CFG0: загрузка конфигурационного регистра 0.

Load CFG1 загрузка конфигурационного регистра 1.

Read status: чтение байта состояния.

Во время опроса устройства командой чтения состояния возвращается три байта данных.

**Таблица значения битов байта состояния**

EOM	BIT 7	Сигнализирует о прерывании по EOM маркеру
OVF	BIT 6	Сигнализирует о переполнении
READY	BIT 5	Если READY=0, то можно послать новую команду.
PD	BIT 4	Если PD=1, то утилизации аналогичны (power down)
PRB	BIT 3	Режим записи/воспр. Play=1, Record=0
DEVICE_ID	BIT 1,2,3	ISD5116=001, ISD5108=010, ISD5104=100, ISD5102=101

Первый байт – это байт состояния, следующий байт – старший байт адреса, затем младший байт адреса.

STATUS<7:0> = EOM, OVF,

READY, PD, PRB, DEVICE\_ID<2:0>

ADDR<15:0>=PAGE\_ADDR

<10:0>, BLOCK\_ADDR<4:0>

Значение битов в BLOCK\_ADDR будут всегда равны 00000 в цифровом и аналоговом режиме.

Загрузка командного регистра может осуществляться передачей одного байта по интерфейсу I<sup>2</sup>C (однобайтовая загрузка) в следующей последовательности:



W=0 (Write) [80h].

3. Подчиненный выдает подтверждение ACK.

4. Ожидание установления линии SCL в высокое состояние.

5. Ведущий посыпает командный байт ведомому.

6. Подчиненный выдает подтверждение ACK.

7. Ожидание установления линии SCL в высокое состояние.

8. Ведущий выдает STOP по I<sup>2</sup>C.

В режиме нормальной адресации регистры загружаются в той же последовательности:

1. Ведущий выдает START по I<sup>2</sup>C.

2. Ведущий посыпает Slave Address с битом R/W=0 (Write) [80h.]

3. Подчиненный выдает подтверждение ACK.

4. Ожидание установления линии SCL в высокое состояние.

5. Ведущий посыпает байт ведомому (командный байт).

6. Подчиненный выдает подтверждение ACK.

7. Ожидание установления линии SCL в высокое состояние.

8. Ведущий посыпает байт ведомому (старший байт адреса).

9. Подчиненный выдает подтверждение ACK.

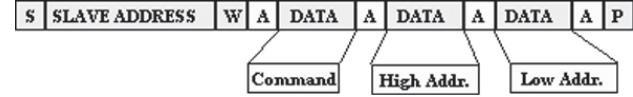
10. Ожидание установления линии SCL в высокое состояние.

11. Ведущий посыпает байт ведомому (младший байт адреса).

12. Подчиненный выдает подтверждение ACK.

13. Ожидание установления линии SCL в высокое состояние.

14. Ведущий выдает STOP по I<sup>2</sup>C.



Команда чтения состояния осуществляется по запросу главного контролера с установлением бита R/W=1:

1. Ведущий выдает START по I<sup>2</sup>C.

2. Ведущий посыпает Slave Address с битом R/W=1 (Read) [81h].

3. Подчиненный выдает подтверждение ACK и посыпает байт состояния.

4. Ведущий выдает подтверждение ACK ведомому.

5. Ожидание установления линии SCL в высокое состояние.

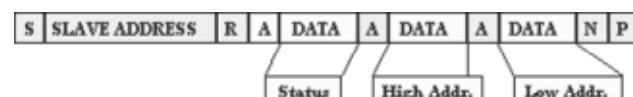
6. Ведомый посыпает старший байт адреса из внутреннего адресного регистра.

7. Ведущий выдает подтверждение ACK.

8. Ожидание установления линии SCL в высокое состояние.

9. Ведомый посыпает младший байт адреса из внутреннего адресного регистра (A[4:0]=0 всегда).

10. Ведущий выдает NO ACK подчиненному и выполняет STOP по I<sup>2</sup>C.



Перед началом работы, после включения питания, необходимо активировать микросхему следующей последовательностью:



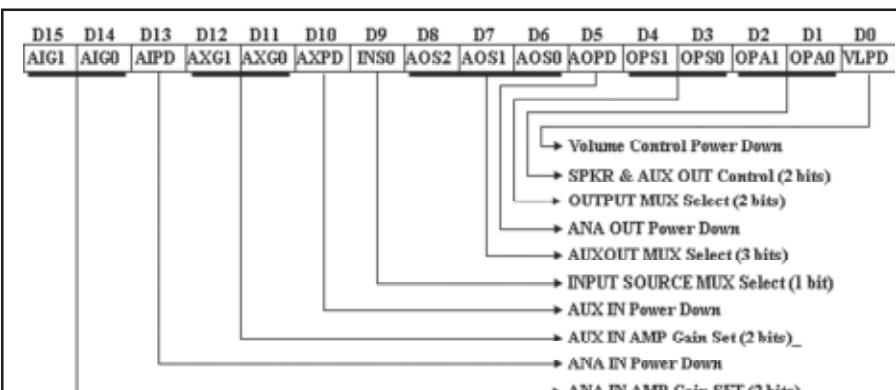


Рис.4 . Значения битов конфигурационного регистра 0 (CFG0).

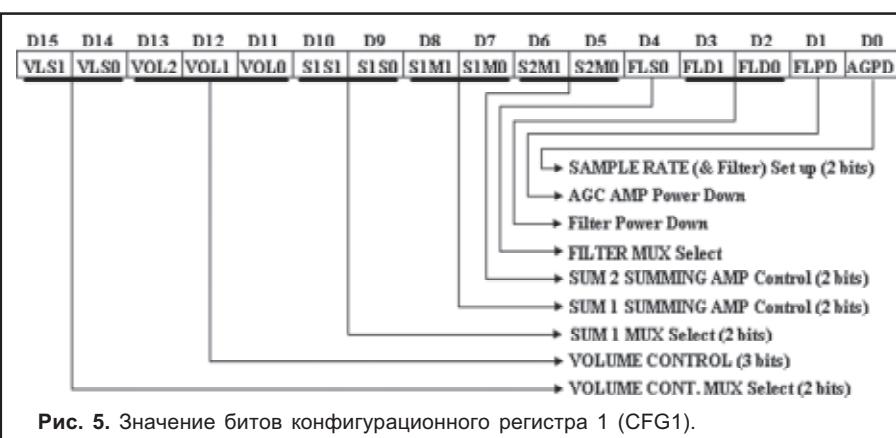


Рис. 5. Значение битов конфигурационного регистра 1 (CFG1).

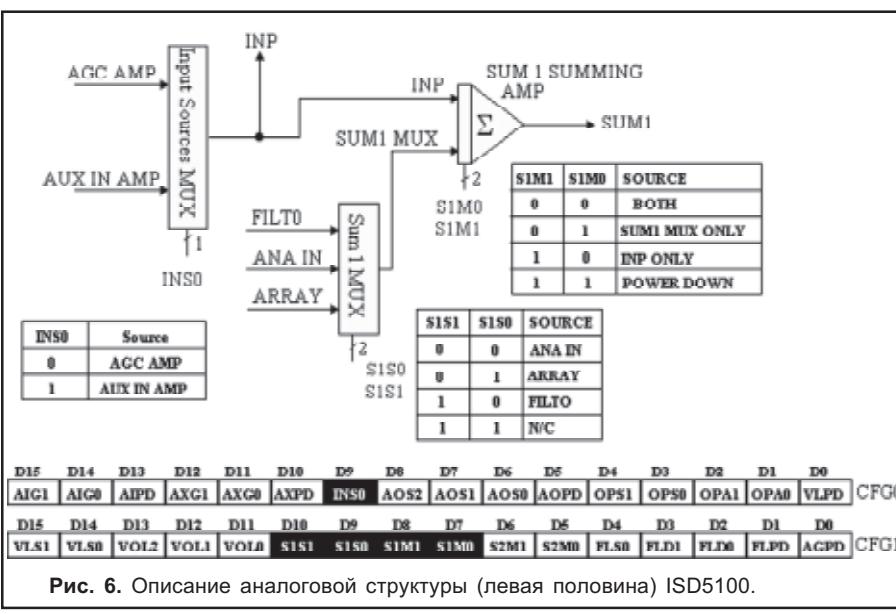


Рис. 6. Описание аналоговой структуры (левая половина) ISD5100.

1. Ведущий выдает START по I<sup>2</sup>C.
2. Ведущий посыпает 10000000 {Slave Address с битом R/W=0} [80h].
3. Подчиненный выдает подтверждение ACK.
4. Ожидание установления линии SCL в высокое состояние.
5. Ведущий посыпает 10000000 {Command Byte =Power Up} [80h].
6. Ведомый выдает подтверждение ACK.

воспроизведения в цепи автоматического поддержания уровня.

Эта цепь предназначена для понижения уровня шумов в паузах. Подключение этого вывода к земле даст максимальный уровень усиления, а к питанию – минимальный, с отключением функции AutoMute.

Аналоговый вход ANA IN предназначен для подключения телефонных чипсетов. Он может быть подключен к выходу динамика, входу памяти или в другом направлении в соответствие задаваемой конфи-

7. Ожидание установления линии SCL в высокое состояние.

8. Ведущий выдает STOP по I<sup>2</sup>C.

После активации передача очередной последовательности команд возможна по истечении времени Tprod=1 мс.

Настройка внутренней структуры микросхемы производится загрузкой двух конфигурационных регистров CFG0 и CFG1.

Дополнительный аудио выход AUX OUT используется, например, для подключения динамика в составе «car kit» с минимальным сопротивлением 5 кОм при максимальной амплитуде выходного напряжения 1 В. Постоянная составляющая на выходе может достигать 1,2 В, поэтому необходимо применять разделительную емкость.

С микрофонных входов голосовой сигнал передается на предварительный усилитель с АРУ или напрямую на OUT MUX в зависимости от выбранного направления. Прямой канал на ANA OUT MUX имеет усиление 6 db. Так амплитудное значение сигнала 208 мВ на дифференциальном микрофонном входе будет усилено до 416 мВ на выводе ANA OUT.

Схема АРУ имеет диапазон 45 db и выдает номинальное амплитудное значение 694 мВ для записи в память при выходном значении сигнала с микрофона от 2 до 20 мВ. Типовое значение входного импеданса 10 кОм.

К входу ACAP подключается емкость порядка 4,7 мF на землю для обеспечения работы схемы АРУ микрофона. Она должна быть стабильной, так как используется в режиме

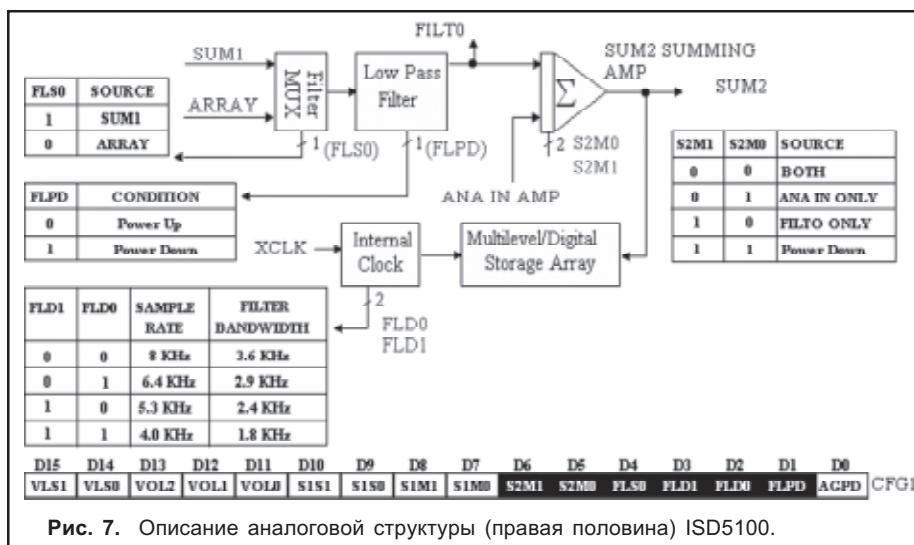


Рис. 7. Описание аналоговой структуры (правая половина) ISD5100.

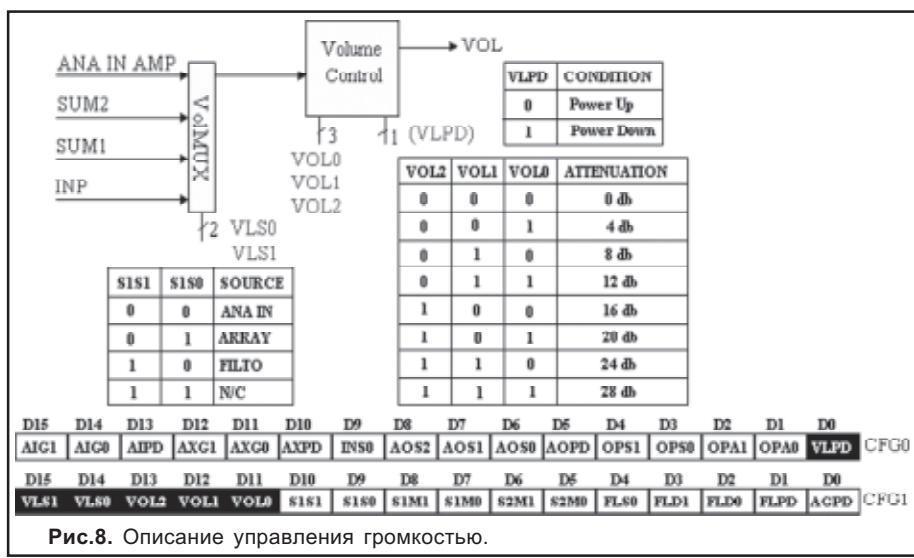


Рис.8. Описание управления громкостью.

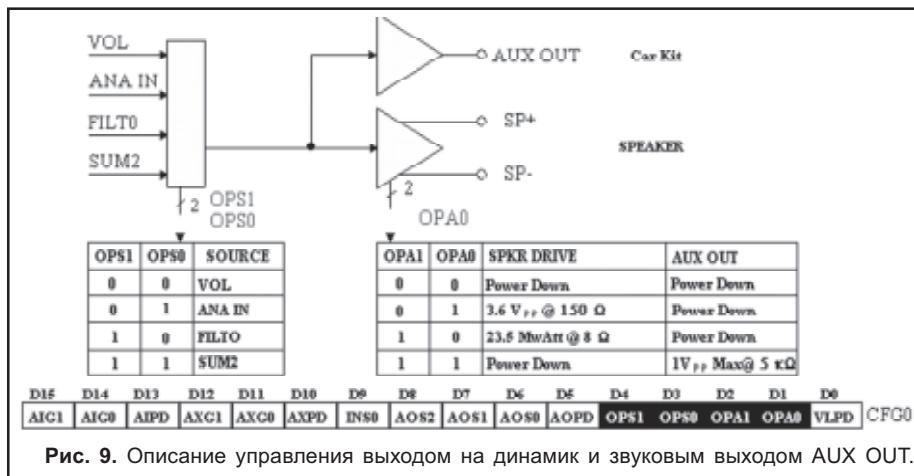


Рис. 9. Описание управления выходом на динамик и звуковым выходом AUX OUT.

Установленное значение	Напряжение на входе 0TLP, В	CFG0		Усиление	Напряжение на вх/вых матрицы памяти, В	U вых. В на динамик
		AIC1	AIC0			
6 db	1.110	0	0	0.625	0.694	2.22
9 db	0.785	0	1	0.883	0.604	2.22
12 db	0.555	1	0	1.250	0.694	2.22
15 db	0.393	1	1	1.767	0.694	2.22

грацией. Это вход для номинального амплитудного напряжения 1,11 В при минимальном усилении 6 db. Усиление можно увеличивать до 15 db с шагом 3 db. Все установки задаются по интерфейсу I<sup>2</sup>C.

Вход AUX IN является дополнительным аудио входом, таким же как «car kit» в мобильном телефоне. Этот вход имеет номинальное амплитудное значение 694 мВ при минимальном усилении 0 db и может быть увеличен до 9 db с шагом 3 db.

#### Режим аналогового воспроизведения и аналоговой записи (Playback and Record Mode)

Режим аналогового воспроизведения может быть задан несколькими путями.

Самый простой – это однократная четырехбайтовая передача последовательности: подчиненный адрес (80h), командный байт (A9h) и два адресных байта. Для режима аналоговой записи такая последовательность имеет вид: подчиненный адрес (80h), командный байт (91h) и два адресных байта.

#### Режим сквозного подключения (Feed Through Mode)

Режим сквозного подключения позволяет подключить чипсеты сотового или проводного телефона без заметного влияния на схему источника или приемника сигнала рис 15. В этом режиме незадействованные части микросхемы будут отключены от питания.

Для настройки передающего канала необходимо:

- Выбрать направление FTHRU на мультиплексоре ANA OUT, установив биты AOS0, AOS1 и AOS2(CFG0) в 0.
- Подать питание на выходной усилитель – бит AOPD (CFG0) = 0.

Для настройки приемного канала необходимо:

- Биты AIG0 и AIG1, управляющие коэффициентом усиления ANA IN уста-



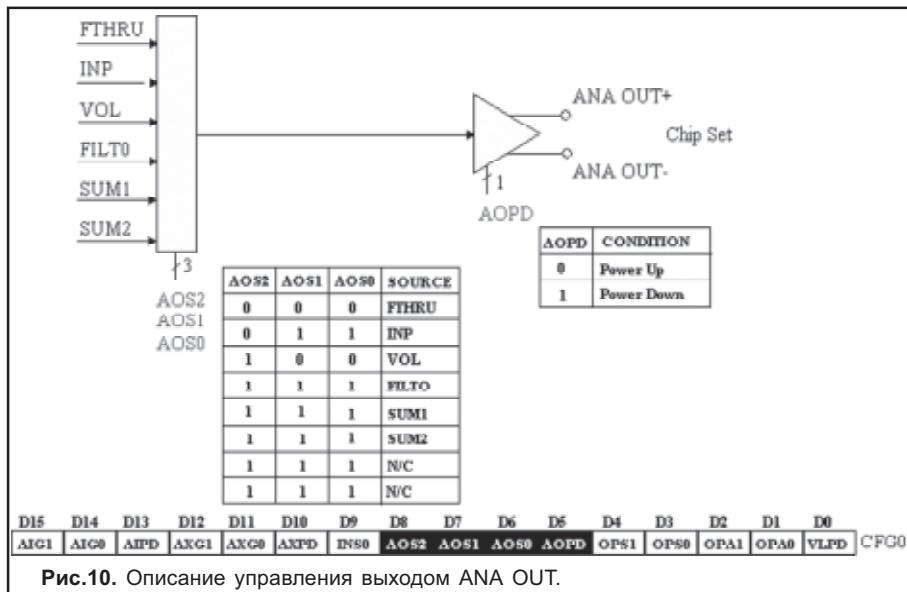


Рис.10. Описание управления выходом ANA OUT.

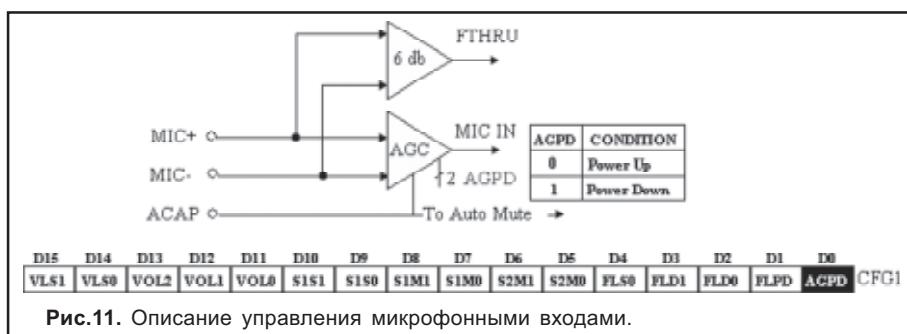


Рис.11. Описание управления микрофонными входами.

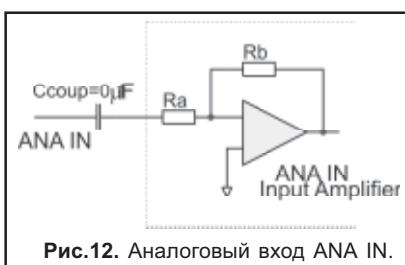


Рис.12. Аналоговый вход ANA IN.

Установленный код	Отношение резисторов (Rb/Ra)*	Усиление	Усиление (db)
00	63.9/102	0.625	-4.1
01	77.9/88.1	0.883	-1.1
10	92.3/73.8	1.250	1.9
11	106/60	1.767	4.9

Установленный код	Отношение резисторов (Rb/Ra)	Усиление	Усиление (db)
00	40.1/40.1	1.0	0
01	47.0/33.2	1.414	3
10	53.5/26.7	2.0	6
11	59.2/21	2.82	9

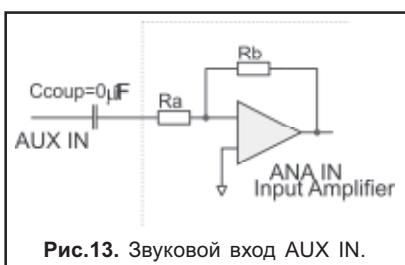


Рис.13. Звуковой вход AUX IN.

новить согласно приведенной выше таблице.

Установим на аттенюаторе 9 db (AIG0=1, AIG1=0), предположив, что пиковое значение входного сигнала

не превысит 1 В.

2. Бит AIPD (CFG0), управляющие питанием уси-

лителя ANA IN установить в 0 (питание подключено).

3. Выбрать направление ANA IN на выходном мультиплексоре OUTPUT MUX – OPS0=1, OPS1=0 (CFG0).

4. Биты OPA0 и OPA1 (CFG0), управляющие усилителем динамика и усилителем AUX, установить OPA0=1 и OPA1=0. В этом случае коэффициент усиления Speaker Amplifier установиться наибольшим, а выходной усилитель AUX отключится от питания.

CFG0 = 0100 0100 0000 1011 (hex 440B)

CFG1 = 0000 0001 1110 0011 (hex 01E3)

#### Режим записи входящих вызовов (Call Record)

В этом режиме производится запись входящих телефонных вызовов. Ниже приводится пример состояния конфигурационных регистров для частоты дискретизации 6.4 кГц.

CFG0 = 0100 0100 0000 1011 (hex 440B)

CFG1 = 0000 0000 1100 0101 (hex 00C5)

#### Режим записи в память (Memo Record)

Этот режим предназначен для записи сообщений с микрофона в MLS матрицу памяти. В примере записи конфигурационных

регистров выбрана частота дискретизации 5,3 кГц, а неиспользованные части микросхемы отключены от питания.

CFG0 = 0010 0100 0010 0001 (hex 2421)

CFG1 = 0000 0001 0100 1000 (hex 0148)

#### Режим воспроизведения вызовов (Memo and Call Playback)

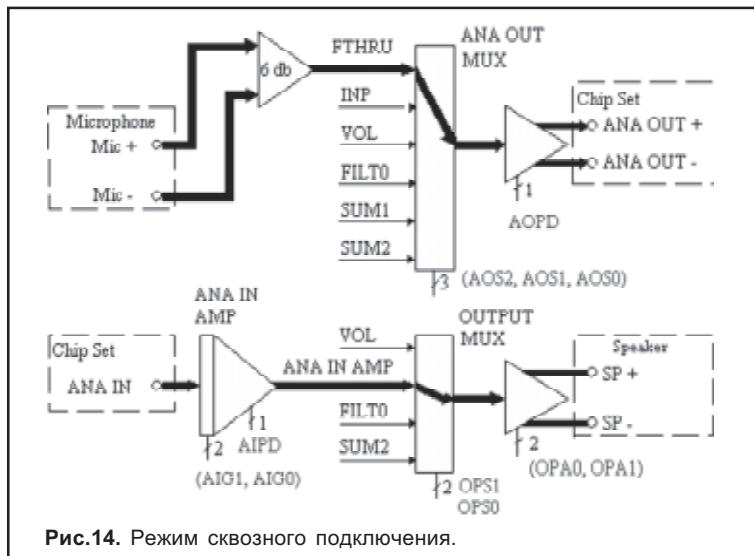
Режим предназначен для локального воспроизведения из MLS ранее записанных сообщений.

Запись проводилась на частоте 8 кГц. Неиспользуемые каскады отключались от питания.

CFG0 = 0010 0100 0010 0010 (hex 2422)

CFG1 = 0101 1001 1101 1001 (hex 59D1)

Установленное значение	Напряжение на входе OTLP, В	CFG0		Усиление	Напряжение на вх/вых матрицы памяти, В	U вых. В на динамик
		AIG1	AXG0			
0 db	0.694	0	0	1.00	0.694	0.694
3 db	0.491	0	1	1.41	0.694	0.694
6 db	0.347	1	0	2.00	0.694	0.694
9 db	0.245	1	1	2.82	0.694	0.694



#### Режим вызова сообщений (Message Cueing)

В этом режиме осуществляется прогон аналоговых сообщений со скоростью в 512 раз быстрее чем при нормальном воспроизведении без определения их реального физического расположения. Останов происходит при достижении метки EOM.

В адресном счетчике устанавливается адрес следующего сообщения.

#### Режим стирания цифровых данных (Erasing Digital Data)

Для того, чтобы выполнить операции цифрового стирания, необходимо послать команду D1 с одиннадцатибитовым адресом страницы и пятибитовым адресом блока (00000).

Стирание страницы можно провести только целиком, а запись – только отдельными блоками.

#### Режим записи цифровых данных (Writing Digital Data)

В режиме цифровой записи пользователь выбирает область памяти, которая будет отведена под цифровые данные. Каждая страница может быть только либо цифровой, либо только аналоговой. Минимально адресуемая часть памяти в цифровом режиме – один блок (64 бита).

Адрес состоит из одиннадцатибитового адреса страницы и пятибитного адреса блока.

При изменении содержимого одного из тридцати двух блоков необходимо переписать всю страницу.

Перед началом записи устанавливается режим ENTER DIGITAL MODE, а после ее завершения следует послать команду EXIT DIGITAL MODE.

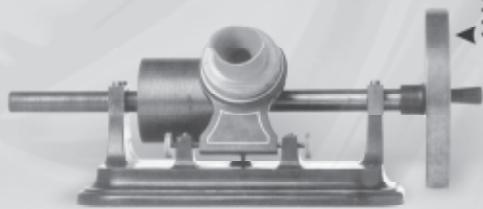
#### Режим чтение цифровых данных (Reading Digital Data)

Чтение цифровых данных осуществляется по шине I<sup>2</sup>C. Запись и чтение цифровых данных может проводиться блоками (по 64 бита).

Появление низкого уровня на выходе INT сигнализирует о переполнении.

Более подробную информацию можно найти на сайте [www.rtcs.ru](http://www.rtcs.ru)

Изобретений много...



Фонограф Т. Эдисона. 1877 г.

Создайте своё!

Поставляемые Rainbow Technologies  
электронные компоненты позволяют  
реализовать самые смелые  
и нестандартные идеи

#### Микросхема Chip Corder ® фирмы WINBOND

- Высококачественная запись и воспроизведение голосовых сообщений
- Энергонезависимое хранение в естественной форме более 100 лет
- Время записи/воспроизведения от 10 секунд до 16 минут

**RAINBOW**  
TECHNOLOGIES

ОФИЦИАЛЬНЫЙ ДИСТРИБУТОР  
**DALLAS** SEMICONDUCTOR **MAXIM** Inbond

- Москва: тел.: (095) 797-8993  
e-mail: [info@rainbow.msk.ru](mailto:info@rainbow.msk.ru)
- Санкт-Петербург: тел.: (812) 324-09-02  
e-mail: [spb@rainbow.msk.ru](mailto:spb@rainbow.msk.ru)
- Минск: тел.: (10+ 37517) 249-8273  
e-mail: [chip@rainbow.by](mailto:chip@rainbow.by)
- Екатеринбург: тел.: (3432) 76-14-07  
e-mail: [ural@rainbow.msk.ru](mailto:ural@rainbow.msk.ru)



**WWW.RTCS.RU**

## СПРАВОЧНИК «СПУТНИКОВЫЕ СИСТЕМЫ СВЯЗИ» В ФОНДЕ РНТБ

Республиканская научно – техническая библиотека предлагает специалистам ознакомиться с новым справочно - аналитическим изданием.

*Спутниковые системы связи и вещания - 2003.  
Вып. 1. - М.: Радиотехника, 2003. - 577 с. (227029  
621.39 С 74).*

Это научно - техническое аналитически - справочное издание призвано информировать специалистов в области связи о текущем состоянии и перспективах развития спутниковых систем, их технических характеристиках и возможностях.

Впервые значительная часть иллюстративного материала, показывающего частотные планы и наземные зоны охвата связного оборудования ИСЗ, представлена не только в тексте, но и в приложении на оптическом диске «Спутниковое телевидение в России». CD снабжен удобной системой поиска.

Издание содержит шесть основных разделов:

- Системы фиксированной спутниковой связи, вещания и передачи данных на основе геостационарных ИСЗ;
- Системы спутниковой связи, вещания и передачи данных на основе ИСЗ на высоких эллиптических орбитах;
- Системы подвижной и персональной спутниковой связи;
- Проекты широкополосных спутниковых систем связи, вещания и передачи данных;
- Спутниковые системы передачи данных и управ-

ления космическими аппаратами;

- Спутниковые платформы связи, вещания и передачи данных.

Для удобства пользования изданием «Спутниковое телевидение в России» расположение действующих ИСЗ на геостационарных орбитах представлено в первом приложении, их алфавитный перечень – во втором, а также основные платформы действующих спутников – в третьем приложении. Кроме того, имеются три кратких предметных указателя: по действующим и перспективным спутникам на геостационарных орбитах, а также по коммерческим компаниям - операторам спутниковых систем связи.

### **ИЗДАНИЕ НЕ ПРОДАЕТСЯ!**

(В скобках указан шифр хранения издания в библиотеке).

Ознакомиться с изданием, заказать копии отдельных страниц или всего документа, в том числе по электронной почте, можно по адресу: г. Минск, проспект Машерова, 7, РНТБ, читальный зал справочной и бизнес - информации (к. 610), тел. (017) 226-61-89.

РНТБ также оказывает информационную поддержку предприятиям и организациям различных форм собственности в рамках договора, который предлагает более 60 библиотечно-информационных услуг. По вопросам заключения договора и записи в РНТБ обращаться в комн. 606, тел. (017) 223-31-07. E-mail: rlst@rlst.org.by; www.rlst.org.by; электронный каталог книг и периодических изданий РНТБ: http://rntbcat.org.by

## НОРМАТИВНЫЕ ДОКУМЕНТЫ ПО АВТОМАТИЗАЦИИ УПРАВЛЕНИЯ ПРОИЗВОДСТВОМ И СИСТЕМАМ АВТОМАТИЗАЦИИ ПРОИЗВОДСТВА

Республиканская научно – техническая библиотека (РНТБ), один из крупнейших информационных центров Беларуси, предлагает специалистам ознакомиться с нормативно – техническими документами по стандартизации в области автоматизации производства из своего фонда.

### **1. СТБ ГОСТ Р 51241-2003.**

Средства и системы контроля и управления доступом. Классификация. Общие технические требования. Методы испытаний. – Введ. 01. 11. 03. – 26 с.

### **2. СТБ ИСО 10303 – 1 – 2001.**

Системы автоматизации производства и их интеграция. Представление данных об изделии и обмен этими данными. Часть 1. Общие представления и основополагающие принципы. – Введ. 01. 11. 02. – 11 с.

### **3. СТБ ИСО 10303 – 11 – 2002.**

Системы автоматизации производства и их интеграция. Представление данных об изделии и обмен этими данными. Ч.11. Методы описания. Справочное руководство по языку EXPRESS. – Введ. 01. 01. 02. – 157 с.

### **4. СТБ ИСО / ТО 10303 – 12 – 2002.**

Системы автоматизации производства и их интеграция. Представление данных об изделии и обмен этими данными. Ч. 12. – Методы описания. Справочное руководство по языку EXPRESS - 1. – Введ. 01. 11. 02. – 81 с.

### **ИЗДАНИЯ НЕ ПРОДАЮТСЯ!**

Ознакомиться с этими и другими нормативно – техническими документами по стандартизации, заказать копии, в том числе по электронной почте, можно по адресу: г. Минск, пр. Машерова, 7, РНТБ, читальный зал нормативно – технических документов (к. 504), тел. (017) 226-83-34.

## ПРОГРАММАТОРЫ

SEPROM

профессиональные программаторы  
для любых микросхем

EPPROM

EPROM

FLASH

PIC

PAL

MCU

+375 (17) 263-63-80  
<http://www.chipstar.ru>

# ПРИНЦИПЫ И КОНЦЕПТУАЛЬНО-ТЕОРЕТИЧЕСКИЕ ОСНОВЫ ПОСТРОЕНИЯ ИНФОРМАЦИОННОГО ОБЩЕСТВА РБ

Л.Н. Величко, Л.П. Качура, Ю.Н. Метлицкий, В.О. Чернышев. E-mail: office@belsoft.by

**При создании информационного (электронного) общества РБ необходима комплексная информатизация основных сфер жизнедеятельности белорусского народа на базе развития и широкого внедрения информационно-коммуникационных технологий (ИКТ) в различные отрасли экономики и органы государственного управления республики.**

ИКТ представляют собой целенаправленную, организованную, сложную совокупность пользователей, методов, способов и приемов, комплекса аппаратно-программных средств (КАПС), обеспечивающих обработку, передачу и представление информации, прямой доступ к информационным ресурсам и системный подход к информатизации белорусского общества.

Активное применение эффективных ИКТ позволит:

- укрепить взаимодействие и трехстороннее сотрудничество (трипартизм) между трудящимися, предпринимателями/работодателями и государственными органами власти;
- повысить производительность и качество труда пользователей, оперативность принятия решений;
- упростить процедуры планирования, диагностики и прогнозирования функционирования и развития отдельных сфер экономики и крупномасштабных субъектов информационного общества;
- обеспечить превентивный характер функционирования всех составляющих информационного общества, его прозрачность и необходимую открытость с возможностью дальнейшего расширения и развития;
- обеспечить экономичность, уменьшить производственные и транзакционные расходы;
- максимальное удовлетворить информационные потребности и запросы пользователей, создать благоприятные и комфортные условия для их работы, устранить возможные психологические барьеры.

Внедрение ИКТ в сферу республиканского управления концептуально предполагает:

1. Вытеснение бумажных носителей информации, обеспечение электронного процесса обработки данных и их представление пользователям через экраны дисплеев ПЭВМ или принтеры.

2. Насыщение всех структур субъектов информатизации современными ПЭВМ, работающих в диалоговом режиме обмена информацией с автономным и коллективным пользователями.

3. Своевременный сбор, простоту ввода, полноту, достоверность, надежность, целостность и экономичность данных с широким их манипулированием в среде диалоговых операционных систем, позволяющих при однократном вводе исходных данных их многократное использование в процессе решения многоаспектных задач и оказания информационных услуг.

4. Обеспечение возможности интерактивной коллективной работы функциональных и деловых ИКТ, в режиме реального масштаба времени и решения возникающих задач с расширением ассортимента инфор-

мационных услуг на основе объединения распределенных вычислительных ресурсов.

5. Всесторонний охват основных аспектов деятельности всех субъектов хозяйствования и государственных органов власти информационными услугами, своевременное и наглядное представление пользователям необходимых данных в удобном виде и требуемом объеме.

6. Обработку больших массивов информации с помощью пакетов прикладных программ (ППП), выполненных с использованием языков программирования высоких уровней, обеспечивающих человеко-машинный интерфейс непрофессиональных в области ВТ и программирования пользователей с КАПС.

7. Непрерывное применение ПЭВМ, обеспечение регулярной и сквозной компьютерной поддержки на всех этапах прохождения сообщений при принятии управлеченческих решений.

8. Технологическую поддержку принимаемых решений, сочетающую полноту совокупности данных и сложность взаимосвязей в ней с возможностью представления информации пользователю на любом уровне детализации и обобщений.

9. Создание условий, обеспечивающих технологические возможности уточнения и корректировки состава, содержания и формы представления информации, подстройку средств поддержки взаимодействия пользователей на конкретную предметную область управления.

10. Актуализацию, достоверность, полноту и надежность производственной и деловой информации, гарантирующие сокращение затрат времени и ресурсов на организационно-экономическое управление.

11. Освобождение лиц, принимающих и реализующих управлеченческие решения от монотонных однообразных рутинных операций, повышение оперативности, качества и интеллектуальности их труда, поддержание высокого профессионализма и информационной культуры.

Функциональное, иерархическое и территориальное объединение ИКТ в единое целое предопределяет создание единого информационного пространства (ЕИП) РБ. В словосочетании «ЕИП», термин «единое» имеет два оттенка смыслового содержания: единое, в смысле – целое, и единое, в смысле – общее. Единое пространство, как некая целостность, подразумевающая всю информационную сферу целиком, и единое пространство, как территориально-объединенное, общее пространство. С одной стороны, термин «единое» характеризует целенаправленную организованную и взаимосвязанную совокупность субъектов, получающих, преобразующих и использующих информацию, ИКТ, обеспечивающих обработку и передачу сообщений с помощью современного КАПС, инфраструктуры и ее информационного наполнения. В этом случае слово «единое» подчеркивает системную целостность,

национальную организацию информационного пространства, среду современного Белорусского общества. С другой стороны, ЕИП представляется как система методически и организационно связанных в пространстве и во времени информационных ресурсов, объединенных на уровне отдельных регионов, отраслей, предприятий, корпораций, промышленно-финансовых групп и т.п. В этом случае прилагательное «единое» несет другую смысловую нагрузку – оно подразумевает как объединение, так и создание общих информационных ресурсов.

При создании информационного общества РБ на базе ЕИП следует учитывать оба аспекта термина «единое». Таким образом ЕИП представляет собой целостную подсистему жизненной среды Белорусского общества и включает в себя структуру и отдельные компоненты, которые характеризуются рядом показателей и имеют определенные свойства. В центре инфраструктуры ЕИП должны находиться различные сопровождающие и поддерживающие ИКТ.

Исходя из этого понимания ЕИП, производится его целенаправленное формирование, обеспечивающее интеграцию субъектов на основе их общих стратегических устремлений и интересов, создание одинаковых условий и возможностей в любой сфере деятельности, связанной с информатизацией. Основным критерием создания ЕИП должна стать степень единства общего информационного пространства РБ. Движение от объединения отдельных ИКТ к созданию республиканского ЕИП должно быть положено в основу концепции информатизации и создания информационного общества РБ. При этом ЕИП должно формироваться как единое целое, на единых системных, методологических, программных и технических принципах. ЕИП определяется триединством – ИКТ, информационной структурой и инфраструктурой. В то же время следует учитывать три приоритетных компонента – основные инструменты, средства и методы, которые трактуются с точки зрения усилий по формированию ЕИП в контексте всего комплекса существующих в РБ договоренностей и Соглашений.

Конкретизируя понятие ЕИП РБ можно сказать, что оно:

- является информационной подсистемой жизненной среды общества;
- включает в себя информационные среды отдельных субъектов информатизации;
- характеризуется комплексом различных качественных требований к системе информационных взаимоотношений между пользователями ВТ и окружающей инфраструктурой;
- оценивается набором качественных показателей, учитывающих характер общественно-полезной деятельности хозяйствующих субъектов и органов власти;
- оказывает цивилизованное воздействие на формирование общественного сознания пользователей.

Формирование ЕИП РБ должно производиться с соблюдением следующих концептуальных принципов, обеспечивающих:

1. Соответствие современной geopolитической ситуации, условиям политического и социально-еконо-

мического развития отдельных сфер национальной экономики.

2. Практическую реализацию прав субъектов хозяйствования и отдельных граждан на информацию.

3. Создание благоприятного социально-экономического доверия со стороны субъектов информатизации к проводимым в рамках ЕИП организационно-экономическим и административно-хозяйственным преобразованиям, содействие достижению определенного консенсуса по ключевым проблемам межхозяйственного сотрудничества.

4. Разработку и постоянное уточнение многогранной и реальной Программы информатизации хозяйственной и управлеченческой деятельности на базе взаимодействия отдельных отраслей, регионов и их субъектов.

5. Прямую связь различных видов сотрудничества с уровнем взаимной информированности и масштабами информационных обменов.

6. Концентрацию, выделенных на информатизацию хозяйственных и управлеченческих процессов ресурсов на ограниченном числе существующих инициатив в конкретных сферах деятельности.

7. Максимальную формализацию и алгоритмизацию задачи ограничения капиталовложений в создание инструментария ЕИП и взаимовыгодного использования ресурсов в интересах их интеграции.

8. Высокое качество, являющееся решающим и наиболее влиятельным фактором развития производственно-технических и социально-экономических отношений между субъектами информатизации.

9. Решение проблем межхозяйственного уровня, реализация которых требует совместного подхода и действий с учетом приоритетов каждого субъекта информатизации в конкретной предметной сфере деятельности.

10. Включение в информационный обмен только документальных данных, прошедших экспертизу в республиканских, региональных или отраслевых органах (советах, комиссиях) и отраженных в соответствующих Соглашениях и коллективных договорах.

11. Формирование системы коллективной информационной безопасности и защиты информационного суверенитета каждого субъекта информатизации при реализации межхозяйственных Соглашений.

Создание ЕИП, исходя из упомянутых выше концептуальных принципов, должно носить естественный характер и основываться на методах и средствах обеспечения эффективного взаимодействия совокупности ИКТ субъектов информатизации на основе современных средств ВТ и каналов телекоммуникаций, объединенных в единую республиканскую информационную систему (РИС), которая является инструментально-индустриальной платформой создаваемого информационного общества РБ. РИС, выполненная в виде распределенной интегрированной информационно-вычислительной сети (ИВС), включающей более мелкие сети, которые в зависимости от функционального назначения, масштаба и иерархической сложности решаемых задач могут быть выполнены на региональном/областном/районном, отраслевом/ведомствен-

ном, корпоративном, кампусном/локальном уровне. К РИС предъявляются следующие концептуальные требования:

1. Создание индустриальной базы, включающей ВТ, теле-, радио-, телефонные, телекоммуникационные, оптические, почтовые и телеграфные коммуникационные каналы связи, объединяющие различные субъекты хозяйствования и органы государственного управления в ЕИП на основе Республиканской ИВС.

2. Выполнение сети в виде распределенного высокопроизводительного вычислительного комплекса расширенной комплектации и сопрягаемого с ним терминального и периферийного оборудования, обеспечивающих рациональное использование всех видов ресурсов на обработку и коммуникацию сообщений.

3. Топологический охват всех распределенных баз данных (БД) отдельных ИВС с возможностью использования простых методов и форм расширения сети по территориальной протяженности и уровням иерархии.

4. Создание и сопровождение распределенного информационного и проблемно-ориентированного программного обеспечения (ПО) в виде ППП, наполнение сетевой файловой системы набором стандартных лицензионных программных средств, обеспечивающих прямой доступ к информационным массивам данных.

5. Формирование интегрированной БД, предусматривающей единую форму представления, хранения, поиска, переработки, защиты и отражения информации, обеспечивающей гибкость и адаптивную перестройку способа и программных средств обработки информации на решение новых возникающих задач.

6. Оптимальное построение сети, обеспечивающее ее простую реконфигурацию, рациональную архитектуру, конфигурацию, топологию и структуру, независимость взаимодействия пользователей с вычислительными ресурсами, гарантирующие удобство и минимизацию времени доступа к массивам информации, высокие скорости обработки данных и межмашинного обмена сообщениями, максимальную пропускную способность, оперативность и производительность.

7. Обеспечение открытости РИС, сопряжения с ИВС вышестоящих уровней, подключения дополнительных сетей и непрерывного ее развития за счет системности, унификации и модульности построения.

8. Применение высокоскоростного сетевого оборудования и перспективной среды коммуникаций информации, обеспечивающей одновременную передачу, видеоизображения, голоса и машинных данных с максимальной помехоустойчивостью.

9. Обеспечение надежности, удобства наладки с одновременной настройкой компонентов сети, широкое применение средств обнаружения, локализации и устранения отказов, повышающих ремонтопригодность и сокращающих время ее запуска в эксплуатацию. Применение и развитие ИКТ управления протекающими процессами в рамках ЕИП, создание для их реализации инструментальной среды на базе ИВС следует рассматривать как главную задачу информатизации Белорусского общества. В тоже время создание развитой межорганизационной информационной среды требует наличия:

1. Надежной, территориально-разветвленной и доступной, разнообразной по протоколам системы передачи данных, обеспечивающей файловый обмен сообщениями.

2. Системы электронной почты, отвечающей международным стандартам, обеспечивающей:

- подготовку и отправку по разным адресам сообщений, назначение альтернативных получателей с указанием предельных сроков доставки электронных документов;

- получение сообщений в той последовательности, в которой они были отправлены;

- идентификацию каждого сообщения с фиксацией субъектов и времени отправления/ получения;

- разрешение/запрещение получения твердой копии сообщения и т. п.

3. Системы видеоконференцсвязи, отвечающей международным стандартами, обеспечивающей:

- циркулярный, групповой и адресный режимы работы;

- совместную работу над документами;

- ведение информационно-делового архива данных и гибкий доступ к нему;

- сокращение затрат времени и денежных средств.

4. Системы электронного документооборота, предоставляющей следующие возможности:

- единую систему классификации, кодирования и идентификации типов электронных документов;

- унифицированные принципы порождения новых типов документов из стандартных сегментов данных;

- наличие конверторов для документарного взаимодействия с другими аналогичными системами;

- маршрутизацию документов и их типов при прохождении по системе;

- единую систему шифрования и авторизации документов и электронной подписи.

РИС обеспечивает доступ к областным, региональным и муниципальным информационным ресурсам и оказание услуг деловой связи широкому кругу пользователей. Наличие РИС предполагает обеспечение адресности, своевременности, достоверности и полноты доставляемой информационной услуги при соответствующих гарантиях. Обеспечение доступа к ресурсам должно способствовать решению проблем социально-экономического развития регионов РБ за счет:

- совершенствования информационного обеспечения (ИО) задач управления протекающими процессами в интересах государственной, областной администрации и муниципальных органов;

- обеспечения информационного взаимодействия территориальных подразделений республиканских органов управления с областными и муниципальными структурами;

- совершенствования ИО деятельности хозяйствующих субъектов;

- реализации конституционных прав пользователей на доступ к информации.

В рамках интерсети РИС обеспечивает предоставление пользователям целого комплекса телематических услуг, начиная с простейшей передачи файлов и до систем телемедиа и телеконференцсвязи. Эти услуги могут быть классифицированы на четыре группы: по-

чевые, информационные, интерактивные и вычислительные. Информатизация РБ направлена на создание эффективного ИО, обеспечивающего реализацию предоставляемых услуг и устойчивое развитие территории регионов посредством внедрения в деятельность органов государственного управления и хозяйствующих субъектов современных ИКТ, составляющих основу разработки РИС. На базе РИС материализуется принцип ЕИП и его интеграция в международное информационное пространство.

Одним из главных требований по созданию РИС является выполнение принципа ее открытости, под которым подразумевается возможность взаимодействия с другими системами, использования КАПС любых производителей, переносимости прикладного ПО на другие программно-технические платформы, расширения и развития ИВС. Выполнение этого принципа предполагает создание гибких развивающихся взаимосвязанных и взаимодействующих систем, обеспечивающих:

- стандартизацию обмена данными между системами;
- устранение технических препятствий для связи систем;
- повышение возможности обмена данными между разнородными системами без создания интерфейсов с каждой системой.

Другим из немаловажных требований к созданию РИС является выполнение принципа системной интеграции, под которым понимается комплекс услуг, предоставляемый системным интegratorом в течение всего жизненного цикла ИВС. Этот комплекс включает:

- анализ существующей технологии обработки информации, разработку комплексного проекта государственной, региональных и локальных ИВС, их инфраструктуры и смежных составляющих;
- авторское сопровождение проекта, его доработку при модернизации системы;
- комплексную поставку вычислительной, сетевой, коммуникационной и организационной техники, оборудования;
- комплексную инсталляцию и интеграцию ИВС, тестирование и ввод системы в эксплуатацию;
- интеграцию с имеющимся КАПС, с существующими каналами связи и телекоммуникациями;
- создание инфраструктуры РИС;
- комплексную техническую поддержку РИС в течение ее жизненного цикла;
- выполнение регрессивных гарантийных обязательств поставщиков оборудования и материалов;
- реализацию системной гарантии соответствия технических параметров РИС предъявляемым требованиям в течение ресурсного срока ее эксплуатации.

Основные принципы построения РИС закладываются в ее архитектуре, включающей функциональную, обеспечивающую части системы и ее организационно-техническую инфраструктуру. Функциональной частью РИС является совокупность ИВС субъектов ЕИП – органов государственной администрации, регионального и местного управления,

самоуправления и хозяйствующих субъектов, корпоративных информационных ресурсов и средств доступа к ним. ИВС реализуют процедуры ИО управления социально-экономическими процессами на качественно новом уровне вычислительных ресурсов и телекоммуникационной среды. Для целей ведомственного и межведомственного информационного взаимодействия наряду с другими существующими ИВС целесообразно использовать наиболее развитые компоненты инфраструктуры РИС. На региональном уровне информационная система может одновременно включать несколько корпоративных ИВС: кредитно-денежную, бюджетно-финансовую, социальной защиты, экологии, государственной и муниципальной собственности и приватизации, общественной безопасности и чрезвычайных ситуаций, предпринимательства, науки, культуры, медицины и образования. Эти ИВС обеспечивают решение широкого круга социально-экономических задач и взаимодействуют между собой на принципах системной интеграции. Самостоятельными элементами РИС должны стать функции информационно-справочного обслуживания, средств массовой информации и т.п. На областном уровне, включая органы местного самоуправления РИС может состоять из нескольких функциональных подсистем: социально-экономического развития, бюджетно-финансовой деятельности, территориальных ресурсов, государственного и муниципального имущества, социальной защиты, общественной безопасности, управления документооборотом и т.п. В свою очередь функциональные подсистемы могут содержать блоки (комплексы задач) по фазам управленческого цикла: прогноз перспективного развития, стратегического и текущего планирования, оперативного регулирования, учета, контроля и анализа деятельности. Специфика функционирования ИВС органов власти предоставляют принципы их вертикальной и горизонтальной интеграции в РИС, которая формируется путем естественного объединения отдельных подсистем.

Создание и развитие региональных распределенных ИВС подразумевает наличие организационно-технологической инфраструктуры, обеспечивающей реализацию, функционирование и развитие сети в соответствии с заданными параметрами и характеристиками. Инфраструктура ИВС включает в себя системы телекоммуникаций, технической поддержки, сохранности, и защиты информации, автоматизации проектирования и программирования, стандартизации и сертификации, подготовки и переподготовки специалистов. Взаимодействие отдельных компонентов РИС и ее инфраструктуры целесообразно строить на следующих базовых принципах: этапности создания и развития, корпоративности, независимости. Структурная сложность системы управления социально-экономическим развитием и созданием информационного общества РБ, юридическая самостоятельность субъектов информатизации обуславливают пути создания, развития и интеграции в ЕИП локальных, корпоративных, отраслевых и региональных ИВС в рамках отдельных органов управления, хозяйствующих субъектов и коммерческих структур.

## В ОДНОМ ШАГЕ ОТ 90 НАНОМЕТРОВ

**Исследовательский «айсберг» корпорации Intel определяет производственные успехи в освоении 90-нм производственной технологии.**

Закон Мура, рожденный как эмпирическое правило, за десятилетия своего существования превратился в один из основных законов развития полупроводниковой индустрии. С тем же постоянством, с которым зима сменяет осень, а лето – весну, с периодичностью раз в 1,5-2 года новое, более мощное и высокointегрированное поколение микросхем приходит на смену предыдущему поколению, расширяя границы применимости вычислительных и коммуникационных устройств. При этом уверенность скептиков и маловеров в скорой «кончине» закона Мура парадоксальным образом только усиливается – мол, с внедрением данного поколения Intel справилась, но разработка следующего сопряжена с еще более возросшими в силу физических законов трудностями, а потому уж тут-то Intel наверняка забуксует! Между тем вся история Intel доказывает, что скептики ошибаются...

Закон Мура убедителен не сам по себе, а только потому, что он является фактическим воплощением кропотливого труда тысячи инженеров корпорации Intel и, если хотите, вершиной огромного айсberга, имя которому – исследования и разработки корпорации Intel. 90% «массы» айсberга скрыто «под водой», но именно эта часть придает ему незыблемость и мощь, позволяя вершине сверкать ореолом технологических побед.

### Раздвигая атомы

Одна из наиболее интересных разработок Intel последнего времени – технология «растянутого кремния» (strained silicon technology), которую Intel планирует использовать при производстве микросхем с проектной нормой 0,09 микрон, или 90 нанометров (1 нанометр – одна миллиардная доля метра). На срезе человеческого волоса, который традиционно применяется для сравнения как некий эталон миниатюризации, может поместиться около тысячи транзисторов, созданных по 90-нм производственному техпроцессу. Размер каждого такого транзистора – главного элемента микросхемы – уместно сравнить с размером вируса гриппа (около 100 нм)!

Идея технологии «растянутого кремния» предельно проста. В процессе миниатюризации транзисторов и уменьшения площади их сечения возрастает сопротивление электрическому току, который проходит через транзистор.

В результате транзистор «срабатывает» гораздо медленнее, чем хотелось бы, а тепловыделение, наоборот, только увеличивается. Специалисты корпорации Intel решили «растянуть» кристаллическую решетку в транзисторе, чтобы увеличить расстояние между атомами и облегчить протекание тока.

При этом инженеры подразделения Logic Technology Development Division корпорации Intel раз-

работали два независимых способа «растяжения» кремния для разных типов транзисторов. Напомним, что существует два типа CMOS-транзисторов (CMOS, complimentary metal oxide semiconductor – полупроводниковая технология, применяемая при изготовлении всех логических микросхем, включая микропроцессоры и чипсеты): N-типа, обладающие электронной проводимостью, и P-типа, характеризующиеся проводимостью дырочной.

Так вот, в NMOS-устройствах поверх транзистора в направлении движения электрического тока наносится слой нитрида кремния ( $\text{Si}_3\text{N}_4$ ), в результате чего кремниевая кристаллическая решетка и «растягивается». В PMOS-устройствах «растяжение» достигается за счет нанесения слоя SiGe в зоне образования переносчиков тока – здесь решетка «скимается» в направлении движения электрического тока, и потому «дырочный» ток течет свободнее.

В обоих случаях прохождение тока значительно облегчается: в первом случае – на 10%, во втором – на 25%. Сочетание же обеих технологий дает 20-30-процентное ускорение тока.

### «Изюминки» 90-нм технологического процесса

Однако вернемся к 90-нм технологическому процессу (известен специалистам под кодовым наименованием P1262). Кроме совершенно новой технологии «растянутого кремния», в нем используются и другие не менее интересные разработки лабораторий Intel: транзисторы с низким энергопотреблением, 7 слоев высокоскоростных и более плотных медных соединений с новым диэлектрическим материалом с низким диэлектрическим коэффициентом «к» (материал уменьшает величину паразитной емкости, которая возникает между медными соединительными проводами в чипе, повышает скорость передачи сигналов внутри



Марк Бор (Mark Bohr), старший почетный сотрудник Intel, директор по архитектуре техпроцессов и интеграции подразделения Technology and Manufacturing Group корпорации Intel.

чипа и снижает энергопотребление). Впервые все эти разработки объединены в едином производственном процессе.

«90-нанометровая технология является воплощением стратегии корпорации Intel – всегда быть на поколение впереди конкурентов, – говорит Марк Бор, старший почетный сотрудник, директор по архитектуре техпроцессов и интеграции подразделения Technology and Manufacturing Group корпорации Intel. – В наших транзисторах используются разработки, не-

доступные пока ни одному из наших конкурентов, включая «растянутый кремний».

«Только корпорации Intel удалось использовать диэлектрик с низким значением коэффициента «к» для изоляции медных соединений, тогда как другие компании еще только испытывают найденные ими материалы в лабораторных условиях, – отмечает М. Бор. – Intel первой, используя 90-нм техпроцесс, уменьшила размер ячейки памяти SRAM до одного квадратного микрона, что позволяет уменьшить размер чипа в целом и одновременно увеличить размер интегрированной на кристалле кэш-памяти».

«Создав ячейку памяти SRAM площадью 1 мкм<sup>2</sup>, мы установили новый стандарт плотности для технологии производства кремниевых элементов, – говорит Сунлинь Чжоу (Sunlin Chou), старший вице-президент и генеральный директор подразделения Intel Technology and Manufacturing Group корпорации Intel. – Данный результат использования 90-нанометровой технологии позволяет нам занять лидирующие позиции в производстве микропроцессоров и другой полупроводниковой продукции».

#### Стремительный бросок из лабораторий на фабрики

Впервые об использовании уникальной технологии «растянутого кремния» в технологическом процессе 90 нм было объявлено в августе 2002 г. С той поры снижение числа дефектов на выпускаемых подложках шло гораздо более высокими темпами, чем для предыдущих поколений производственных технологий 0,18- и 0,13-мкм, что и позволило спустя всего год с небольшим перейти к полномасштабному промышленному производству.

Корпорация Intel начинает промышленные поставки устройств, изготовленных по технологии 90 нм, уже совсем скоро. В то время, как компании-конкуренты только приступили к экспериментам по использованию «растянутого кремния», на фабриках Intel D1C в Хиллсборо (шт. Орегон) и 11X в Рио-Ранcho (шт. Нью-Мексико) эта технология начинает внедряться в массовое производство. Третьей фабрикой по производству 90-нм продукции Intel станет Fab24 в Лейкслипе (Ирландия), которая вступит в строй в первой половине 2004 года.

На основе 300-мм подложек с использованием 90-нм техпроцесса будут изготавливаться процессоры Intel® Pentium® M следующего поколения для мобильных ПК, известные под кодовым наименованием Dothan, и процессоры Intel® Pentium® 4 следующего поколения для настольных ПК, известные пока как Prescott.

Они станут первыми продуктами корпорации Intel, изготовленными с использованием технологии 90 нм. Очень важно, что использование «растянутого кремния» удорожает стоимость производства подложки лишь на 2%, тогда как выгода оказывается существенно больше.

Корпорация Intel планирует использовать технологию «растянутого кремния» и в процессе следующего поколения с проектной нормой 65 нм (техпроцесс 1264

планируется к промышленному внедрению в 2005 году).

Сейчас в полупроводниковой промышленности происходит одна из тех революций, которые случаются раз в десятилетие и полностью меняют облик индустрии. Изготовители чипов переходят от подложек – так называемых wafers, т.е. кремниевых дисков-полупроводников для изготовления кристаллов микросхем – диаметром 200 мм к подложкам диаметром 300 мм. Появляется возможность заметного удешевления чипов, а вместе с ними и всей электронной продукции, в основе которой лежат микропроцессоры.

Корпорация Intel будет выпускать процессоры по технологии 90 нм только на основе подложек 300 мм. (Уместно напомнить, что весной 2001 года Intel стала первой в отрасли компанией, изготавлившей полупроводниковые компоненты по 0,13-микронной технологии на подложках диаметром 300 мм).

Увеличение размера подложки с 200 до 300 мм снижает себестоимость каждого выходящего чипа примерно на 30% и увеличивает объемы их производства (225-процентное увеличение площади кремниевой пластины приводит к 240-процентному увеличению полезного выхода кристаллов с каждой подложки). При этом резко уменьшается общее потребление ресурсов в процессе производства: на 40% снижается потребление энергии и воды в пересчете на одну микросхему, что ослабляет экологическую нагрузку на окружающую среду.

до 1 мая действует специальное предложение по разработке веб-сайтов:  
“Корпоративный сайт всего за 499000 рублей”

- 1. Подключение к интернет**
- 2. Учебные семинары и курсы**
- 3. Веб-разработки и хостинг**
- 4. Интернет-кафе**
- 5. Консалтинг**



**Network Systems**  
легко подключиться, удобно работать

Тел: 283-17-11 Email: info@nsys.by Web: http://nsys.by

предъявителю этого купона получает скидку в размере 25000 рублей  
при подключении к сети интернет по технологии ADSL

# GLOSSARY/ГЛОССАРИЙ

**Продолжение. Начало в журнале «Электроника» № 5-10, 12, 2, 2004**

**contact retention** (connector) Defines the minimum axial load in either direction which a contact must withstand while remaining firmly fixed in its normal position within the connector insert or housing.

**сила удерживания контакта** (разъем). Определяет минимальную осевую нагрузку в любом направлении, которую должен выдержать контакт, при этом оставаясь твердо фиксированным в обычном положении внутри изолятора соединителя или корпуса.

**contact shoulder** (product feature) The flanged or enlarged portion of a contact that prevents it from being over inserted into the appropriate contact cavity. The shoulder may also contribute to proper orientation and stability with the connector housing.

**плечо контакта** (особенность изделия). Расширенная или увеличенная часть контакта, которая не дает вставить его больше, чем нужно в соответствующее углубление. Плечо может также способствовать правильной ориентации и неподвижности по отношению к корпусу соединителя.

**contact size** (product feature) Defines the largest wire size which is normally used with the specific contact. By control document dimensioning, it also defines the size of the engagement end of the pin contact.

**размер контакта** (особенность изделия). Определяет самый большой размер провода, который обычно используется для определенного контакта. В документации, устанавливающей размеры, он также определяет размер конца контактного взаимодействия штырькового контакта.

**contact spacing** (разъем) The distance between the centers of contacts within a connector insert or housing.

**расстановка контактов** (соединитель). Расстояние между центрами контактов внутри изолятора или корпуса разъема.

**contact spring** (product feature) The spring placed inside a socket type contact to force the pin into positive intimate contact. Various types are used - depending on the application - including: leaf, cantilever, napkin ring, squirrel cage, hyperbolic, and «chinese finger» springs. All perform the function of wiping and establishing good contact.

**контактная пружина** (особенность изделия). Эта пружина вкладывается внутрь контакта розеточного типа, чтобы подтолкнуть штырь в положительный внутренний контакт. Используются разные типы пружин – в зависимости от применения – в том числе: пластинчатая пружина, консольная, кольцо для салфетки, «белочья клетка», гиперболическая и «китайский палец». Все они выполняют функцию скольжения и устанавливают хороший контакт.

**contact, two-piece** (product feature) A contact made of two separate parts joined by swaging, brazing, or other

means of fastening to form a single contact. While this provides the mechanical advantages of two metals, it also has the inherent electrical disadvantage of difference in conductivity.

**двухкомпонентный контакт** (особенность изделия). Контакт, изготовленный из двух отдельных частей, соединенных анкерным креплением, сваркой или другими средствами крепления, чтобы получить одинородный контакт. Хотя он обладает преимуществами двух металлов, однако есть в нем и присущий ему электрический недостаток: разница в проводимости.

**contact wipe** (product feature) The distance over which the mating contact surfaces are touching during engagement and separation. (See also wiping action).

**скольжение контакт-деталей** (особенность изделия). Расстояние на которое сопряженные поверхности контакта соприкасаются во время сопряжения и разделения (См. также 'скользящее действие').

**contents** (computer/system) The information contained in any storage medium.

**содержимое** (компьютер/система). Информация, содержащаяся в любой запоминающей среде.

**continuity** (circuit/system) A continuous path for the flow of current in an electrical circuit.

**непрерывность** (схема/система). Продолжительное прохождение потока тока в электрической сети.

**controlled part** (general) An item which requires the application of specialized manufacturing and/or procurement techniques.

**контролируемый элемент** (общий). Элемент, который требует применения специализированного метода производства и/или специальной поставки. (???)

**controller** (computer) An instrument that holds a process or condition at a desired level or status as determined by comparison of the actual value with the desired value.

**контроллер** (компьютер). Прибор, который поддерживает процесс или условие на необходимом уровне или состоянии, как это определяется при сравнении фактического значения с желаемым.

**control unit** (computer) The portion of a computer which directs automatic operation, interprets computer instructions, and initiates the proper signals to the other computer circuits to execute instructions.

**устройство (блок) управления** (компьютер). Часть компьютера, которая управляет автоматической работой, интерпретирует инструкции компьютера и инициирует нужные сигналы на другие схемы компьютера для исполнения инструкций.

**copolymer** (material) A compound resulting from the polymerization of two different monomers.

**сополимер** (материал). Смесь, получаемая в результате полимеризации двух различных мономеров.

**cordwood** (process/packaging) The technique of producing modules by bundling parts as closely as possible and interconnecting them into circuits by welding or soldering leads together.

**колончатый модуль** (процесс/упаковка (деталей в блоке)). Техника производства модулей путем пакетирования его элементов и связывания их в схемы путем сварки или пайки вместе выводов.

**core** (fiber optic) The central part of the fiber in which light is actually projected to its destination.

**сердцевина** (волоконная оптика). Центральная часть волокна, в которой фактически проецируется свет в нужном направлении.

**corona** (electrical) A discharge of electricity appearing as a bluish-purple glow on the surface of, and adjacent to, a conductor when the voltage gradient exceeds a certain critical value. It is due to the ionization of surrounding air by high voltage.

**корона, коронный разряд** (электричество). Разряд электричества, появляющийся в виде голубовато-пурпурного свечения на поверхности и примыкающий к проводнику, когда напряжение превышает определенную критическую величину.

**counter** (computer/system) A device which maintains a continuous count of the events or pulses which are sequenced through, received, or sent. The word «counter» is sometimes used improperly as a synonym for scanner or multiplexer.

**счетчик** (компьютер/система). Устройство, которое поддерживает непрерывный счет событий или импульсов, которые проходят в определенной последовательности, принимаются или отсылаются. Слово «счетчик» иногда употребляется неправильно как синоним сканера или мультиплексора.

**coupling ring** (connector/accessory) A device used on cylindrical connectors to lock the plug and receptacle together.

**соединительное кольцо** (соединитель/вспомогательный элемент). Устройство, используемое на цилиндрических разъемах для замыкания вилки и розетки вместе.

**coupon** (printed circuit) A specimen of a printed board, or of printed-board material, for testing purposes.

**купон** (печатная схема). Образец печатной платы или материала печатной платы для тестирования.

**CPU** (abbreviation) See central processing unit.

**ЦП** (аббревиатура). Смотрите 'центральный процессор'.

**creep** (property) Any slow change in a dimension or characteristic when a constant stress is applied to a material over a given period of time. (See also cold flow).

**крип, ползучесть металла** (свойство). Любое медленное изменение в размере или характеристике материала, если к нему постоянно прилагается напряжение в течение определенного времени. (Смотрите также 'пластическая деформация').

**creepage** (electrical) The conduction of electricity across the surface of a dielectric.

**утечка** (электричество). Проводимость электричества по поверхности диэлектрика.

**creepage path** (electrical) The path across the surface of a dielectric between two conductors. Lengthening the creepage path reduces the possibility of arc damage or tracking.

**канал утечки** (электричество). Канал на поверхности диэлектрика между двумя проводниками. Удлинение канала утечки снижает возможность повреждения дуговым разрядом или трекинга диэлектрика (образование следов на поверхности при пробое).

**crimp** (process/terminal) The final configuration of a terminal barrel after the necessary compression forces have been applied to cause a functional union between the terminal barrel and wire.

**загиб** (процесс/вывод). Конечная конфигурация цилиндра (опоры) вывода после приложения необходимых усилий по сжатию, чтобы образовать функциональную связь между цилиндром вывода и проводом.

**crimp contact** (component) An electrical terminal or contact having a wire barrel that has been formed or machined into a hollow cylinder or left to remain as an open «U». After a wire has been inserted, the barrel is swedged into a controlled form that will continue to exert pressure on the wire. A crimp contact is often referred to as a solderless contact.

**обжимной контакт, беспаечный контакт** (компонент). Электрический вывод или контакт, опора для провода которого сформирована или механически вделана в пустой цилиндр или оставлена открытой как буква «U». После того как вставляется провод, опора вставляется в регулируемую форму, которая будет продолжать оказывать давление на провод. Обжимной контакт часто называется беспаечным контактом.

**crimper** (tooling) The term most commonly used within AMP to identify that part of the crimping die - usually the moving part - which indents or compresses the terminal barrel(s). Also called indenter.

**обжимные щипцы** (инструменты). Термин наиболее часто употребляется фирмой AMP для определения той части обжимного штампа – обычно это подвижная часть – который делает углубления или сжимает опору(ы) вывода. Ее называют также индентор.

**crimp height** (measurement) A top to bottom measurement of the crimped barrel, using a Crimp Height Comparator in the prescribed manner. Refer to Instruction Sheet IS 7424.

**высота обжима** (измерение, размеры). Размер об-

жатого цилиндра от верхушки до дна, определяемый с помощью Компаратора высоты обжима согласно описанной процедуре. Обратитесь к Инструкции IS 7424.

**crimping chamber** (tooling) The area of a crimping tool in which a contact or terminal is crimped; the crimping enclosure formed by the mating of the anvil (nest) and crimper (indenter). When the dies or jaws are fully closed or bottomed, it is the crimping chamber that is checked with a go no-go plug gage to ensure that the crimp produced by the tooling satisfies the crimp height specification. See also die closure.

**камера для обжима, камера для придания извиности** (инструменты). Та часть инструмента для обжима, в которой происходит обжим контакта или вывода; обжимная полость образована путем подгонки (сочленения) ложа (гнезда) и обжимных щипцов (индентера). Когда клише (штамп) или щипцы полностью закрыты или полностью обжимают, то именно камера для обжима проверяется предельным калибром-пробкой, чтобы убедиться, что обжим, произведенный инструментом, удовлетворяет техническим условиям по высоте обжима. Смотрите также 'die closure'.

**crimping dies** (tooling) A term most commonly used within AMP to identify the shaping tools that when moved toward each other, produce a certain desirable form to the barrel of the terminal or contact that has been placed between them. Crimping dies for open barrel terminals are usually referred to as «crimper and anvil.» Die set components used to crimp closed barrel terminals of the loose-piece variety may be referred to as «indenter and nest,» «moving die and stationary die,» or «male die and female die.» Die sets are sometimes also referred to as die inserts.

**обжимной штамп, обжимная форма** (механическая обработка). Термин наиболее часто употребляется фирмой AMP для определения профилирующих инструментов, которые при движении навстречу друг другу придают определенную нужную форму опоре вывода или контакта, который помещен между ними. Обжимной штамп для выводов с опорой открытого типа обычно называется «обжимные щипцы и ложе». Элементы штампа, используемые для обжима выводов с опорой закрытого типа со съемными частями, можно назвать также «интентор и гнездо», «подвижный штамп или стационарный штамп». Набор штампов иногда называют также вставками штампа.

**crimping head** (tooling) Tooling containing jaws and linkage for use in pneumatic or hydraulic powered units to crimp loose piece contacts/terminals that may be too large for hand tool applications.

**обжимная головка** (инструмент). Инструмент, содержащий щипцы и сцепление для использования в пневматических или гидравлических устройствах для обжима съемных контактов/выводов, которые, возможно, слишком большие, чтобы изготовить их с помощью ручных инструментов.

**crimping tool** (terminal) A term most commonly used

to identify a hand held mechanical device (hand crimping tool) that is used to crimp a contact, terminal, or splice.

**обжимной инструмент** (инструмент). Термин, наиболее часто используемый для определения ручного механического устройства (ручного обжимного инструмента), который используется для обжима контакта, вывода или соединения внахлестку.

**cross crimp** (process/terminal) A crimp that deforms the terminal by exerting pressure on the top and bottom of the terminal barrel without confining the sides. Usually identified by a raised crescent (moon) shaped form on the surface of the crimp.

**поперечный обжим** (складка) (процесс/вывод). Обжим, который деформирует вывод, оказывая давление сверху и снизу опоры вывода и не ограничивая боковые части. Обычно имеет серповидную форму (в виде серпа растущей луны) на обжимной поверхности.

**cross-linked** (process) Inter-molecular bonds between long chain thermoplastic polymers by chemical or electron bombardment means. The properties of the resulting thermosetting material are usually improved.

**с поперечными связями** (процесс). Межмолекулярные связи между длинными цепочками термопластичного полимера, образуемые химическим путем или посредством электронной бомбардировки.

*Продолжение следует.*  
Перевод Тамары Симоненко


® Лиц.№14562 до 30.06.2005

**ООО «ПРОДИМПОРТ»**  
г. Минск

**Официальный дилер АО «Альфа» (Рига)**  
**т/ф +375 (17) 209-61-83, м +375 (17) 211-06-01**  
**e-mail: p\_port@mail.ru**  
**<http://www.prodimport.bizland.com>**

**Со склада в Минске от ведущих изготавителей:**

- Цифровые ИМС стандартов ALS, F, AC, HC
- Операционные усилители
- Интегральные АЦП и ЦАП
- Интегральные компараторы
- Маломощные стабилитроны ( $P=450 \text{ mW}$ )
- Маломощные стабилизаторы ( $I=100 \text{ mA}$ )
- Мощные стабилизаторы ( $I=1 \text{ A}$ )
- Интегральные аналоговые таймеры
- ИМС для телефонии
- Мощные MOSFET для блоков питания
- Магниточувствительные ИМС
- Электролитические конденсаторы

**! Беспорупные элементы**  
**! SMD-компоненты**

# АППАРАТНО-ПРОГРАММНЫЙ КОМПЛЕКС ИЗМЕРЕНИЯ И АНАЛИЗА ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ ФИЗИЧЕСКИХ ИСТОЧНИКОВ ШУМА

**Разработан аппаратно-программный комплекс (АПК), позволяющий проводить измерения и анализ шумовых сигналов диодов-генераторов, стабилитронов в диапазоне температур 20-90 °C.**

Данный комплекс может быть использован для выбора режимов генерации и анализа случайных числовых последовательностей, получаемых с использованием аппаратно-программных устройств криптографической защиты информации.

На сегодняшний день решение широкого класса вычислительных задач наиболее экономичным образом возможно с привлечением методов теории вероятностей и статистики. К таким задачам относят: моделирование систем большой размерности, анализ реакции систем на случайные воздействия, численное решение систем математических уравнений, криптографическая защита информации и др. Для их эффективного решения необходимо использовать случайные числа гарантированного качества.

Применение математических алгоритмов для генерации случайных чисел снижает точность и качество решения вследствие невозможности такими алгоритмами вырабатывать случайность.

Вот поэтому при разработке генераторов случайных числовых последовательностей (СЧП) необходимо использовать источники физического шума, что и определяется современными стандартами криптографии, в том числе стандартом США (FIPS 140-1,-2) и стандартом СТБ 1176.2-99 РБ.

Одним из широко используемых источников физического шума являются электронные приборы, например, различные резисторы или стабилитроны. Однако интенсивность шумов в таких приборах может меняться на целый порядок от экземпляра к экземпляру. В связи с вышеизложенным стоит задача разработки и создания аппаратных и программных средств измерения и анализа шумовых свойств физических источников.

Для реализации измерений характеристик генераторов шумового сигнала в широком диапазоне изменения параметров был разработан и изготовлен специальный измерительный блок. Он содержит генератор тока, схему контроля напряжения на генераторе шума, усилитель тока и термостат исследуемого объекта.

Ввиду того, что задача полной автоматизации процесса измерений на данном этапе разработки не ставилась, установка режимов измерения проводилась с помощью прецизионных потенциометров, а их контроль – стандартными цифровыми приборами.

Рабочий ток регулировался в диапазоне 0.1-400  $\mu$ A, температура в термостате – от комнатной до 90 °C.

**О.К. Барановский, П.В. Кучинский, И.З. Рутковский**

Широкополосное согласование сигнала генератора шума с АЦП ПЭВМ осуществлялось с помощью усилителя тока на быстродействующем операционном

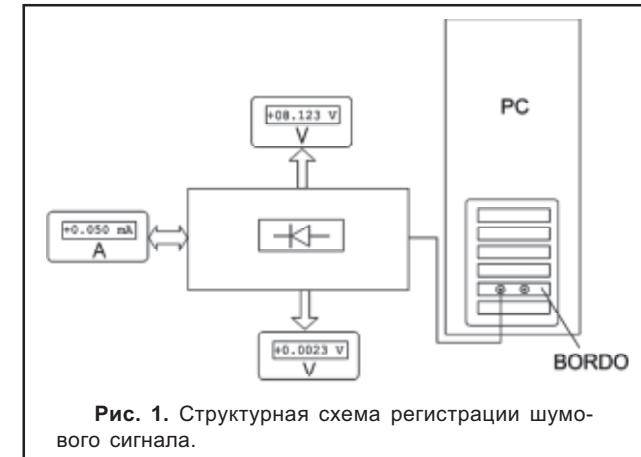


Рис. 1. Структурная схема регистрации шумового сигнала.

усилителе. Структурная схема АПК представлена на рис. 1.

В качестве АЦП используется блок осциллографический BORDO 210 с шиной PCI ПЭВМ [1]. Блок имеет 10-разрядное АЦП с максимальной частотой дискретизации 100 Мвыб/с, емкость его буферной памяти составляет 128 Кбайт.

Для записи, обработки и отображения электрического сигнала было разработано программное обеспечение (ПО) StatLabRand, которое, взаимодействуя с драйвером устройства BORDO, работает в режиме реального времени.

Пользователь ПО StatLabRand может работать как непосредственно с сигналом, так и с его производными элементами, которые используются для генерации случайных битовых последовательностей.

При работе с электрическим сигналом возможны следующие режимы его обработки:

- отображение записанной реализации;
- расчет спектральной плотности;
- расчет эффективного значения;
- расчет автокорреляционной функции (АКФ);
- построение фазовой траектории.

Используя режим расчета эффективного напряжения, можно строить зависимости величины шума от тока и температуры, находить их максимумы и минимумы. Расчет спектральной плотности шума позволяет оценить равномерность генерации шумов в заданном частотном диапазоне.

Вид автокорреляционной функции и фазовой траектории позволяют делать оценку зависимости амплитуд шума во временной области.

При использовании электронного прибора в качестве источника физического шума в схемах ген-

рации СЧП из электрического сигнала на выходе прибора выделяют производные элементы. Как правило, при генерации бинарных СЧП на практике применяют два метода.

Суть первого заключается в том, что значение выходного бита зависит от того, является ли в определенный момент времени случайное шумовое напряжение выше или ниже определенного уровня (индикаторы событий).

Также используется метод пересчета импульсов напряжения за некоторый интервал времени  $[0, T]$ , результат преобразуется в «1», если количество импульсов  $N_T$  нечетное, и в «0», если четное. В связи с этим, пользователь ПО, задавая временные и амплитудные параметры дискриминации, получает последовательности индикаторов (ряд «0» и «1») или

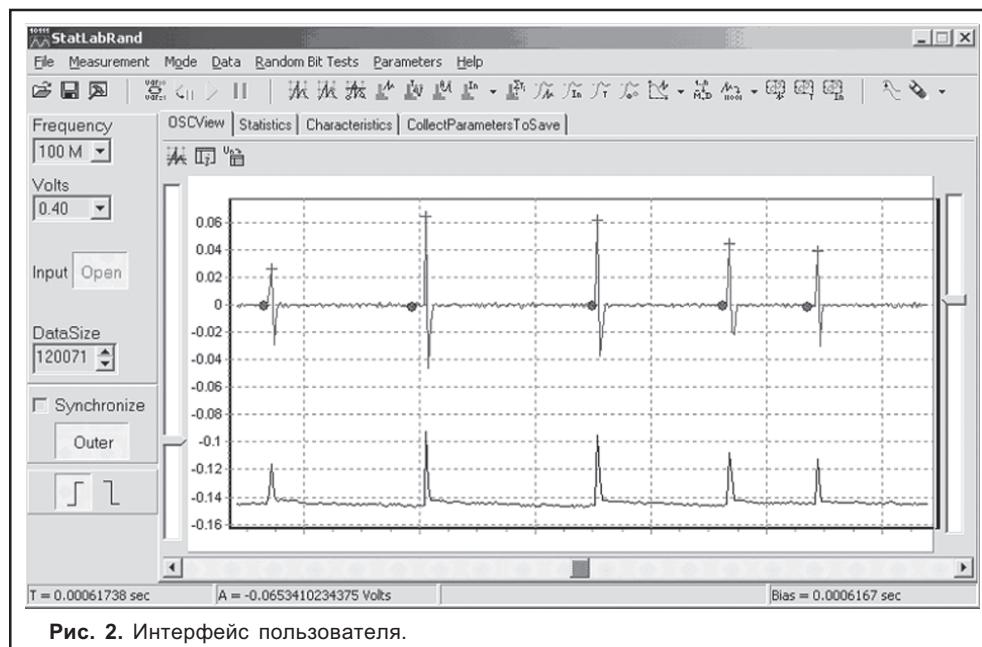


Рис. 2. Интерфейс пользователя.

импульсов (ряд пар: амплитуды  $U_{\text{имп}}$  и интервала следования).

Далее, используя последовательности интервалов следования, можно рассчитывать характеристики числа импульсов в единицу времени.

Так, на рис. 2 изображен первичный шумовой сигнал диода-генератора шума (нижняя осциллограмма), вид сигнала после прохождения его через дифференциальную цепочку (верхняя осциллограмма) и выделенные импульсы (их максимумы – «+» и минимумы – «•»).

Разработанное ПО производит расчет следующих параметров и характеристик с возможностью их последующей записи в файл:

- расчет АКФ  $\Delta T_{\text{имп}}$  импульсов,  $N_T$ , индикаторов событий;
- расчет взаимнокорреляционных функций  $N_T$  – для разных условий эксперимента;
- расчет статистических показателей  $U_{\text{имп}}, \Delta T_{\text{имп}}, N_T$ ;
- расчет эмпирических плотностей вероятностей

$U_{\text{имп}}, \Delta T_{\text{имп}}, N_T, \sum \Delta t_{\text{имп}, i}$  с возможностью проверки закона распределения;

- расчет условных эмпирических плотностей вероятностей для  $\Delta T_{\text{имп}, i+j}$  и  $\Delta T_{\text{имп}, i}, U_{\text{имп}, i+j}$  и  $\Delta T_{\text{имп}, i}$ ;
- расчет фазовых траекторий  $\Delta T_{\text{имп}}, N_T$ .

В ПО StatLabRand предусмотрена также статистическая обработка записанных данных файлов – построение усредненных характеристик и доверительных интервалов.

Используя описанные выше возможности ПО пользователь может разрабатывать стохастические модели процессов формирования шума в исследуемых электронных приборах, оценивать характеристики этих процессов и границы допустимости их использования для генерации СЧП.

Для оценки влияния выбора рабочего режима источника физического шума и параметров цепей дискриминации на качество СЧП в ПО StatLabRand присутствует возможность генерации файлов случайных числовых последовательностей, а также использования простейших тестов на равномерность.

По желанию оператор может применять алгоритмы улучшения равномерности: метод Неймана или метод сложения по модулю 2.

Следует отметить, что ПО StatLabRand может также использоваться отдельно от из-

мерительной ячейки, как в совокупности с блоком BORDO для анализа электрических сигналов, так и без блока для анализа файлов.

Разработанный АПК применяется для анализа токовых и температурных зависимостей статистических показателей и характеристик параметров ( $U_{\text{имп}}, \Delta T_{\text{имп}}, N_T$ ) шумовых импульсов генераторных диодов КГ401В, которые используются в аппаратно-программных устройствах типа Ключ-ХХ и Кристалл-ХХ [2].

#### Список литературы:

1. Новое поколение виртуальных цифровых осциллографов серии BORDO – профессиональное качество за приемлемую цену / А.Л. Галушко, В.Д. Кулик, С.Н. Семенович, И.П. Стецко, В.А. Чудовский // Электроника.– 2000.– № 3.– С. 23–25.
2. Кучинский П.В., Петрунин А.П., Петрунин Ю.П. Аппаратно-программные устройства криптографической защиты информации // Электроника.– 2003.– №1.– С. 33–36.



# ИНТЕРФЕЙСЫ В КОМПЬЮТЕРНЫХ И ИНФОРМАЦИОННЫХ СИСТЕМАХ

Продолжение. Начало в №2,2004

## Последовательные интерфейсы.

### Проводные интерфейсы. Интерфейсы RS-XXX

Интерфейс RS-232 [2,3] был разработан в 1969 г. рядом крупных промышленных корпораций и опубликован Ассоциацией электронной промышленности США (Electronic Industries Association – EIA) как вариант «С» рекомендуемого стандарта (Recommended Standard - RS) номер 232. RS-232 разработан как стандарт для соединения компьютеров и различных последовательных периферийных устройств. Международный союз электросвязи ITU-T использует аналогичные рекомендации под названием V.24 и V.28. В СССР подобный стандарт введен ГОСТ 18145-81.

Модификация «D» RS-232 была принята в 1987 г. В ней определены некоторые дополнительные линии тестирования, а также в качестве наиболее предпочтительного соединителя для рассматриваемого интерфейса рекомендован разъем типа DB-25.

Самой последней модификацией является модификация «E», принятая в июле 1991 г. как стандарт EIA/TIA-232E. В данном варианте нет никаких технических изменений, которые могли бы привести к проблемам совместимости с предыдущими вариантами этого стандарта.

Интерфейс RS-232 для передачи данных использует одну сигнальную линию, по которой информационные биты передаются друг за другом последовательно. Последовательная передача позволяет сократить количество сигнальных линий и увеличить дальность связи. Характерной особенностью является применение не-ТТЛ сигналов. В ряде последовательных интерфейсов применяется гальваническая развязка внешних (обычно входных) сигналов от схемной земли устройства, что позволяет соединять устройства, находящиеся под разными потенциалами.

Последовательная передача данных может осуществляться в асинхронном или синхронном режимах [13]. При асинхронной передаче каждому байту предшествует старт-бит, сигнализирующий приемнику о начале посылки, за которым следуют биты данных и, возможно, бит паритета (четности).

Завершает посылку стоп-бит, гарантирующий паузу между посылками (рис. 1). Старт-бит следующего байта посыпается в любой момент после стоп-бита, то есть между передачами возможны паузы произвольной длительности. Старт-бит, имеющий всегда строго определенное значение (логический 0), обеспечивает простой механизм синхронизации приемника по сигналу от передатчика.

Подразумевается, что приемник и передатчик работают на одной скорости обмена. Внутренний генератор синхронизации приемника использует счетчик-делитель опорной частоты, обнуляемый в момент приема начала старт-бита. Этот счетчик генерирует внутренние стробы, по которым приемник фиксирует последующие принимаемые биты. В идеале стробы рас-

полагаются в середине битовых интервалов, что позволяет принимать данные и при незначительном рассогласовании скоростей приемника и передатчика. Очевидно, что при передаче 8 бит данных, одного контрольного и одного стоп-бита предельно допустимое рассогласование скоростей, при котором данные будут распознаны верно, не может превышать 5%. С учетом фазовых искажений и дискретности работы внутреннего счетчика синхронизации реально допустимо меньшее отклонение частот.

Чем меньше коэффициент деления опорной частоты внутреннего генератора (чем выше частота передачи), тем больше погрешность привязки стробов к середине битового интервала, и требования к согласованности частот становятся более строгими. Чем выше частота передачи, тем больше влияние искаже-



Рис. 1. Формат асинхронной передачи.

ний фронтов на фазу принимаемого сигнала. Взаимодействие этих факторов приводит к повышению требований к согласованности частот приемника и передатчика с ростом частоты обмена.

Формат асинхронной посылки позволяет выявлять возможные ошибки передачи:

- Если принят перепад, сигнализирующий о начале посылки, а по стробу старт-бита зафиксирован уровень логической единицы, старт-бит считается ложным и приемник снова переходит в состояние ожидания. Об этой ошибке приемник может и не сообщать.

- Если во время, отведенное под стоп-бит, обнаружен уровень логического нуля, фиксируется ошибка стоп-бита.

- Если применяется контроль четности, то после посылки бит данных передается контрольный бит. Этот бит дополняет количество единичных бит данных до четного или нечетного в зависимости от принятого соглашения. Прием байта с неверным значением контрольного бита приводит к фиксации ошибки.

Контроль формата позволяет обнаруживать обрыв линии: при этом принимаются логический нуль, который сначала трактуется как старт-бит, и нулевые биты данных, потом срабатывает контроль стоп-бита.

Для асинхронного режима принят ряд стандартных скоростей обмена: 50, 75, 110, 150, 300, 600, 1200, 2400, 4800, 9600, 19 200, 38 400, 57 600 и 115 200 бит/с.

Количество бит данных может составлять 5, 6, 7 или 8 (5- и 6-битные форматы распространены незначительно). Количество стоп-бит может быть 1, 1,5 или 2 («полтора бита» означает только длительность стопового интервала).

Синхронный режим передачи предполагает постоянную активность канала связи. Посылка начинается с синхробайта, за которым сразу же следует поток информационных бит. Если у передатчика нет данных для передачи, он заполняет паузу непрерывной посылкой байтов синхронизации.

Очевидно, что при передаче больших массивов данных накладные расходы на синхронизацию в данном режиме будут ниже, чем в асинхронном. Однако в синхронном режиме необходима внешняя синхронизация приемника с передатчиком, поскольку даже малое отклонение частот приведет к искажению принимаемых данных.

Внешняя синхронизация возможна либо с помощью отдельной линии для передачи сигнала синхронизации, либо с использованием самосинхронизирующего кодирования данных, при котором на стороне приемника из принятого сигнала могут быть выделены импульсы синхронизации.

В любом случае синхронный режим требует дорогих линий связи или оконечного оборудования. Для РС существуют специальные платы – адаптеры SDLC, поддерживающие синхронный режим обмена. Они используются в основном для связи с большими машинами (mainframes) IBM и мало распространены. Из синхронных адаптеров в настоящее время применяются адаптеры интерфейса V.35 [19].

В результате дальнейшего развития RS-232 для высокоскоростной передачи данных (до 10 Мбит/с) на

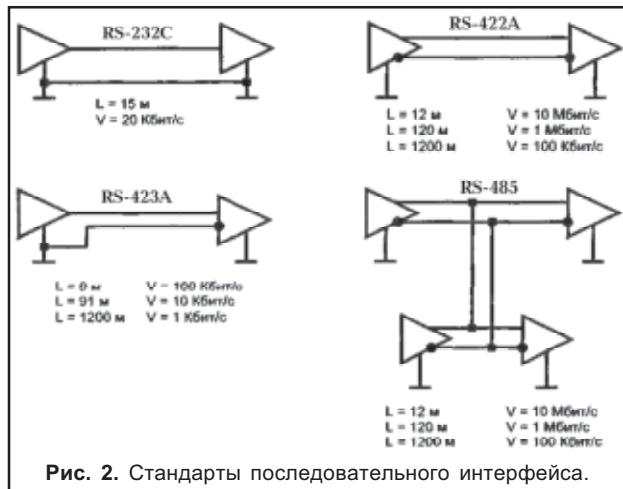


Рис. 2. Стандарты последовательного интерфейса.

более далекие расстояния (до 1200 м) появились разработанный в 1975 г. интерфейс RS-423 для несимметричных цепей, а также RS-422 (позже RS-485) для симметричных цепей (см. рис. 2).

Несимметричные цепи RS-423, так же как и RS-232, имеют низкую защищенность от синфазной помехи, хотя дифференциальный вход приемника 423 дает несколько лучший результат. Существенными преимуществами в этом плане обладают двухточечный интерфейс RS-422 и его магистральный аналог RS-485, получившие более широкое распространение.

Большинство электрических характеристик стандартов RS-485 и RS-422 одинаковы и отличаются лишь режимами работы и количеством подключаемых приемников. RS-485 реализует двунаправленную полудуп-

лексную передачу данных с 32 приемниками для шинных конфигураций, а RS-422 определяет двухсторонний односторонний драйвер с 10 приемниками. В этом смысле RS-485 является более универсальным и может работать в паре с RS-422. Конструктивно эти два интерфейса различаются тем, что в RS-422 и приемник и передатчик имеют свои витые пары, а в RS-485 приемник и передатчик делят одну витую пару.

При всех достоинствах усовершенствованных интерфейсов они недостаточно стандартизованы с логической стороны и отсутствуют в стандартной комплектации компьютеров и микроконтроллеров. Поэтому применение RS-422 и RS-485 приводит к необходимости использования дополнительного устройства и программного драйвера со всеми вытекающими последствиями. Поскольку каждый РС-совместимый компьютер непременно содержит от одного до трех СОМ-портов (RS-232) и ряд периферийных устройств снабжены микросхемами преобразования уровня ТТЛ/КМОП в уровня RS-232, то для применения в таких случаях RS-422 были разработаны микросхемы преобразователей интерфейсов.

Характерным примером является микросхема MAX1490, в которой сигналы RS-485 получаются из сигналов RS-232 через промежуточное преобразование в ТТЛ-уровни.

В многих случаях это спасает положение, однако такое решение не позволяет использовать в полной мере скоростные возможности RS-485.

### Интерфейс LVDS

Серьезную конкуренцию перечисленным выше последовательным интерфейсам составляет скоростной и достаточно неприхотливый интерфейс LVDS/LVDM (Low Voltage Differential Signalling – дифференциальные сигналы низкого напряжения), первоначально создававшийся для подключения LCD-матриц. Его применение позволяет достичь скорости передачи 400–600 Мбит/с по проводной линии связи, а при грамотном построении проводящей среды интерфейс позволяет достичь скоростей, превышающих 1 Гбит/с [16]. При этом LVDS-каналы не требуют каких-либо специфических и дорогостоящих материалов, а просто ог-

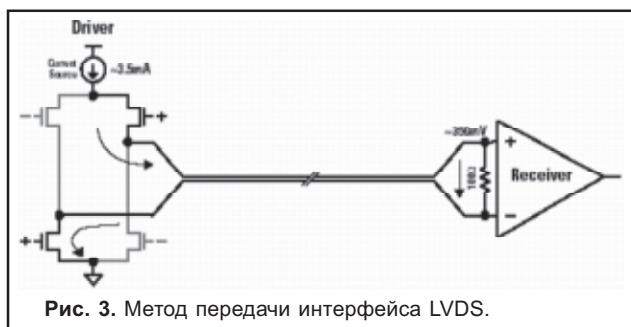


Рис. 3. Метод передачи интерфейса LVDS.

ранизуются на обычной печатной плате и работают по недорогим кабелям, таким как, например, широко известный и доступный кабель CAT5. Имеет простую схему включения элементов.

Интерфейс LVDS использует дифференциальную передачу сигналов с малыми сигнальными уровнями.



На рис. 3 показана схема передачи одного канала LVDS. Передатчик управляет дифференциальной линией. В линию выдается токовая посылка с током 3,5 мА. Нагрузкой линии служат параллельно включенные дифференциальный LVDS-приемник и 100 Ом резистор. Сам приемник имеет высокое входное сопротивление, и основное формирование сигнала происходит на нагрузочном резисторе. При токе линии 3,5 мА на нем формируется падение напряжения 350 мВ, которое и детектируется приемником. При переключении направления тока в линии меняется полярность напряжения на нагрузочном резисторе, формируя состояния логического нуля и логической единицы.

Используемый дифференциальный метод передачи сигналов позволяет максимально снизить влияние внешних наводок. Малое изменение напряжения, симметричные линии передачи и низкое нарастание напряжения (1 В/нс) обуславливают малый уровень наводок от самого интерфейса. В свою очередь, малый уровень перекрестных наводок и низкая чувствительность к внешним наводкам позволяют использовать высокую плотность соединений как на печатной плате, так и в кабеле.

Метод передачи LVDS не зависит от напряжения питания и работает при напряжении питания передатчика и приемника 5 В, 3 В или 2,5 В. При этом сопряжение устройств с разным напряжением питания не является проблемой.

Используемый метод передачи позволяет также существенно снизить энергопотребление интерфейса. На 100 Ом нагрузка LVDS при падении напряжения 400 мВ составляет 1,2 мВт. Для сравнения, интерфейс RS-422 имеет рассеиваемую мощность на нагрузке порядка 90 мВт, что в 75 раз больше.

Следует отметить и простоту терминирования сигнальных LVDS-линий – для этого требуется всего один резистор для каждой пары, и все. Для сравнения, другие скоростные методы требуют пары резисторов, один из которых подключается на землю, а второй к питанию, причем зачастую не напрямую, а через специальный источник [6].

#### **Интерфейс FireWire (IEEE-1394)**

Устранить недостатки существующих интерфейсов была призвана разработка в 1990 г. компанией Apple шины FireWire (IEEE-1394) со скоростью передачи до 1600 Мбит/с, возможностью «горячего» подключения, питания подключаемых устройств от шины интерфейса, передачей данных как в синхронном, так и в асинхронном режиме с выделением для отдельного устройства гарантированной скорости передачи в пределах ресурса линии [9].

Интерфейс поддерживает пропускную способность шины на уровнях 100, 200, 400 800 и 1600 Mbit/s. В зависимости от возможностей подключенных устройств одна пара устройств может обмениваться сигналами на одной скорости (например, 100 Mbit/s), в то время как другая на той жешине – на другой (например, 400 Mbit/s).

Такие высокие показатели пропускной способно-

сти последовательной шины практически исключают необходимость использования параллельных шин (например SCSI) [7].

Перечислим основные достоинства технологии FireWire:

- Цифровой интерфейс – позволяет передавать данные между цифровыми устройствами без потери качества;
- Тонкий кабель заменяет груду громоздких проводов;
- Простота в использовании – отсутствие терминалов, идентификаторов устройств или предварительной установки, возможность переконфигурировать шину без выключения компьютера;
- Гибкая топология, основанная на равноправии устройств;
- Высокая скорость обмена (до 1600 Mb/s), что дает возможность подключать к шине самое высокоскоростное оборудование;
- Низкая нагрузка на процессор;
- Возможность использовать самые разнообразные устройства, как внешние, так и внутренние, широкие возможности для интеграции РС с бытовой аудио-видео электроникой;
- Достаточно низкая цена.

Стандартный кабель 1394 содержит 6-проводов, заключенных в общий экран, и имеет однотипные 6-контактные разъемы на концах. Две витые пары используются для передачи сигналов раздельно для приемника и передатчика, два провода задействованы для питания устройств (8-40 В, до 1,5 А). В интерфейсе предусмотрена гальваническая развязка устройств, для чего используются трансформаторы (напряжение изоляции развязки до 500 В) или конденсаторы (в дешевых устройствах с напряжением развязки до 60 В относительно общего провода). Поскольку все порты равноправны, сигнальные пары соединяются перекрестно [2].

Сеть протокола IEEE-1394 может включать до 63 узлов, каждый из которых имеет свой 6-разрядный физический идентификационный номер. К каждому узлу можно подключить до 16 устройств. Если этого недостаточно, несколько сетей могут быть соединены между собой мостами (всего до 1023 шинных перемычек). При этом каждая шина идентифицируется отдельным 10-разрядным номером. Таким образом, 16-разрядный адрес позволяет иметь до 64449 узлов в системе, что дает 1031184 устройства [10].

Конструкция шины удивительно проста. Устройства могут подключаться к любому доступному порту (на каждом устройстве обычно 1 - 3 порта). Шина допускает «горячее» подключение – соединение или разъединение при включенном питании.

Нет также необходимости в каких-либо адресных переключателях, поскольку отсутствуют электронные адреса. Каждый раз, когда узел добавляется или изымается из сети, топология шины автоматически переконфигурируется в соответствии с шинным протоколом. Однако есть несколько ограничений.

Между любыми двумя узлами может существовать

не больше 16 сетевых сегментов, а в результате соединения устройств не должны образовываться петли. К тому же для поддержки качества сигналов длина стандартного кабеля, соединяющего два узла, не должна превышать 4.5 м.

Протокол IEEE 1394 реализует три нижних уровня эталонной модели Международной Организации по стандартизации: физический, канальный и сетевой. Кроме того, существует менеджер шины, которому доступны все три уровня. На физическом уровне обеспечивается электрическое и механическое соединение с коннектором, на других уровнях – соединение с прикладной программой.

На физическом уровне осуществляется передача и получение данных, выполняются арбитражные функции – для того, чтобы все устройства, подключенные к шине FireWire, имели равные права доступа. На канальном уровне обеспечивается надежная передача данных через физический канал, осуществляется обслуживание двух типов доставки пакетов – синхронного и асинхронного.

На сетевом уровне поддерживается асинхронный протокол записи, чтения и блокировок команд, обеспечивая передачу данных от отправителя к получателю и чтение полученных данных. Блокировка объединяет функции команд записи/чтения и производит маршрутизацию данных между отправителем и получателем в обоих направлениях.

Чтобы передать данные, устройство сначала запрашивает контроль над физическим уровнем. При асинхронной передаче в пакете, кроме данных, со-

держатся адреса отправителя и получателя. Если получатель принимает пакет, то подтверждение возвращается отправителю. Для улучшения производительности отправитель может осуществлять до 64 транзакций, не дожидаясь обработки. Если возвращено отрицательное подтверждение, то происходит повторная передача пакета.

В случае синхронной передачи отправитель просит предоставить синхронный канал, имеющий полосу частот, соответствующую его потребностям. Идентификатор синхронного канала передается вместе с данными пакета.

Получатель проверяет идентификатор канала и принимает только те данные, которые имеют определенный идентификатор. Количество каналов и полоса частот для каждого зависит от приложения пользователя. Может быть организовано до 64 синхронных каналов.

В 2000 году была разработана новая версия FireWire – 1394a. Она намного отличается от старой. Так, длину кабеля можно увеличить, а скорость передачи довести без труда до пиковой. Есть возможность программного управления устройствами и переводом их в спящий режим.

В отличие от прошлых лет, сегодняшние FireWire-устройства полностью совместимы, длина кабеля доходит до 50 м для пластмассового оптоволокна и до 100 м для стеклянного. В перспективе скорость передачи достигнет 3,2 Гбит/с [11].

*Продолжение следует.*

## ПОДПИСКА 2004!!!

**Электроника**  
инфо  
Ежемесячный журнал  
для специалистов

### ПОДПИСНОЙ ТАЛОН

Прошу оформить подписку на журнал "Электроника инфо"

1	2	3	4	5	6	7	8	9	10	11	12
---	---	---	---	---	---	---	---	---	----	----	----

(Нужные номера зачеркнуть)

*Организация .....*

*ФИО подписчика .....*

*Адрес подписчика (почтовый индекс - обязательно) .....*

*Вид деятельности .....*

*Тел/факс .....*

*Подпись/печать .....*

**Для оформления подписки заполненный купон отправить по факсу: +375 (17) 251-67-35**



# АРИФМЕТИЧЕСКО-ЛОГИЧЕСКОЕ УСТРОЙСТВО ПРОЦЕССОРА ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ ADSP-2191

В.Г. Семенчик, В.А. Пахомов

**Арифметически-логическое устройство процессора ADSP-2191 предназначено для выполнения стандартного набора арифметических и логических операций над 16-разрядными operandами с фиксированной точкой, за исключением операции деления.**

Деление в процессоре ADSP-2191 выполняется за несколько тактов при помощи двух специальных инструкций. Кроме этого в состав инструкций процессора включены команды загрузки данных в регистры АЛУ.

Функциональная схема АЛУ приведена на рис. 1.

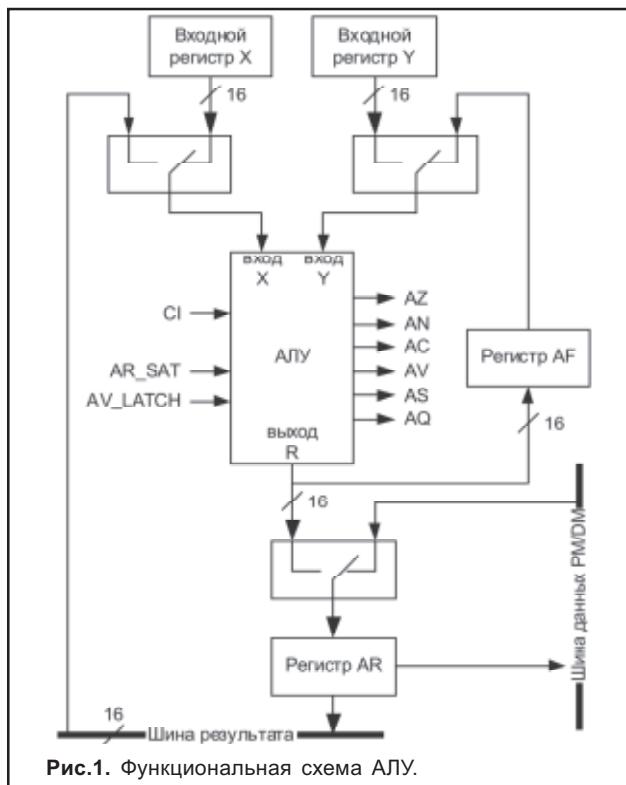


Рис.1. Функциональная схема АЛУ.

Операнды АЛУ располагаются в регистрах X и Y, а результат выполнения операции помещается или в регистр результата AR, или в регистр обратной связи AF. В безусловных одиночных инструкциях в

качестве operandов X и Y могут использоваться любые из 16-ти регистров регистрового файла. В условных и многофункциональных инструкциях на использование регистров регистрового файла налагаются ограничения. Часть из регистров может использоваться только в качестве операнда X, часть только в качестве операнда Y, а регистры MX0, MX1, MY0, MY1, SR2, SI вообще не используются. Кроме этого в качестве операнда Y может использоваться регистр обратной связи AF. Применение в

качестве операнда текущей инструкции регистра обратной связи AF или регистра результата AR позволяет использовать в текущей инструкции результат выполнения предыдущей инструкции АЛУ.

Регистр AF является внутренним регистром АЛУ и его содержимое может использоваться только в качестве операнда Y. Содержимое регистра результата AR может быть передано как на внутреннюю шину результата, так и на шины данных памяти данных и шины данных памяти программ. Кроме того, регистр результата может непосредственно загружаться с шины данных памяти данных и с шины данных памяти программ.

Режим работы АЛУ определяется двумя битами регистра состояния MSTAT: битом режима насыщения при переполнении AR\_SAT и битом режима защелкивания флага переполнения AV\_LATCH. Кроме этого, при выполнении ряда инструкций АЛУ используется сигнал переноса, который представляет собой бит AC регистра состояния ASTAT. При выполнении инструкции АЛУ кроме результата формирует флаги: нулевого результата AZ, отрицательного результата AN, переноса AC, переполнения AV, знака операнда X AS и флага частного AQ, которые копируются в соответствующие биты регистра ASTAT в конце цикла. Эти флаги анализируются управляющим устройством для выполнения условных переходов и условного выполнения команд.

Флаги регистра ASTAT с описанием их значений приведены в таблице 1.

Флаги состояния АЛУ устанавливаются по одинаковым правилам вне зависимости от указанного в операции выходного регистра АЛУ (AR или AF). По сравнению с процессорами семейства ADSP218x в процессорах ADSP219x существуют некоторые особенности использования флагов состояния:

- В условных инструкциях более не существует условий положительности (IF POS) и отрицательности (IF NEG) результата. Проверки на положительность и отрицательность могут производиться с использованием дополнительного условия IF SWCOND.

- Регистр ASTAT становится доступен только через один цикл после записи в него значения. Это происходит по причинам, описанным в [4]. Программы, осуществляю-

Таблица 1. Флаги АЛУ.

Флаг	Описание
AZ	Флаг нулевого результата. Устанавливается в «1», если в результате выполнения операции АЛУ получился ноль (все биты результата – нулевые)
AN	Флаг отрицательного результата. Представляет собой копию знакового бита результата операции АЛУ. Устанавливается в «1» при отрицательном результате.
AV	Флаг переполнения. Формируется как «исключающее ИЛИ» выходов переноса двух последних каскадов сумматора АЛУ. Устанавливается в «1» при переполнении АЛУ.
AC	Флаг переноса. Копируется из выхода переноса последнего каскада сумматора.
AS	Флаг знака. Копируется из знакового разряда входного порта X АЛУ. Изменяет свое состояние только при выполнении инструкции ABS
AQ	Флаг частного. Генерируется только инструкциями примитивов деления DIVS и DIVQ



щие проверку состояния АЛУ сразу после команды записи в регистр ASTAT, корректно работавшие на процессорах ADSP218x, на процессорах ADSP219x могут работать некорректно. Эту особенность можно учесть перераспределением инструкций в программе для введения задержки между записью в регистр и проверкой состояния АЛУ. Набор возможных инструкций АЛУ перечислен в таблице 2. В таблице использованы следующие обозначения обозначения:

[...] – любое из перечисленного в прямых скобках;

**Таблица 2.** Инструкции АЛУ.

Инструкция	Флаги состояния					
	AZ	AV	AN	AC	AS	AQ
AR, AF  = Dreg1 +  Dreg2, Dreg2 + C, C ;	*	*	*	*	-	-
[IF Cond]  AR, AF  = Xop +  Yop, Yop + C, C, Const, Const + C ;	*	*	*	*	-	-
AR, AF  = Dreg1 -  Dreg2, Dreg2 + C-1, +C-1 ;	*	*	*	*	-	-
[IF Cond] AR,AF  = Xop -  Yop, Yop+C-1,+C-1,Const,Const+C-1 ;	*	*	*	*	-	-
AR, AF  = Dreg2 -  Dreg1, Dreg1 + C-1 ;	*	*	*	*	-	-
[IF Cond]  AR, AF  = Yop -  Xop, Xop+C-1 ;	*	*	*	*	-	-
[IF Cond]  AR,AF  = - Xop+C-1, Xop+Const, Xop+Const+C-1 ;	*	*	*	*	-	-
AR, AF  = Dreg1  AND, OR, XOR  Dreg2;	*	**	*	**	-	-
[IF Cond]  AR, AF  = Xop  AND, OR, XOR   Yop, Const ;	*	**	*	**	-	-
[IF Cond] AR,AF  =  TSTBIT,SETBIT,CLRBIT,TGLBIT  n OF Xop;	*	**	*	**	-	-
AR, AF  = PASS  Dreg1, Dreg2, Const ;	*	**	*	**	-	-
AR, AF  = PASS 0;	**	**	*	**	-	-
[IF Cond]  AR, AF  = PASS  Xop, Yop, Const ;	*	**	*	**	-	-
AR, AF  = NOT  Dreg ;	*	**	*	**	-	-
[IF Cond]  AR, AF  = NOT  Xop, Yop ;	*	**	*	**	-	-
AR, AF  = ABS Dreg;	*	**	**	**	*	-
[IF Cond]  AR, AF  = ABS Xop;	*	**	**	**	*	-
AR, AF  = Dreg +1;	*	*	*	*	-	-
[IF Cond]  AR, AF  = Yop +1;	*	*	*	*	-	-
AR, AF  = Dreg -1;	*	*	*	*	-	-
[IF Cond]  AR, AF  = Yop-1;	*	*	*	*	-	-
DIVS Yop, Xop;	*	*	*	*	-	-
DIVQ Xop;	*	*	*	*	-	-

[...] – необязательная часть команды;

Dreg1, Dreg2, Dreg – любой регистр регистрового файла (AX0, AX1, MX0, MX1, AY0, AY1, MY0, MY1, MR0, MR1, MR2, SR0, SR1, SR2, AR, SI), используемый соответственно как операнд X (Dreg1) или операнд Y (Dreg2) либо как любой из операндов (Dreg);

Xop – регистр (AR, AX0, AX1, MR0, MR1, MR2, SR0, SR1) доступный в условных и многофункциональных инструкциях как операнд X;

Xop – регистр (AY0, AY1, AF) или константа 0, доступные в условных и многофункциональных инструкциях как операнд Y;

C – значение флага переноса;

Const – константа (число  $2^n$  или  $-2^n+1$ ,  $n=0..15$ );

Cond – условие выполнения операции;

\* – соответствующий флаг устанавливается или сбрасывается в зависимости от результата операции;

\*\* – соответствующий флаг сбрасывается независимо от результата операции;

- – соответствующий флаг не изменяет свое значение

при выполнении операции.

Дополнительно к инструкциям, показанным в таблице 2, существуют инструкции генерации статуса, которые не производят записи результата выполнения инструкции в регистр результата, а лишь изменяют значения флагов. Синтаксически эти инструкции записываются с ключевым словом NONE вместо указания регистра результата (AR или AF) либо совсем без указания левой части (регистра результата и знака равенства). При использовании инструкций генерации статуса существуют некоторые ограничения на использование инструкций АЛУ:

- инструкции TSTBIT, SETBIT, CLRBIT и TGLBIT, а также DIVS и DIVQ не могут выступать как инструкции генерации статуса;

- в инструкциях генерации статуса на набор входных operandов накладываются такие же ограничения, как в многофункциональных и условных инструкциях;

- в инструкциях генерации статуса не могут использоваться непосредственные значения. Исключение составляет инструкция PASS, в которой допускается использование непосредственных значений -1, 0 и 1;

- инструкции генерации статуса не могут быть условными.

Например, инструкция NONE = AX0-AY0; (либо AX0-AY0;) является инструкцией генерации статуса.

При выполнении инструкций арифметико-логическим устройством, впрочем, как и другими вычислительными блоками, чтение регистров, содержащих operandы, производится в начале цикла, а запись результата в конце цикла. Чтение регистра возвращает значение, записанное в него при выполнении предыдущей инструкции цикла. Записанное в регистр значение не может быть прочитано в этом же цикле. Такой способ чтения/записи обеспечивает возможность использования регистров AR и AF в качестве регистра, в котором расположен и операнд и результат выполнения инструкции. Кроме того, это позволяет сохранять содержимое

регистра результата в памяти и записывать в этот регистр новое значение в течение одного цикла. В операциях АЛУ может использоваться как основной, так и дополнительный набор регистров регистрового файла. Дополнительный набор регистров может использоваться для быстрого переключения контекста при обслуживании прерываний. Для разрешения и запрещения использования дополнительного набора регистров используются инструкции ENA SEC\_REG и DIS SEC\_REG.

Операции с operandами большой разрядности поддерживаются АЛУ стандартным образом за счет использования флага переноса AC. АЛУ поддерживает две специальные операции для организации целочисленного деления (примитивы деления). Эти операции позволяют осуществлять алгоритм деления без восстановления остатка. В операции могут участвовать как знаковые, так и беззнаковые operandы, однако оба operandы должны быть одного типа или оба знаковые или оба беззнаковые. Деление 32-разрядного делимого на 16-разрядный делитель с формированием 16-разрядного частно-

го производится за 16 циклов. Варьированием числа операций деления могут вычисляться частные как большей, так и меньшей разрядности. Делитель хранится в одном из регистров AX0 или AX1 либо в любом из регистров результата. Старшая часть делимого должна находиться в регистре AF (при делении знаковых чисел старшая часть также может находиться в регистре AY1); младшая часть делимого должна находиться в регистре AY0. После выполнения деления частное находится в регистре AY0. Команда деления DIVS выполняется в начале деления знаковых чисел. Эта команда вычисляет знак частного путем выполнения операции «исключающее ИЛИ» над знаковыми разрядами делителя и делимого,



Рис.2. Диаграмма выполнения команды DIVS.

после чего регистр AY0 сдвигается влево на один бит, а в его младший разряд переписывается рассчитанный знаковый бит. Этот же бит копируется во флаг AQ регистра состояния ASTAT. Старший разряд AY0 при этом выдвигается в младший разряд регистра AF, а старшие 15 разрядов регистра AF загружаются младшими 15-ю разрядами операнда Y. Общим результатом выполнения операции Divs является сдвиг влево на один бит пары регистров AF-AY0 и перенесение вычисленного знакового бита частного в младший разряд результата.

При делении беззнаковых чисел операция Divs не выполняется. Вместо этого программа должна очистить флаг AQ регистра состояния непосредственной записью в регистр ASTAT. Этот бит означает, что при последующем делении подразумевается положительное частное. Выполнения команды DIVS иллюстрируется диаграммой, приведенной на рис. 2. Далее выполняется ряд операций DIVQ, каждая из которых вычисляет очередной бит частного, сдвигая содержимое регистра AY0 влево на один разряд и копируя вычисленный бит в младший разряд этого регистра.

Операция DIVQ выполняется до получения требуемой разрядности частного. Так, для получения 16-разрядного частного при делении 32-разрядного делителя на 16-разрядное делимое при беззнаковом делении необходимо выполнить 16 операций DIVQ, а при знаковом – 15, т. к. знаковый бит частного вычисляется операцией DIVS. Значение флага AQ, полученное в предыдущей операции, используется для вычисления частичного остат-

ка. Так, если AQ установлен, то АЛУ добавляет значение делителя к частичному остатку, который находится в регистре AF. Если же AQ сброшен, то производится вычитание делителя из частичного остатка.

Флаг AQ для следующей операции вычисляется как исключающее ИЛИ старшего разряда делителя и старшего разряда выхода АЛУ. Младшие 15 разрядов выхода АЛУ записываются в старшие 15 разрядов регистра AF. Регистр AY0 сдвигается на один разряд влево, а его старший разряд выдвигается в младший разряд регистра AF. Затем в младший разряд регистра AY0 записывается очередной бит частного, получаемый инверсией рассчитанного значения флага AQ. Диаграмма выполнения команды DIVQ приведена на рис.3.

Формат частного для любого представления чисел с фиксированной точкой определяется форматом делимого и делителя. Если NL – число бит слева, NR – справа от двоичной точки делимого, а DL и DR – число бит слева и справа двоичной точки делителя, то частное будет иметь NL-DL+1 бит слева и NR-DR-1 бит справа от двоичной точки. Для обеспечения корректности частного возможно потребуется преобразование формата.

Так, если оба операнда знаковые и полностью дробные (делимое имеет формат 1.31, делитель – 1.15), то частное будет иметь формат 1.15 (преобразования формата не требуется), но при этом делимое должно быть меньше делителя. В случае же деления двух целых чисел (делимое в формате 32.0, а делитель – 16.0) и получения частного в формате 16.0 необходимо перед деле-

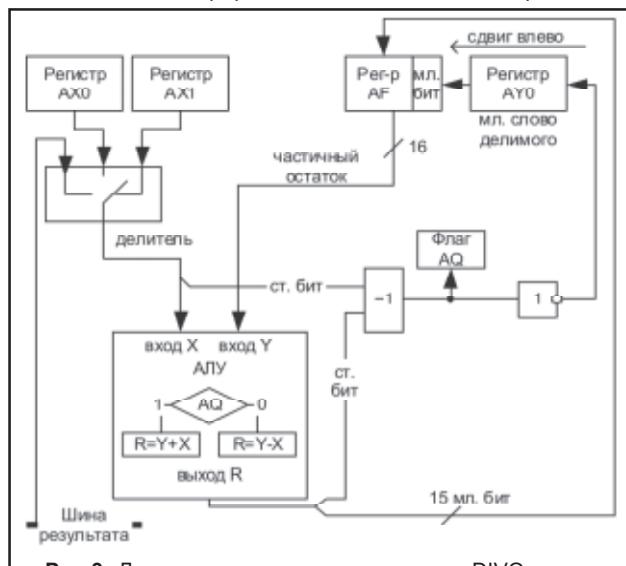


Рис.3. Диаграмма выполнения команды DIVQ.

нием провести операцию сдвига делимого влево на один разряд для приведения его к формату 31.1. Выполнение алгоритма деления приводит к переполнению, если результат деления не может быть представлен в формате частного, рассчитанном как указано выше, а также если делитель нулевой либо меньше делимого по величине.

#### Список литературы:

1. Analog Devices ADSP-2191M Datasheet.
2. Analog Devices ADSP-2191 Hardware Reference.
3. Analog Devices ADSP-219x Instruction Set Reference.
4. В. Г. Семенчик, В. А. Пахомов. Генераторы адреса процессора ADSP2191. // Электроника, №1, 2004 г.